

LOONGSON

**龙芯 3C6000 处理器
数据手册**

V1.0

2026 年 02 月

龙芯中科技股份有限公司

自主决定命运, 创新成就未来

北京市海淀区温泉镇中关村环保科技示范园龙芯产业园2号楼 100095
Loongson Industrial Park, building 2, Zhongguancun environmental protection park
Haidian District, Beijing



www.loongson.cn

阅读指南

《龙芯 3C6000 处理器数据手册》主要介绍龙芯 3C6000 处理器接口结构，特性，电气规范，以及硬件设计指导。

目 录

图目录	V
表目录	VI
1. 简介	1
1.1 技术指标	1
1.1.1 LS3C6000/S	1
1.1.2 LS3C6000/D	2
1.1.3 LS3C6000/Q	2
1.2 芯片内部框图	3
1.3 芯片封装	4
1.3.1 LS3C6000/S	4
1.3.2 LS3C6000/D	4
1.3.3 LS3C6000/Q	4
1.4 典型应用	4
1.4.1 LS3C6000/S	5
1.4.2 LS3C6000/D	6
1.4.3 LS3C6000/Q	9
1.5 订购信息	9
1.6 术语	9
1.7 设计相关文档、工具、软件	10
1.7.1 设计相关文档	10
1.7.2 工具软件	10
1.7.3 固件及系统支持	10
1.8 文档约定	11
1.8.1 引脚信号命名	11
1.8.2 数值表示	11
1.8.3 寄存器域	11
2. LS3C6000/S 接口信号	12
2.1 接口信号图	13
2.2 信号类型定义	14
2.3 接口信号说明	14
2.3.1 PCIE 信号	14
2.3.2 DDR 接口信号	19
2.3.3 初始化配置信号	31
2.3.4 低速接口信号	31
2.3.5 中断信号	33
2.3.6 JTAG 接口信号	33
2.3.7 时钟信号	34
2.3.8 GPIO 信号	34
2.3.9 测试控制信号	36
2.3.10 电源地引脚	36
2.4 引脚复用关系	37
3. LS3C6000/D 接口信号	38

3.1 接口信号图	39
3.2 信号类型定义	40
3.3 接口信号说明	40
3.3.1 PCIE 信号	40
3.3.2 DDR 接口信号	49
3.3.3 初始化配置信号	71
3.3.4 低速接口信号	72
3.3.5 中断信号	74
3.3.6 JTAG 接口信号	74
3.3.7 时钟信号	75
3.3.8 GPIO 信号	75
3.3.9 测试控制信号	77
3.3.10 电源地引脚	77
3.4 引脚复用关系	77
4. LS3C6000/Q 接口信号	78
4.1 接口信号图	79
4.2 信号类型定义	80
4.3 接口信号说明	80
4.3.1 PCIE 信号	80
4.3.2 DDR 接口信号	90
4.3.3 初始化配置信号	111
4.3.4 低速接口信号	112
4.3.5 中断信号	115
4.3.6 JTAG 接口信号	115
4.3.7 时钟信号	116
4.3.8 GPIO 信号	116
4.3.9 测试控制信号	118
4.3.10 电源地引脚	119
4.4 引脚复用关系	119
5. 功能及接口说明	120
5.1 PCIE 接口	120
5.1.1 接口特性	120
5.1.2 模式配置	120
5.1.3 系统配置模式	121
5.2 DDR 接口	125
5.2.1 内存控制器功能概述	125
5.2.2 初始化操作	125
5.2.3 复位引脚的控制	126
6. 芯片启动及初始化	129
6.1 引导启动说明	129
6.2 上电配置说明	129
6.3 复位操作	130
7. 时钟	131
7.1 时钟内部关系	131

7.2 时钟需求	131
7.2.1 单端时钟输入要求	132
7.2.2 差分时钟输入要求	132
7.2.3 差分时钟输出	133
7.3 频率配置	133
8. 电源管理	134
8.1 电源域	134
9. 热设计	135
9.1 热参数	135
9.2 TDP 信息	135
9.3 扣合力参数	135
9.4 焊接温度及焊接曲线	136
10. 仿真模型	137
11. 电气特性	138
11.1 极限工作条件	138
11.2 典型工作条件	139
11.3 功耗信息	139
11.3.1 不同场景应用功耗	139
11.3.2 各电压域最大功耗	140
11.4 电源时序	141
11.5 接口电气特性	141
11.5.1 PCIE 接口	141
11.5.2 DDR 接口	141
12. 封装信息	142
12.1 LS3C6000/S	142
12.1.1 封装尺寸	142
12.1.2 信号位置分布	144
12.2 LS3C6000/D	144
12.2.1 封装尺寸	144
12.2.2 信号位置分布	147
12.3 LS3C6000/Q	147
12.3.1 封装尺寸	147
12.3.2 信号位置分布	149
13. 产品标识	150
13.1 通用标识	150
13.2 LS3C6000/S 芯片（示例）	150
13.3 LS3C6000/D 芯片（示例）	151
13.4 LS3C6000/Q 芯片（示例）	152
14. Layout 及原理图 Checklist	153
14.1 Layout 设计说明	153
14.2 原理图 Checklist	153
15. 其他	154
附录一：LS3C6000/S 芯片引脚排布图	155
附录二：LS3C6000/S 芯片引脚内部延迟数据	188

附录三：LS3C6000/D 芯片引脚排布图	200
附录四：LS3C6000/D 芯片引脚内部延迟数据	251
附录五：LS3C6000/Q 芯片引脚排布图	292
附录六：LS3C6000/Q 芯片引脚内部延迟数据	346
修订记录	391

图目录

图 1.1	处理器结构示意图	4
图 1.2	LS3C6000/S 单处理器系统	5
图 1.3	LS3C6000/S 双处理器系统	5
图 1.4	LS3C6000/D 单路单连系统结构	6
图 1.5	LS3C6000/D 单路双连系统结构	7
图 1.6	LS3C6000/D 单路三连系统结构	7
图 1.7	LS3C6000/D 双处理器系统	8
图 1.8	LS3C6000/D 四处理器系统	8
图 2.1	LS3C6000/S 处理器接口信号框图	13
图 2.2	多路系统 GPIO 连接示意图	35
图 3.1	LS3C6000/D 处理器接口信号框图	39
图 3.2	多路系统 GPIO 连接示意图	76
图 4.1	LS3C6000/Q 处理器接口信号框图	79
图 4.2	多路系统 GPIO 连接示意图	118
图 9.1	焊接回流曲线	136

表目录

表 1.1	芯片分级	9
表 1.2	术语和缩略语表	9
表 2.1	信号类型定义	14
表 2.2	PCIE 接口信号	14
表 2.3	DDR4 接口信号	20
表 2.4	初始化接口信号	31
表 2.5	SPI 接口信号	32
表 2.6	UART 接口信号	33
表 2.7	I2C 接口信号	33
表 2.8	AVS 接口信号	33
表 2.9	引脚中断信号描述	33
表 2.10	JTAG 接口信号	34
表 2.11	时钟及配置信号	34
表 2.12	GPIO 信号	35
表 2.13	JTAG 接口信号	36
表 2.14	电源引脚	36
表 3.1	信号类型定义	40
表 3.2	PCIE 接口信号	40
表 3.3	DDR4 接口信号	50
表 3.4	初始化接口信号	71
表 3.5	SPI 接口信号	73
表 3.6	UART 接口信号	73
表 3.7	I2C 接口信号	73
表 3.8	AVS 接口信号	74
表 3.9	引脚中断信号描述	74
表 3.10	JTAG 接口信号	74
表 3.11	时钟及配置信号	75
表 3.12	GPIO 信号	75
表 3.13	JTAG 接口信号	77
表 3.14	电源引脚	77
表 4.1	信号类型定义	80
表 4.2	PCIE 接口信号	80
表 4.3	DDR4 接口信号	90
表 4.4	初始化接口信号	111
表 4.5	SPI 接口信号	113
表 4.6	UART 接口信号	114
表 4.7	I2C 接口信号	114
表 4.8	AVS 接口信号	114
表 4.9	引脚中断信号描述	115
表 4.10	JTAG 接口信号	115
表 4.11	时钟及配置信号	116
表 4.12	GPIO 信号	117

表 4.13	JTAG 接口信号	119
表 4.14	电源引脚	119
表 5.1	PCIE 接口模式配置	121
表 5.2	PCIE 拆分模式	121
表 5.3	全 PCIE 工作模式	121
表 5.4	全 PCIE 时 PCIE Group0 工作模式	122
表 5.5	全 PCIE 时 PCIE Group1 工作模式	122
表 5.6	LCL1 互连时的 PCIE 复用模式	122
表 5.7	LCL1 互连时 PCIE Group0 工作模式	122
表 5.8	LCL1 互连时 PCIE Group1 工作模式	122
表 5.9	LCL2 互连时 PCIE 复用模式	123
表 5.10	LCL2 互连时 PCIE Group0 工作模式	123
表 5.11	LCL2 互连时 PCIE Group1 工作模式	123
表 5.12	LCL1/2 互连 PCIE 复用模式	123
表 5.13	LCL1/2 互连 PCIE Group0 工作模式	124
表 5.14	LCL1/2 互连 PCIE Group1 工作模式	124
表 5.15	全互连 PCIE 复用模式	124
表 5.16	全互连 PCIE Group0 工作模式	124
表 6.1	上电配置引脚	129
表 7.1	处理器内部时钟说明	131
表 7.2	参考时钟输入	132
表 8.1	电源引脚说明	134
表 9.1	芯片热阻参数	135
表 9.2	芯片热特性参数	135
表 9.3	扣合力参数	135
表 9.4	无铅工艺的封装回流最大温度表	136
表 9.5	回流焊接温度分类表	136
表 11.1	绝对最大额定值	138
表 11.2	芯片温度限额	138
表 11.3	推荐的工作电源电压	139

1. 简介

龙芯处理器主要包括三个系列。龙芯 1 号系列处理器采用 32 位处理器核，集成各种外围接口，形成面向特定应用的单片解决方案，主要应用于物联终端、仪器设备、数据采集等领域。龙芯 2 号系列处理器采用 32 位或 64 位处理器核，集成各种外围接口，形成面向网络设备、行业终端、智能制造等的高性能低功耗 SoC 芯片。龙芯 3 号系列处理器片内集成多个 64 位处理器核以及必要的存储和 I/O 接口，面向高端嵌入式计算机、桌面、服务器等应用。

龙芯 3 号多核系列处理器基于可伸缩的多核互连架构设计，在单个芯片上集成多个处理器核以及大量的共享 Cache，还可以通过高速 I/O 接口实现多芯片的互连以组成更大规模的系统。

龙芯 3C6000 是基于同一个硅片设计的多种不同封装的处理器系列。包括单硅片的 LS3C6000/S、双硅片的 LS3C6000/D（或 LS3D6000）和四硅片的 LS3C6000/Q（或 LS3E6000）。

1.1 技术指标

1.1.1 LS3C6000/S

主频	2.0GHz - 2.2GHz
浮点双精度 峰值运算速度	844.8GFlops@2.2GHz
浮点单精度 峰值运算速度	1689.6GFlops@2.2GHz
物理核个数	16
逻辑核个数	32
处理器核	64 位超标量处理器核 LA664 支持 LoongArch [®] 指令集 支持 128/256 位向量指令 六发射乱序执行 4 个定点单元、4 个向量单元和 4 个访存单元
高速缓存	每个核包含 64KB 私有二级指令缓存和 64KB 私有二级数据缓存 每个核包含 256KB 私有三级缓存 共 32MB 三级缓存
内存接口	4 个 72 位 DDR4-3200 支持 ECC 校验
高速 I/O	4 个 PCIE x16 接口，共 64 Lane，8 控制器复用； 其中一组 x16 可配置为 LCL（Loongson Coherent Link），用于片间互连

其它 I/O	1 个 SPI、1 个 UART、3 个 I2C、1 个 AVS、16 个 GPIO 接口
封装方式	FCBGA2422
功耗管理	支持主要模块时钟动态关闭 支持主要时钟域动态变频 支持主电压域动态调压
典型功耗	100 - 120W@2.2GHz

1. 1. 2LS3C6000/D

主频	2.0GHz - 2.1GHz
浮点双精度 峰值运算速度	1536GFlops@2.0GHz
浮点单精度 峰值运算速度	3072GFlops@2.0GHz
物理核个数	32
逻辑核个数	64
处理器核	64 位超标量处理器核 LA664 支持 LoongArch 指令集 支持 128/256 位向量指令 六发射乱序执行 4 个定点单元、4 个向量单元和 4 个访存单元
高速缓存	每个核包含 64KB 私有二级指令缓存和 64KB 私有二级数据缓存 每个核包含 256KB 私有三级缓存 每个硅片共享 32MB 三级缓存，共计 64MB 三级缓存
内存接口	8 个 72 位 DDR4-3200 支持 ECC 校验
高速 I/O	8 个 PCIe x16 接口，共 128 Lane，16 控制器复用； 其中最多六组 x16 可配置为 LCL (Loongson Coherent Link)，用于片间互连
其它 I/O	2 个 SPI、1 个 UART、5 个 I2C、1 个 AVS、17 个 GPIO 接口
封装方式	FCLGA4129
功耗管理	支持主要模块时钟动态关闭 支持主要时钟域动态变频 支持主电压域动态调压
典型功耗	200W@2.1GHz

1. 1. 3LS3C6000/Q

主频	1.8GHz - 2.0GHz
浮点双精度 峰值运算速度	3072GFlops@2.0GHz (64 核)
浮点单精度 峰值运算速度	6144GFlops@2.0GHz (64 核)
物理核个数	60/64

逻辑核个数	120/128
处理器核	64 位超标量处理器核 LA664 支持 LoongArch [®] 指令集 支持 128/256 位向量指令 六发射乱序执行 4 个定点单元、4 个向量单元和 4 个访存单元
高速缓存	每个核包含 64KB 私有一级指令缓存和 64KB 私有一级数据缓存 每个核包含 256KB 私有二级缓存 每个硅片共享 32MB 三级缓存，共计 128MB 三级缓存
内存接口	8 个 72 位 DDR4-3200 支持 ECC 校验
高速 I/O	8 个 PCIE x16 接口，共 128 Lane，多控制器复用； 其中 4 组 x16 可配置为 LCL (Loongson Coherent Link)，用于片间互连
其它 I/O	4 个 SPI、4 个 UART、10 个 I2C、2 个 AVS、34 个 GPIO 接口
封装方式	FCBGA6128
功耗管理	支持主要模块时钟动态关闭 支持主要时钟域动态变频 支持主电压域动态调压
典型功耗	300W@2.0GHz

1.2 芯片内部框图

龙芯 3C6000 硅片结构如下图所示。其内部为两级互连结构，一级网络上连接 16 个处理器核和 16 个共享高速缓存块，以及其它各种 I/O 接口和内部模块；二级网络上连接 16 个共享高速缓存块、4 个内存控制器，以及 4 个 LCL 控制器。

图中 C 表示 16 个 LA664 处理器核，每个处理器核支持两个线程。SC 表示 16 个共享高速缓存，每个容量为 2MB。MC 为 4 个内存控制器。L1v NoC 和 L2v NoC 分别是两级互连网络。MISC 为配置寄存器和低速 I/O 接口模块。SE 为安全可信模块。PCIE 0 表示 1 组专用的 I/O 高速接口，可供连接桥片使用。LCL 0 表示 1 组专用的互连高速接口，用于硅片间一致性互连。PCIE/LCL 表示 3 组可切换的高速接口，可以分别用作 I/O 和片间互连接口。

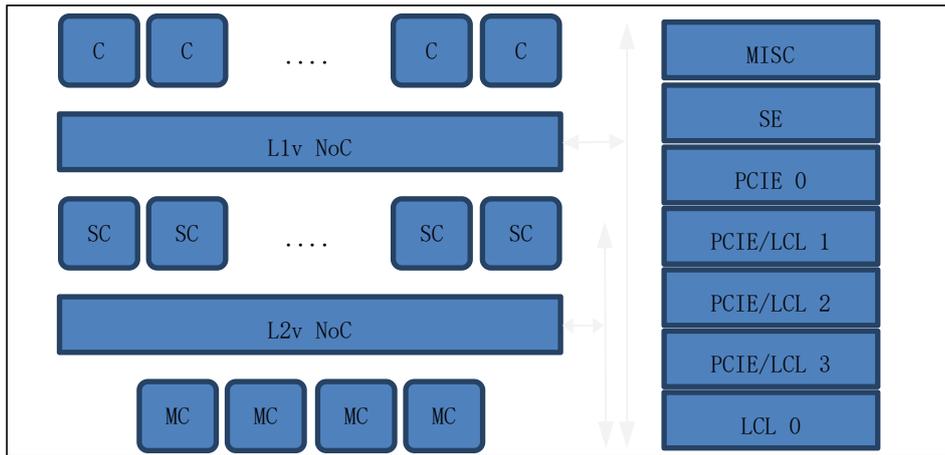


图 1.1 处理器结构示意图

1.3 芯片封装

龙芯 3C6000 是基于同一个硅片设计的多种不同封装的处理器系列。包括单硅片的 LS3C6000/S、双硅片的 LS3C6000/D（或 LS3D6000）和四硅片的 LS3C6000/Q（或 LS3E6000）。

1.3.1 LS3C6000/S

采用 2422 引脚塑封 FCBGA 封装，芯片尺寸为 50mm*50mm。最大质量参考值为 47g。

1.3.2 LS3C6000/D

采用 4129 引脚塑封 FCLGA 封装，芯片尺寸为 75.4mm*58.5mm。最大质量参考值为 147g。

1.3.3 LS3C6000/Q

采用 6128 引脚塑封 FCBGA 封装，芯片尺寸为 75.4mm*72mm。最大质量参考值为 153g。

1.4 典型应用

根据具体型号的不同以及系统规模的需要，芯片的工作模式也有所差异。以下分别进行说明。

1.4.1 LS3C6000/S

LS3C6000/S 主要包括两种工作模式：

- 单芯片模式。系统包含 1 片 LS3C6000/S，是一个单节点十六核处理器系统；
- 双芯片互连模式。系统中包含 2 片，通过 PCIE/LCL 端口进行互连，构成一个双结点的非均匀访存多处理器系统（CC-NUMA）。

不同的工作模式如下：

- (1) 单路服务器，LS3C6000/S 单处理器系统。使用 PCIE0 的低 8 位接口用于 IO 桥片连接。一种常见的连接方式如下图所示：

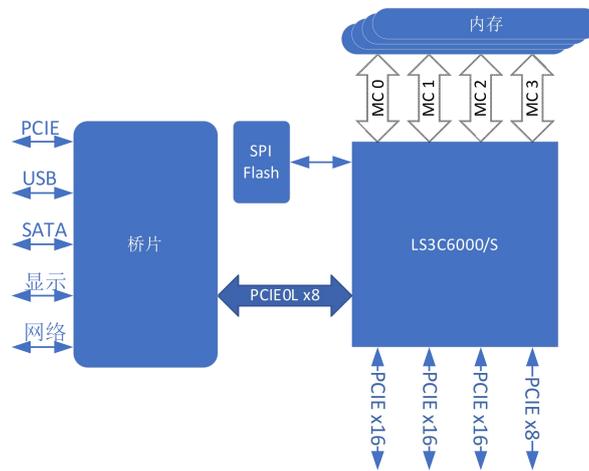


图 1.2 LS3C6000/S 单处理器系统

- (2) 双路服务器，LS3C6000/S 双处理器系统。使用 PCIE0 的低 8 位接口用于 IO 桥片连接；使用 PCIE/LCL2 接口用于多处理器间互连。一种常见的连接方式如下图所示：

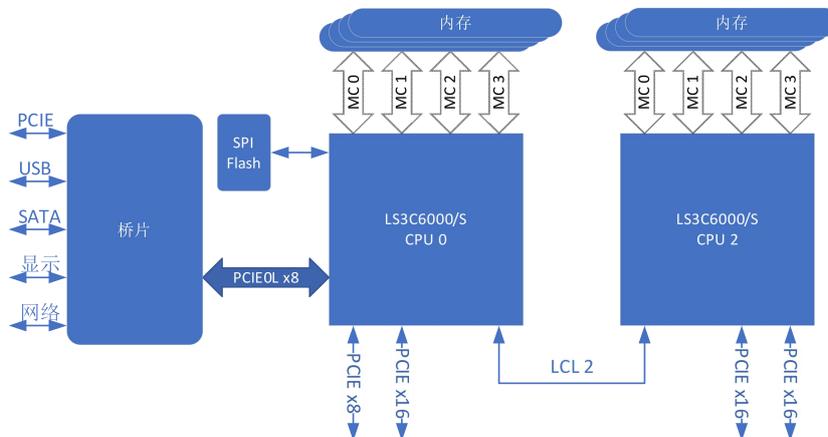


图 1.3 LS3C6000/S 双处理器系统

1.4.2 LS3C6000/D

LS3C6000/D 主要分为以下几种工作模式：

- 单芯片模式。系统包含 1 片 LS3C6000/D，是一个双结点 32 核 64 线程 CC-NUMA 处理器系统；
- 双芯片互连模式。系统中包含 2 片 LS3C6000/D，通过 PCIE/LCL 端口进行互连，构成一个四结点 64 核 128 线程 CC-NUMA 处理器系统；
- 四芯片互连模式。系统中包含 4 片 LS3C6000/D，通过 PCIE/LCL 端口进行互连，构成一个八结点 128 核 256 线程 CC-NUMA 处理器系统。

根据接口连接硅片的不同，接口命名中增加 D0 或 D1。例如，D0 上的 PCIE0，称为 D0PCIE0 或 D0P0。

不同的工作模式具体如下：

- (1) 单路单连服务器，LS3C6000/D 单处理器系统。使用 D0PCIE0 的低 8 位接口用于 IO 桥片连接。其连接方式如下图所示：

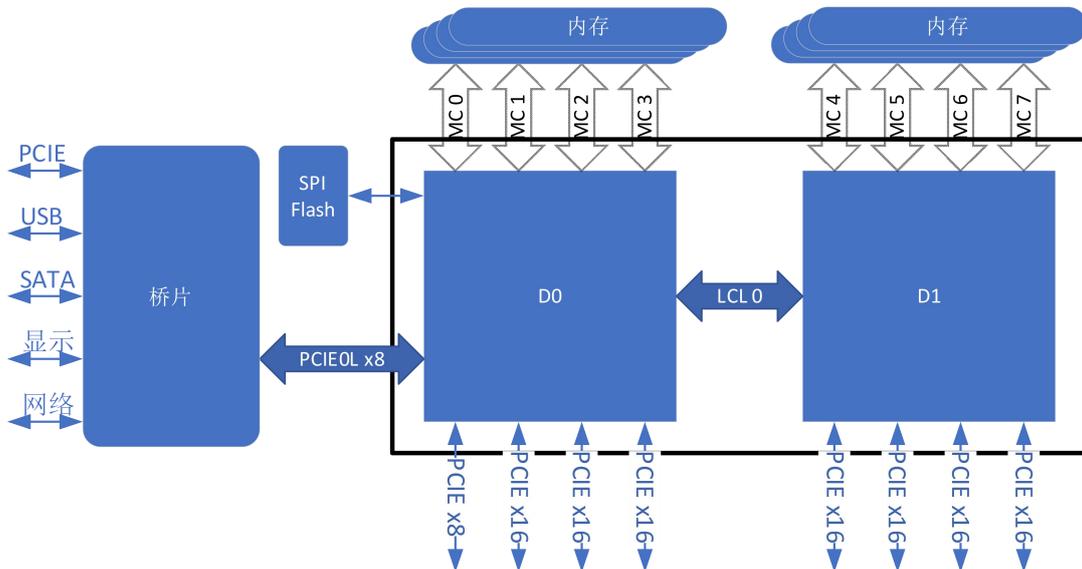


图 1.4 LS3C6000/D 单路单连系统结构

- (2) 单路双连服务器，LS3C6000/D 单处理器系统。使用 D0PCIE0 的低 8 位接口用于 IO 桥片连接。使用空闲的 PCIE1 或 PCIE2 进行互连，以提高两个硅片之间的连接性能。其连接方式如下图所示：

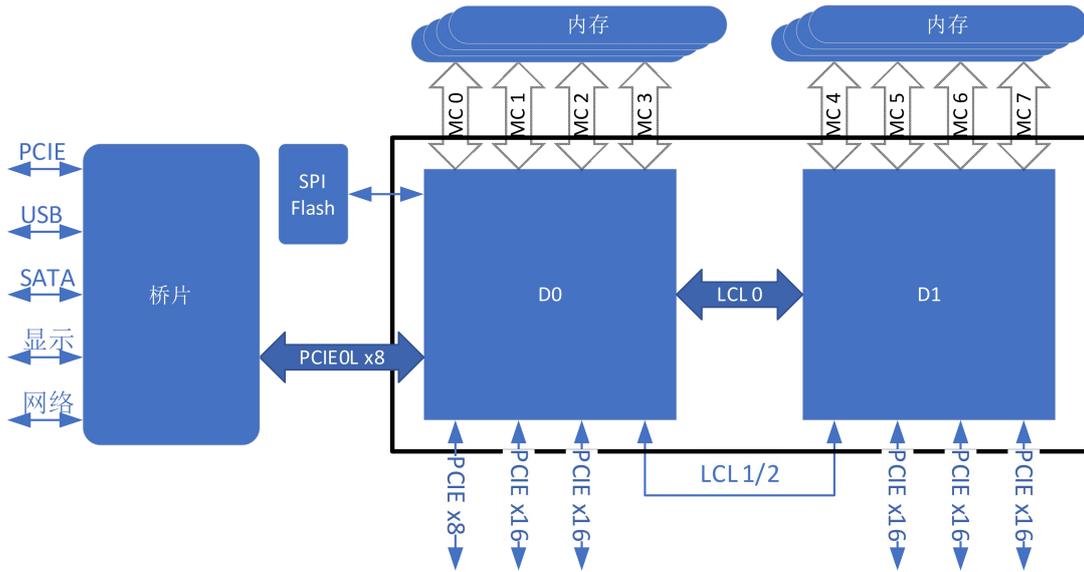


图 1.5 LS3C6000/D 单路双连系统结构

- (3) 单路三连服务器，LS3C6000/D 单处理器系统。使用 D0PCIE0 的低 8 位接口用于 I/O 桥片连接。使用空闲的 PCIE1 和 PCIE2 进行互连，以提高两个硅片之间的连接性能。其连接方式如下图所示：

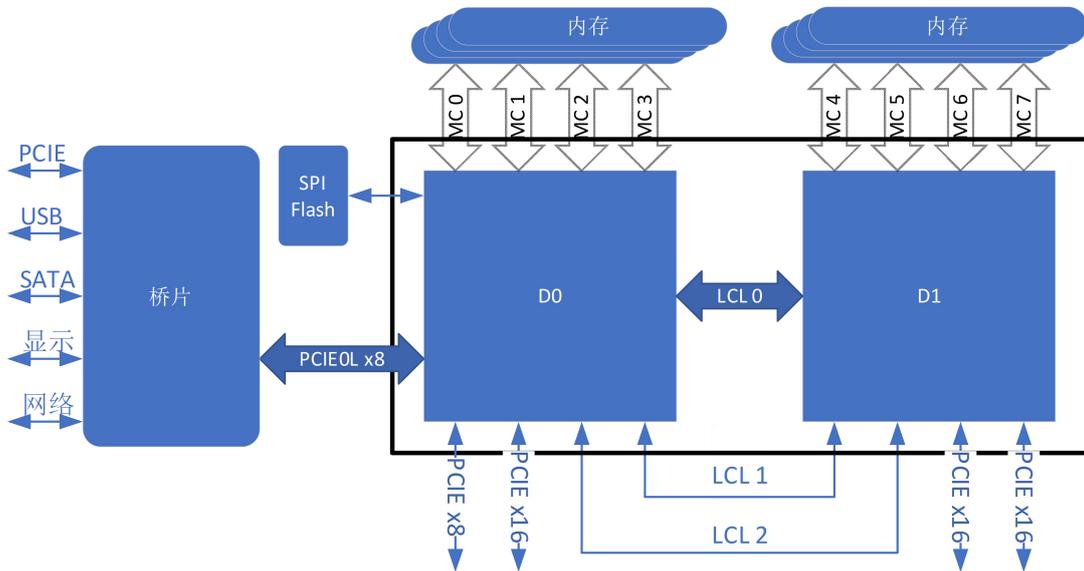


图 1.6 LS3C6000/D 单路三连系统结构

- (4) 双路服务器，LS3C6000/D 双处理器系统。可以使用 D0PCIE0 的低 8 位接口用于 I/O 桥片连接。两种常见的连接方式如下图所示。其中 (a) 对 D2 的 LCL2/3 (图中 02/03) 进行了交换；(b) 对 D1 的 LCL1/3 (图中 11/13)、D3 的 LCL1/3 (图

中 11/13) 进行了交换, 以将 LCL1 用作 PCIE 使用。图中其它未连接的接口可作为 PCIE 进行扩展连接。

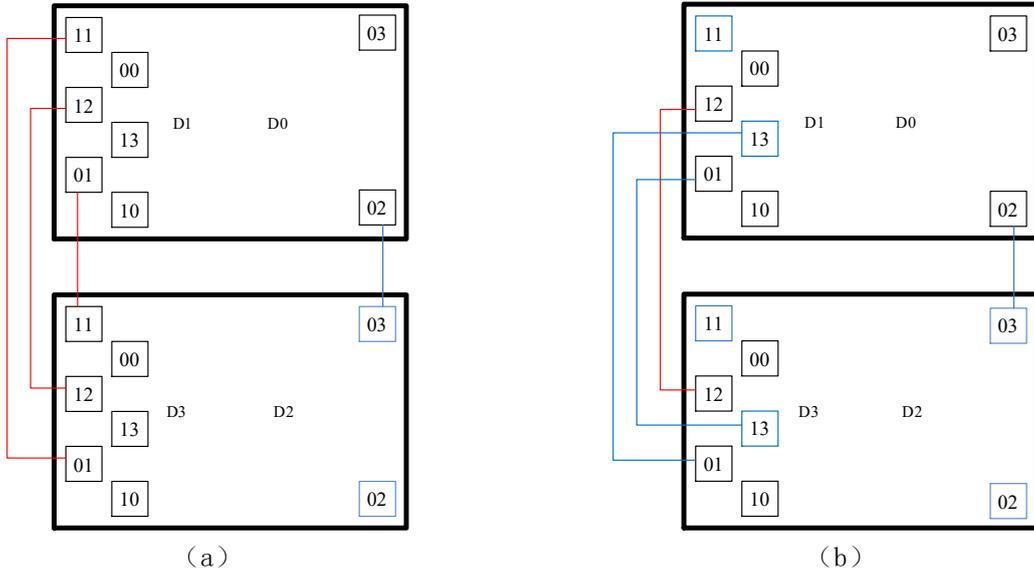


图 1.7 LS3C6000/D 双处理器系统

(5) 四路服务器, LS3C6000/D 四处理器系统。使用 DOPCIE0 的低 8 位接口用于 IO 桥片连接。一种连接方式如下图所示。图中对所有硅片的 LCL2/3(图中的 02/03 和 12/13) 都进行了交换。实际设计中是否需要交换可以根据布线需求具体确定。

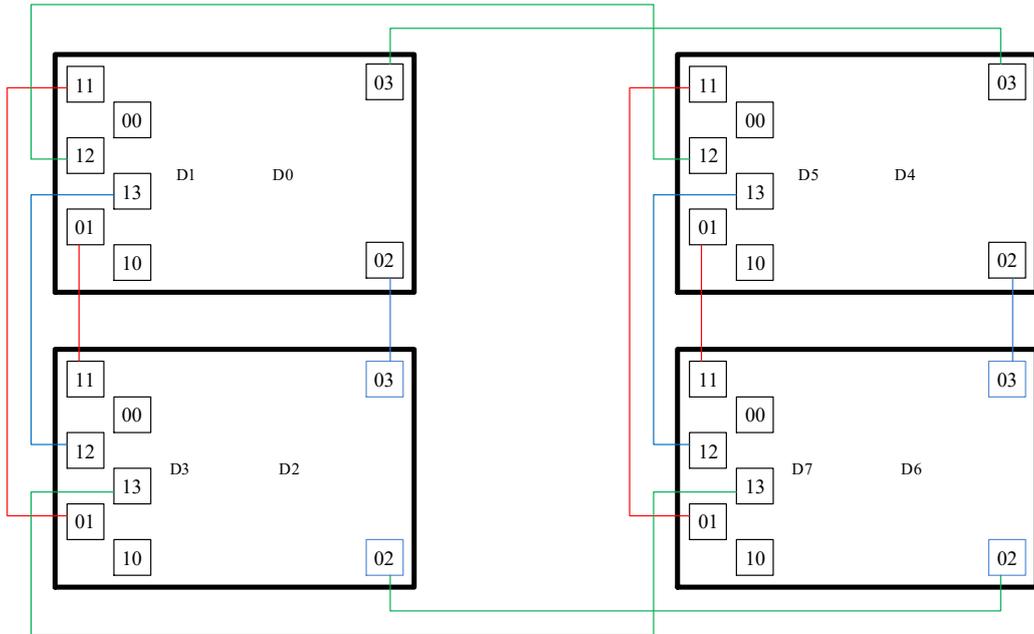


图 1.8 LS3C6000/D 四处理器系统

1.4. 3LS3C6000/Q

LS3C6000/Q 的互连与 LS3C6000/D 中的硅片互连模式类似，在此不再赘述。其中单路 LS3C6000/Q 与双路 LS3C6000/D 类似；双路 LS3C6000/Q 与四路 LS3C6000/D 类似。

1.5 订购信息

龙芯 3C6000 芯片分为三个具体型号，不同芯片核数、封装不同，不可相互替换。芯片在错误的工作电压下，可能会引起工作异常或使用寿命问题。

不同型号的说明如下表：

表 1.1 芯片分级

芯片标识	质量等级	典型电压*	电源要求	典型功耗*	壳温范围	说明
LS3C6000/S	商业级	0.9V - 1.10V	±25mV	100 - 120W	0 - 70℃	单硅片商业级版本 工作频率 2.0-2.2GHz
LS3C6000/D	商业级	0.9V - 1.10V	±25mV	200W	0 - 70℃	双硅片商业级版本 工作频率 2.0-2.1GHz
LS3C6000/Q	商业级	0.9V - 1.10V	±25mV	300W	0 - 70℃	四硅片商业级版本 工作频率 1.8-2.0GHz

*典型电压为 VDDN 的电压设置

*表中数据为典型工作条件下 VDDN 电压域测得的典型值（SPEC CPU 2006 RATE 运行时测得全芯片平均功耗）。芯片运行时功耗受负载的影响，待机或低负载工作功耗远低于典型值。

1.6 术语

表 1.2 术语和缩略语表

术语	描述	备注
DDR4	第四代双倍速率内存接口	
DIMM	双列直插式内存模块（内存条）	
ECC	检错纠错码	
GMAC	千兆以太网控制器	
GPIO	通用输入输出接口	
HDA	高清晰度音频接口	
I2C	集成电路间总线接口	
JTAG	标准测试调试接口	
LCL	Loongson Coherent Link，龙链接口	
LoongArch	龙芯指令系统	

Loongnix	龙芯开源操作系统	
LRDIMM	低负载双列直插内存模块	
PCIe	快速外设组件互连	
PMON	开源固件，在部分龙芯处理器系统中使用	
ROM	只读存储器	
RDIMM	寄存式双列直插内存模块	
SODIMM	小型双列直插内存模块	
SPI	串行外设接口	
UDIMM	无缓冲双列直插内存模块	
UEFI	开源固件，在部分龙芯处理器系统中使用	
WDT	看门狗计时器	

1.7 设计相关文档、工具、软件

1.7.1 设计相关文档

龙芯 3C6000 参考手册如下述：

《龙芯 3C6000 处理器寄存器使用手册》

《龙芯 3C6000 处理器数据手册》

1.7.2 工具软件

龙架构（LoongArch）相关软件。

1.7.3 固件及系统支持

（1）芯片所支持的固件：

PMON、UEFI

（2）芯片所支持的操作系统：

Loongnix

其它商业操作系统

1.8 文档约定

1.8.1 引脚信号命名

信号名的选取以方便记忆和明确标识功能为原则。低有效信号以 n 结尾，高有效信号则不带 n。

1.8.2 数值表示

16 进制数表示为'hxxx，2 进制数表示为'bxx，其它数字为 10 进制。功能相同但标号有别的引脚(如 DDR_DQ0, DDR_DQ1, ...)使用方括号加数字范围的形式简写(如 DDR_DQ[31:0])。类似地，寄存器域也采用这种表示方式。

1.8.3 寄存器域

寄存器域以[寄存器名].[域名]的形式加以引用。如 chip_config0.uart_split 指芯片配置寄存器 0 (chip_config0) 的 uart_split 域。

2. LS3C6000/S 接口信号

龙芯 3C6000/S 的管脚数为 2422，包含以下类别的信号：

-PCIE 总线接口信号
-DDR4 SDRAM 总线接口信号
-初始化信号
-低速 I/O 接口
-芯片引脚中断信号
-JTAG 信号
-测试和控制信号
-时钟信号
-电源引脚
-GPIO 信号
-SE 模块信号

2.1 接口信号图

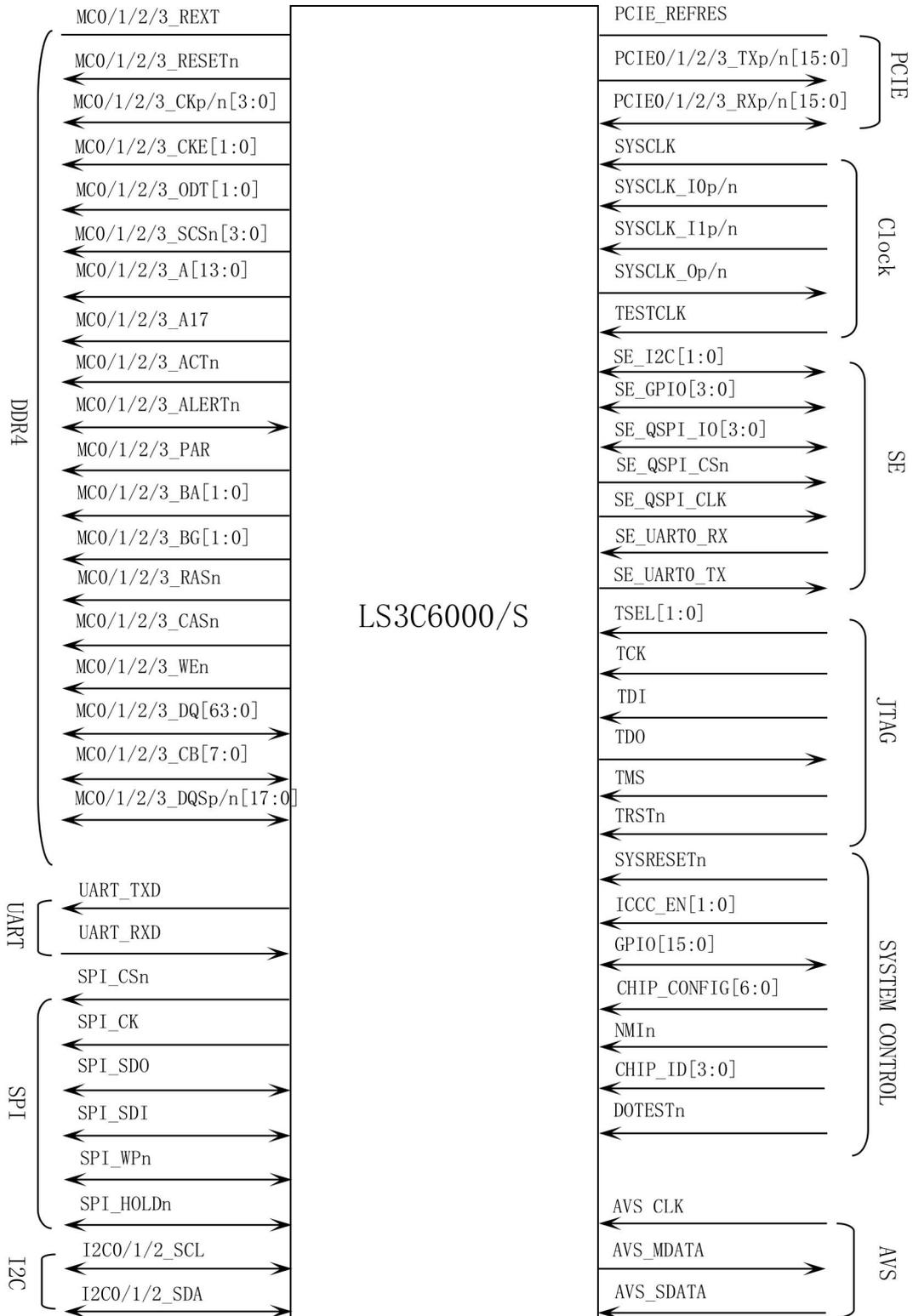


图 2.1 LS3C6000/S 处理器接口信号框图

2.2 信号类型定义

本章信号类型定义如下表所示：

表 2.1 信号类型定义

输入输出类型	说明
I	输入
O	输出
I/O	输入输出
A	模拟

2.3 接口信号说明

2.3.1 PCIE 信号

龙芯 3C6000/S 中拥有 4 组 PCIE 接口，其中 PCIE1/2/3 在多路互连时可以作为 LCL 使用。4 组 PCIE 接口共用一个参考电阻连接。PCIE0 与 PCIE1 可工作在 4.0 速率，PCIE2 与 PCIE3 可工作在 3.0 速率。

每组 PCIE 总线信号包括：

- 16 对差分发送数据命令总线；
- 16 对差分接收数据命令总线；

PCIE 接口不使用时可以悬空。

除了 PCIE 数据线之外，接口的复位信号（PCIE_RESETh）和存在信号（PCIE_PRESENTn）与 GPIO00 - GPIO09 中的引脚复用，其对应关系由软件进行设置。

PCIE 可以根据应用场景的不同，拆分为多种不同的宽度使用，具体参考 5.1 节。

下表是龙芯 3C6000/S 处理器的 PCIE 接口信号定义。

表 2.2 PCIE 接口信号

PCIE0 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
PCIE0_Txp[15:0]	C49 F48 H48 M48 P48 U49 Y48 AB48 AF48 AH48	0	PCIE0 发送端数据信号	VDD_PCIE	-

	AL49 AP48 AT48 AY48 BB48 BE49				
PCIE0_TXn[15:0]	D48 G49 K48 N49 T48 V48 AA49 AD48 AG49 AK48 AM48 AR49 AV48 BA49 BD48 BF48	0	PCIE0 发送端数据信号	VDD_PCIE	-
PCIE0_RXp[15:0]	D54 F54 J55 M54 P54 U55 Y54 AB54 AF54 AH54 AL55 AP54 AT54 AY54 BB54 BE55	I	PCIE0 接收端数据信号	VDD_PCIE	-
PCIE0_RXn[15:0]	E55 H54 K54 N55 T54 V54 AA55 AD54 AG55 AK54 AM54 AR55 AV54 BA55 BD54 BF54	I	PCIE0 接收端数据信号	VDD_PCIE	-
PCIE1 总线信号					
信号名称	引脚标号	输入/输出	描述	VDD_PCIE	内部上下拉
PCIE1_TXp[15:0]	DN49 DK48 DH48	0	PCIE1 发送端数据信号，可复用为 LCL1	VDD_PCIE	-

	DD48 DB48 CW49 CT48 CP48 CK48 CH48 CE49 CB48 BY48 BT48 BP48 BL49				
PCIE1_TXn[15:0]	DM48 DJ49 DF48 DC49 CY48 CV48 CR49 CM48 CJ49 CF48 CD48 CA49 BV48 BR49 BM48 BK48	0	PCIE1 发送端数据信号，可复用为 LCL1	VDD_PCIE	-
PCIE1_RXp[15:0]	DM54 DK54 DG55 DD54 DB54 CW55 CT54 CP54 CK54 CH54 CE55 CB54 BY54 BT54 BP54 BL55	I	PCIE1 接收端数据信号，可复用为 LCL1	VDD_PCIE	-
PCIE1_RXn[15:0]	DL55 DH54 DF54 DC55 CY54 CV54 CR55 CM54 CJ55 CF54 CD54 CA55 BV54 BR55	I	PCIE1 接收端数据信号，可复用为 LCL1	VDD_PCIE	-

	BM54 BK54				
PCIE2 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
PCIE2_TXp[15:0]	C45 E45 H46 L45 N45 U45 W45 AB46 AE45 AH46 AL45 AN45 AU45 AW45 BB46 BE45	0	PCIE2 发送端数据信号，可复用为 LCL2	VDD_PCIE	-
PCIE2_TXn[15:0]	D46 G45 J45 M46 R45 V46 AA45 AC45 AG45 AJ45 AM46 AR45 AV46 BA45 BC45 BF46	0	PCIE2 发送端数据信号，可复用为 LCL2	VDD_PCIE	-
PCIE2_RXp[15:0]	C51 E51 H52 L51 N51 U51 W51 AB52 AE51 AH52 AL51 AN51 AU51 AW51 BB52 BE51	I	PCIE2 接收端数据信号，可复用为 LCL2	VDD_PCIE	-
PCIE2_RXn[15:0]	D52 G51 J51 M52 R51 V52 AA51	I	PCIE2 接收端数据信号，可复用为 LCL2	VDD_PCIE	-

	AC51 AG51 AJ51 AM52 AR51 AV52 BA51 BC51 BF52				
PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
PCIE3_TXp[15:0]	DN45 DL45 DH46 DE45 DC45 CW45 CU45 CP46 CL45 CH46 CE45 CC45 BW45 BU45 BP46 BL45	0	PCIE3 发送端数据信号，可复用为 LCL3	VDD_PCIE	-
PCIE3_TXn[15:0]	DM46 DJ45 DG45 DD46 DA45 CV46 CR45 CN45 CJ45 CG45 CD46 CA45 BV46 BR45 BN45 BK46	0	PCIE3 发送端数据信号，可复用为 LCL3	VDD_PCIE	-
PCIE3_RXp[15:0]	DN51 DL51 DH52 DE51 DC51 CW51 CU51 CP52 CL51 CH52 CE51 CC51 BW51 BU51 BP52 BL51	I	PCIE3 接收端数据信号，可复用为 LCL3	VDD_PCIE	-

PCIE3_RXn[15:0]	DM52 DJ51 DG51 DD52 DA51 CV52 CR51 CN51 CJ51 CG51 CD52 CA51 BV52 BR51 BN51 BK52	I	PCIE3 接收端数据信号，可复用为 LCL3	VDD_PCIE	-
公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
PCIE_REFRES	BH44	A	参考电阻，需要接 400 欧姆电阻上拉	VDD_PCIE	-

2.3.2 DDR 接口信号

龙芯 3C6000/S 集成了 4 组标准的 DDR4 SDRAM 内存控制器，可支持 UDIMM 和 RDIMM 等内存条。

每组内存接口包括有下列信号：

- 72 位双向数据总线信号（包括 ECC）；
- 18 路双向数据选通差分信号（包括 ECC），包含 9 个数据掩码复用；
- 15 位地址总线信号；
- 2 位逻辑 bank 信号；
- 2 位逻辑 bank 组信号；
- 4 位物理片选信号；
- 4 路差分时钟信号；
- 4 位时钟使能信号；
- 3 位命令总线信号；
- 4 位 ODT(On Die Termination)信号；
- 1 位复位控制信号；
- 1 位参考电阻引脚。

DDR 接口不使用时可以悬空。具体使用的内存接口可以由软件配置决定。

下表是龙芯 3C6000 的内存接口信号定义。

表 2.3 DDR4 接口信号

MCO 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
MCO_DQ[63:0]	F40	I/O	数据总线信号	VDDIO_DDR	-
	B40				
	C37				
	E37				
	K40				
	H40				
	B38				
	F38				
	N37				
	J37				
	K34				
	M34				
	M38				
	K38				
	J35				
	N35				
	F34				
	B34				
	C31				
	E31				
	E35				
	C35				
	B32				
	F32				
	N31				
	J31				
	K28				
	M28				
	M32				
	K32				
	J29				
	N29				
	F10				
	B10				
	C7				
	E7				
	H10				
	K10				
	B8				
	F8				
K8					
J7					
K4					
M4					
M8					
N7					
J5					
N5					
E5					
A5					
E1					
F2					
D6					
B6					
D2					

	G3 M2 L1 U5 U1 K2 J1 R1 T4				
MCO_CB[7:0]	F28 B28 H26 K26 E29 C29 B26 F26	I/O	数据总线 ECC 信号	VDDIO_DDR	-
MCO_DQSp[8:0]	C39 K36 C33 K30 E9 K6 C3 T2 C27	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
MCO_DQSn[17:0]	A39 H36 A33 H30 G9 H6 B4 P2 A27 G39 M36 G33 M30 A9 M6 F4 U3 G27	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
MCO_DQSp[17:9]/ MCO_DM[8:0]	E39 P36 E33 P30 C9 P6 D4 R3 E27	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8（包括 ECC）	VDDIO_DDR	
MCO_A[13:0]	C17 N19 L19 H20 C21 E21	0	地址总线信号	VDDIO_DDR	-

	K20 L21 J21 H22 J17 K22 J23 H14				
MCO_A17	D14	0	地址总线信号	VDDIO_DDR	-
MCO_BA[1:0]	E17 L17	0	逻辑 Bank 地址信号	VDDIO_DDR	-
MCO_BG[1:0]	D22 E23	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
MCO_WEn	H16	0	写使能信号, A14	VDDIO_DDR	-
MCO_CASn	K14	0	列地址选择信号, A15	VDDIO_DDR	-
MCO_RASn	B16	0	行地址选择信号, A16	VDDIO_DDR	-
MCO_SCSn[3:0]	K16 B14 H12 D12	0	片选信号	VDDIO_DDR	-
MCO_CKE[3:0]	D24 B24 M24 H24	0	时钟使能信号	VDDIO_DDR	-
MCO_CKp[3:0]	G19 D20 K18 D18	0	差分时钟输出信号	VDDIO_DDR	-
MCO_CKn[3:0]	E19 B20 H18 B18	0	差分时钟输出信号	VDDIO_DDR	-
MCO_ODT[3:0]	C15 E13 J15 L13	0	ODT 信号	VDDIO_DDR	-
MCO_Resetn	K24	0	复位控制信号	VDDIO_DDR	-
MCO_ACTn	L23	0	激活命令信号	VDDIO_DDR	-
MCO_PAR	P18	0	命令与地址奇偶校验值	VDDIO_DDR	-
MCO_ALERTn	B22	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
MCO_CID2	K12	0	CHIP ID bit2, 保留	VDDIO_DDR	-
MCO_REXT	L15	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
MC1 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
MCI_DQ[63:0]	P40 M40 U37 W37 Y40 T40 T38 Y38 AF38 AD38 AF34 AD34	I/O	数据总线信号	VDDIO_DDR	-

	AH36 AG35 AB36 AC35 Y34 T34 U31 W31 W35 U35 T32 Y32 AG31 AC31 AD28 AF28 AF32 AD32 AC29 AG29 AA13 W13 AD10 AF10 AG13 AC13 AC11 AG11 Y10 T10 U7 W7 W11 U11 T8 Y8 AG7 AC7 AD4 AF4 AF8 AD8 AC5 AG5 Y4 W1 AF2 AG1 W5 W3 AD2 AE1				
MC1_CB[7:0]	Y28 T28 AB26 AD26 W29 U29 Y26	I/O	数据总线 ECC 信号	VDDIO_DDR	-

	T26				
MC1_DQSp[8:0]	U39 AD36 U33 AD30 AD12 U9 AD6 AC1 R27	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
MC1_DQSn[17:0]	R39 AC37 R33 AB30 AB12 R9 AB6 AB2 U27 W39 AF36 W33 AF30 AF12 W9 AF6 AA3 W27	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
MC1_DQSp[17:9]/ MC1_DM[8:0]	AA39 AG37 AA33 AH30 AH12 AA9 AH6 Y2 AA27	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8（包括 ECC）	VDDIO_DDR	-
MC1_A[13:0]	T18 AK18 W19 AA19 U21 W21 T20 T22 V20 AB22 AB18 AD22 AE23 AB16	0	地址总线信号	VDDIO_DDR	-
MC1_A17	AE15	0	地址总线信号	VDDIO_DDR	-
MC1_BA[1:0]	R17 AH18	0	逻辑 Bank 地址信号	VDDIO_DDR	-
MC1_BG[1:0]	V22 AH22	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
MC1_WEn	AE17	0	写使能信号，A14	VDDIO_DDR	-
MC1_CASn	AD16	0	列地址选择信号，A15	VDDIO_DDR	-

MC1_RASn	AD18	0	行地址选择信号, A16	VDDIO_DDR	-
MC1_SCSn[3:0]	AG17 V16 AA15 AG15	0	片选信号	VDDIO_DDR	-
MC1_CKE[3:0]	T24 V24 AD24 U23	0	时钟使能信号	VDDIO_DDR	-
MC1_CKp[3:0]	AB20 AC21 AG19 AJ21	0	差分时钟输出信号	VDDIO_DDR	-
MC1_CKn[3:0]	AD20 AE21 AE19 AK22	0	差分时钟输出信号	VDDIO_DDR	-
MC1_ODT[3:0]	T16 W15 Y18 AA17	0	ODT 信号	VDDIO_DDR	-
MC1_Resetn	AB24	0	复位控制信号	VDDIO_DDR	-
MC1_ACTn	AH24	0	激活命令信号	VDDIO_DDR	-
MC1_PAR	V18	0	命令与地址奇偶校验值	VDDIO_DDR	-
MC1_ALERTn	AC23	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
MC1_CID2	AH16	0	CHIP ID bit2, 保留	VDDIO_DDR	-
MC1_REXT	AK20	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
MC2 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
MC2_DQ[63:0]	CL1 CM2 CT4 CU5 CJ1 CK2 CU1 CU3 CJ5 CN5 CM8 CK8 CK4 CM4 CN7 CJ7 CT8 CY8 CW11 CU11 CU7 CW7 CY10 CT10 CJ11 CN11 CM14 CK14	I/O	数据总线信号	VDDIO_DDR	-

	CK10 CM10 CN13 CJ13 CT32 CY32 CW35 CU35 CU31 CW31 CY34 CT34 CW29 CU29 CM32 CK32 CJ29 CN29 CN31 CJ31 CT38 CY38 CY40 CT40 CU37 CW37 DD40 DB40 CN35 CP36 CJ35 CH36 CM34 CK34 CM38 CK38				
MC2_CB[7:0]	CT14 CY14 CM16 CK16 CU13 CW13 CY16 CT16	I/O	数据总线 ECC 信号	VDDIO_DDR	-
MC2_DQSp[8:0]	CT2 CH6 CR9 CH12 CR33 CH30 CR39 CJ37 CR15	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
MC2_DQSn[17:0]	CR3 CK6 CU9 CK12 CU33 CK30	I/O	数据选通（包括 ECC）	VDDIO_DDR	-

	CU39 CK36 CU15 CP2 CP6 DA9 CP12 DA33 CP30 DA39 CN37 DA15				
MC2_DQSp[17:9]/ MC2_DM[8:0]	CN1 CM6 CW9 CM12 CW33 CM30 CW39 CM36 CW15	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8 (包括 ECC)	VDDIO_DDR	-
MC2_A[13:0]	CY24 DB24 CW23 CU23 CP20 CT20 CY22 DB20 DB22 CU21 CT24 CL19 CW21 CP26	0	地址总线信号	VDDIO_DDR	-
MC2_A17	CN27	0	地址总线信号	VDDIO_DDR	-
MC2_BA[1:0]	DC25 CK24	0	逻辑 Bank 地址信号	VDDIO_DDR	-
MC2_BG[1:0]	CY20 CK20	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
MC2_WEn	CN25	0	写使能信号, A14	VDDIO_DDR	-
MC2_CASn	CT26	0	列地址选择信号, A15	VDDIO_DDR	-
MC2_RASn	CP24	0	行地址选择信号, A16	VDDIO_DDR	-
MC2_SCSn[3:0]	CL25 CY26 CU27 CL27	0	片选信号	VDDIO_DDR	-
MC2_CKE[3:0]	CT18 CY18 CP18 CW19	0	时钟使能信号	VDDIO_DDR	-
MC2_CKp[3:0]	CT22 CN21 CL23 CH20	0	差分时钟输出信号	VDDIO_DDR	-
MC2_CKn[3:0]	CP22 CL21 CN23	0	差分时钟输出信号	VDDIO_DDR	-

	CG21				
MC2_ODT[3:0]	DB26 CW27 CV24 CU25	0	ODT 信号	VDDIO_DDR	-
MC2_Resetn	DB18	0	复位控制信号	VDDIO_DDR	-
MC2_ACTn	CK18	0	激活命令信号	VDDIO_DDR	-
MC2_PAR	CH24	0	命令与地址奇偶校验值	VDDIO_DDR	-
MC2_ALERTn	CN19	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
MC2_CID2	CK26	0	CHIP ID bit2, 保留	VDDIO_DDR	-
MC2_REXT	CH22	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
MC3 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
MC3_DQ[63:0]	CY4 DA1 DG1 DF2 CW1 CW5 DE1 DD2 DJ3 DM2 DP6 DM6 DK2 DL1 DR5 DL5 DC5 DG5 DF8 DD8 DD4 DF4 DG7 DC7 DP8 DR9 DP12 DR13 DK8 DM8 DN11 DL11 DK32 DP32 DN35 DL35 DL31 DN31 DP34 DK34 DL29 DN29 DF32 DD32	I/O	数据总线信号	VDDIO_DDR	-

	DC29 DG29 DG31 DC31 DK38 DP38 DH40 DF40 DL37 DN37 DP40 DK40 DC35 DG35 DF38 DD38 DD34 DF34 DG37 DC37				
MC3_CB[7:0]	DC11 DG11 DG13 DC13 DD10 DF10 DL13 DJ13	I/O	数据总线 ECC 信号	VDDIO_DDR	-
MC3_DQSp[8:0]	DA3 DM4 DB6 DK10 DL33 DB30 DL39 DB36 DB12	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
MC3_DQSn[17:0]	CW3 DK4 DD6 DM10 DJ33 DD30 DJ39 DD36 DD12 DB2 DP4 DH6 DJ9 DR33 DH30 DR39 DH36 DH12	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
MC3_DQSp[17:9]/ MC3_DM[8:0]	CY2 DN3 DF6 DL9	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8 (包括 ECC)	VDDIO_DDR	-

	DN33 DF30 DN39 DF36 DF12				
MC3_A[13:0]	DM22 DD20 DF20 DJ19 DM18 DK18 DG19 DD18 DF18 DJ17 DF22 DG17 DF16 DJ25	0	地址总线信号	VDDIO_DDR	-
MC3_A17	DN25	0	地址总线信号	VDDIO_DDR	-
MC3_BA[1:0]	DR23 DD22	0	逻辑 Bank 地址信号	VDDIO_DDR	-
MC3_BG[1:0]	DN17 DK16	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
MC3_WEn	DJ23	0	写使能信号, A14	VDDIO_DDR	-
MC3_CASn	DG25	0	列地址选择信号, A15	VDDIO_DDR	-
MC3_RASn	DK22	0	行地址选择信号, A16	VDDIO_DDR	-
MC3_SCSn[3:0]	DG23 DR25 DJ27 DN27	0	片选信号	VDDIO_DDR	-
MC3_CKE[3:0]	DN15 DR15 DE15 DG15	0	时钟使能信号	VDDIO_DDR	-
MC3_CKp[3:0]	DK20 DN19 DR21 DG21	0	差分时钟输出信号	VDDIO_DDR	-
MC3_CKn[3:0]	DM20 DR19 DN21 DJ21	0	差分时钟输出信号	VDDIO_DDR	-
MC3_ODT[3:0]	DM24 DK26 DF24 DD26	0	ODT 信号	VDDIO_DDR	-
MC3_Resetn	DJ15	0	复位控制信号	VDDIO_DDR	-
MC3_ACTn	DD16	0	激活命令信号	VDDIO_DDR	-
MC3_PAR	DC21	0	命令与地址奇偶校验值	VDDIO_DDR	-
MC3_ALERTn	DR17	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
MC3_CID2	DG27	0	CHIP ID bit2, 保留	VDDIO_DDR	-
MC3_REXT	DD24	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-

2.3.3 初始化配置信号

下表提供了初始化配置信号的名称，方向和描述。

内部上下拉约为 50KΩ。

表 2.4 初始化接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
SYSRESETn	AH40	I	系统复位信号，该信号的低电平状态需要维持多于一个 SYSCLK 周期，它可异步于 SYSCLK 信号。	VDDE_IO	-
CHIP_CONFIG[6]	CM40	I	参考时钟选择 1' b1: 使用 SYSCLK 作为参考时钟 1' b0: 使用差分时钟作为参考时钟	VDDE_IO	下拉
CHIP_CONFIG[5]	CM42	I	差分时钟选择 1' b1: 使用 SYSCLK_I0p/n 作为差分输入 1' b0: 使用 SYSCLK_I1p/n 作为差分输入	VDDE_IO	上拉
CHIP_CONFIG[4]	CN41	I	置 1 表示使用 LCL8 位模式	VDDE_IO	下拉
CHIP_CONFIG[3]	CN43	I	置 1 表示交换 LCL13 路由	VDDE_IO	下拉
CHIP_CONFIG[2]	CP42	I	置 1 表示交换 LCL23 路由	VDDE_IO	下拉
CHIP_CONFIG[1]	CR43	I	置 1 表示使用本地启动模式	VDDE_IO	下拉
CHIP_CONFIG[0]	CT42	I	置 1 表示 SE 功能使能	VDDE_IO	下拉
CHIP_ID[3:0]	CF38 CG39 CH40 CK40	I	芯片号 单处理器时设置为 0，多处理器时按照 1.4 节的连接方式设置	VDDE_IO	下拉
ICCC_EN[1:0]	CL41 CJ41	I	多路一致性模式 2' b00: 单片模式 2' b10: 双片模式（启用 LCL1/2） 其它：保留	VDDE_IO	下拉

- **SYSRESETn:** 这个复位信号是唯一能复位整个龙芯 3C6000 处理器的信号。系统参考时钟必须在 SYSRESETn 释放前就保持稳定。SYSRESETn 的有效时间必须大于一个时钟周期。处理器内部的复位控制逻辑在 SYSRESETn 释放时才开始复位处理器。处理器内部复位将在 64K 个参考时钟周期后完成，之后复位处理才会被执行。
- **其它配置信号:** 定义了龙芯 3C6000 需要静态配置的信号，它在系统复位时必须保持稳定，而且在系统工作中不可修改。系统软件可以从相关的内部寄存器中读取部分引脚的对应值。

系统配置引脚的期望设置与内部上下拉的值一致时，可以悬空。但推荐的接法是保留对应反向上拉或下拉的电阻选焊不接，以方便调试使用。

2.3.4 低速接口信号

龙芯 3C6000 处理器的低速 I/O 接口包括 SPI 总线、UART 总线、I2C 总线和 AVS 总线。

这些引脚的驱动能力可通过寄存器配置为 17mA 至 35mA，具体参考用户手册。

SPI 总线连接 SPI flash，用于系统启动。SPI 控制器具有以下特性：

- 全双工同步串口数据传输
- 支持到 4 个的变长字节传输
- 主模式支持
- 双缓冲接收器
- 极性和相位可编程的串行时钟
- 可在等待模式下对 SPI 进行控制
- 可支持处理器通过 SPI 启动
- 可支持双线、四线模式

UART 控制器具有以下特性：

- 全双工异步数据接收/发送
- 可编程的数据格式
- 16 位可编程时钟计数器
- 支持接收超时检测
- 带仲裁的多中断系统
- 仅工作在 FIFO 方式
- 在寄存器与功能上兼容 NS16550A

I2C 总线是由数据线 SDA 和时钟 SCL 构成的串行总线，可发送和接收数据。器件与器件之间进行双向传送，最高传送速率 400kbps。龙芯 3C6000 中集成的 I2C 控制器既可以作为主设备，也可以作为从设备，这两种模式之间通过配置内部寄存器进行切换。

AVS 总线用于专用电源芯片的电压控制以及状态监测，相比 I2C 总线有着更高的带宽和更短的延迟。

I2C、UART、AVS 接口不使用时可以悬空。

这些低速 I/O 接口包含的信号如下。SPI 直接连接 Flash 芯片，无需上拉。

表 2.5 SPI 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
SPI_SCK	H42	0	SPI 总线时钟	VDDE_IO	无
SPI_SDO	G43	I/O	SPI 总线数据输出	VDDE_IO	上拉
SPI_SDI	D42	I/O	SPI 总线数据输入	VDDE_IO	上拉
SPI_WPn	F42	I/O	SPI 总线写保护	VDDE_IO	上拉
SPI_HOLDn	B42	I/O	SPI 总线保持	VDDE_IO	上拉
SPI_CSn*	E43	0	SPI 片选信号	VDDE_IO	无

*. 如需连接多个 SPI 设备，可复用 GPI00-1 作为 2 个额外的 CSn 片选信号。

表 2.6 UART 接口信号

信号名称	管脚名称	引脚标号	输入/输出	描述	电压域	内部上下拉
UART0_RXD	AP40	BJ41	I	串口数据输入	VDDE_IO	无
UART0_TXD	AR41	BL41	O	串口数据输出	VDDE_IO	无

*. UART1 复用 GPIO2-9

表 2.7 I2C 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
I2C0_SCL	CF8	I/O	I2C 总线 0 时钟	VDDE_IO	无
I2C0_SDA	CD8	I/O	I2C 总线 0 数据	VDDE_IO	无
I2C1_SCL	AK40	I/O	I2C 总线 1 时钟	VDDE_IO	无
I2C1_SDA	AD40	I/O	I2C 总线 1 数据	VDDE_IO	无
I2C2_SCL	AN41	I/O	I2C 总线 2 时钟	VDDE_IO	无
I2C2_SDA	N43	I/O	I2C 总线 2 数据	VDDE_IO	无

表 2.8 AVS 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
AVS_CLK	CE7	O	AVS 总线时钟	VDDE_IO	无
AVS_MDATA	CD6	O	AVS 总线发送数据	VDDE_IO	无
AVS_SDATA	CC7	I	AVS 总线接收数据	VDDE_IO	无

2.3.5 中断信号

龙芯 3C6000 处理器的引脚中断包括 1 个不可屏蔽中断 (NMI_n)，16 个 GPIO 中断。此外，处理器还支持消息中断 (MSI)，通过 PCI 接口传递到处理器。下表显示了引脚中断信号的名称、方向和描述。

GPIO 中断可以选择路由到处理器核中断引脚的 INTO-3 四根中断中的任意一个。有关中断的详细说明请参考使用手册的中断部分。

NMI_n 信号不用时可悬空。

下表内部上下拉约为 50KΩ。

表 2.9 引脚中断信号描述

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
NMI _n	R43	I	不可屏蔽外部中断信号，该信号会直接中断处理器，且不可屏蔽	VDDE_IO	上拉

2.3.6 JTAG 接口信号

龙芯 3C6000 提供了 JTAG 调试接口，用于系统调试。

JTAG 接口不用时可悬空，但推荐连出以提供系统调试功能。

下表提供了 JTAG 信号的名称，方向和描述。其中内部上下拉约为 50KOhm。

表 2.10 JTAG 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
TDI	CG41	I	JTAG 串行扫描数据输入。	VDDE_IO	无
TDO	CE41	O	JTAG 串行扫描数据输出。	VDDE_IO	无
TMS	CC41	I	JTAG 命令，指示输入的串行数据是一个命令。	VDDE_IO	无
TRSTn	CB40	I	JTAG 重启信号。	VDDE_IO	下拉
TCK	CF40	I	JTAG 串行扫描时钟。	VDDE_IO	下拉
TSEL[1:0]	DM42 DN43	I	JTAG 功能选择： 2'b00: LA464 JTAG 2'b01: JTAG	VDDE_IO	2'b00

2.3.7 时钟信号

龙芯 3C6000 时钟相关信号参见表 2.11。处理器时钟信号包括功能参考时钟和测试时钟。测试时钟为 TESTCLK。功能参考时钟可由多个不同的输入进行选择，包括 SYSCLK，差分时钟 SYSCLK_I0p/n、差分时钟 SYSCLK_I1p/n。此外还提供了一组参考时钟输出 SYSCLK_Op/n。内部所有时钟都通过参考时钟产生，具体的时钟频率由软件配合设置。

SYSCLK 或 SYSCLK_I0p/n，SYSCLK_I1p/n 中必须有一组连接。推荐使用 SYSCLK_I0p/n。

表 2.11 时钟及配置信号

信号名称	引脚标号	输入/输出	频率 (MHz)	描述	电压域
SYSCLK	K42	I	100	系统输入单端参考时钟。 CHIP_CONFIG[6]上拉时使用。	VDDE_IO
SYSCLK_I0p/n	AL17 AM16	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5]上拉时使用。	VDDZ1V8PRG
SYSCLK_I1p/n	P42 M42	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5]下拉时使用。	VDDZ1V8PRG
SYSCLK_Op/n	T42 V42	O	100	系统输出差分参考时钟。	VDDZ1V8PRG
TESTCLK	CD40	I	25	测试时钟，功能模式下需要下拉。	VDDE_IO

2.3.8 GPIO 信号

龙芯 3C6000 中提供最多 16 个 GPIO 供系统使用，且绝大部分进行了复用。GPIO00 - GPIO15 芯片复位时即为 GPIO 功能，默认为输入状态，不驱动 IO。

GPIO 不用时可悬空。

部分 GPIO 引脚可复用为两种不同的功能，在不同的工作模式下使用，每个引脚复用的功能可通过配置寄存器独立控制，具体参考寄存器手册。其中复用功能 1 主要作为 PCIE 接口的 RESETn 和 PRESENTn 使用，可通过软件与特定的 PCIE 控制器搭配使用。

此外，通过寄存器设置，可以将 GPIO 配置为中断输入功能，并可以设置其中断电平，设置方法请参考使用手册中的 GPIO 相关章节。

GPIO 引脚的驱动能力可通过寄存器配置为 17mA 至 35mA 区间，默认为最低驱动。

表 2.12 GPIO 信号

GPIO	引脚名称	引脚标号	复用功能 0	复用功能 1	复位状态	电压域
0	GPIO00	Y42	SPI_CS _n 1	PCIE_RESET _n 0	输入高阻	VDDE_IO
1	GPIO01	U43	SPI_CS _n 2	PCIE_RESET _n 1	输入高阻	VDDE_IO
2	GPIO02	AG41	UART1_RXD	PCIE_RESET _n 2	输入高阻	VDDE_IO
3	GPIO03	W43	UART1_TXD	PCIE_RESET _n 3	输入高阻	VDDE_IO
4	GPIO04	C43	UART1_RTS	PCIE_PRESENT _n 0	输入高阻	VDDE_IO
5	GPIO05	AA43	UART1_CTS	PCIE_PRESENT _n 1	输入高阻	VDDE_IO
6	GPIO06	AB42	UART1_DTR	PCIE_PRESENT _n 2	输入高阻	VDDE_IO
7	GPIO07	AD42	UART1_DSR	PCIE_PRESENT _n 3	输入高阻	VDDE_IO
8	GPIO08	AE41	UART1_DCD	PCIE_PRESENT _n 4	输入高阻	VDDE_IO
9	GPIO09	AE43	UART1_RI	PCIE_PRESENT _n 5	输入高阻	VDDE_IO
10	GPIO10	AF42	-		输入高阻	VDDE_IO
11	GPIO11	AC43	-		输入高阻	VDDE_IO
12	GPIO12	AL41	-		输入高阻	VDDE_IO
13	GPIO13	L43	SCNT_RST _n		输入高阻	VDDE_IO
14	GPIO14	AJ41	PROCHOT _n		输入高阻	VDDE_IO
15	GPIO15	J43	THERMTRIP _n		输入高阻	VDDE_IO

GPIO13 复用为 SCNT_RST_n 时，用于复位处理器核的稳定时钟计数。在多路互连时配合 GPIO12 来实现系统的全局软件时钟同步使用。

此时，约定芯片 0 使用 GPIO12 来输出复位信号，其它所有芯片(包括芯片 0)使用 GPIO13 来输入复位信号。以四路为例，多路系统中主板必须按照以下方式进行连接：

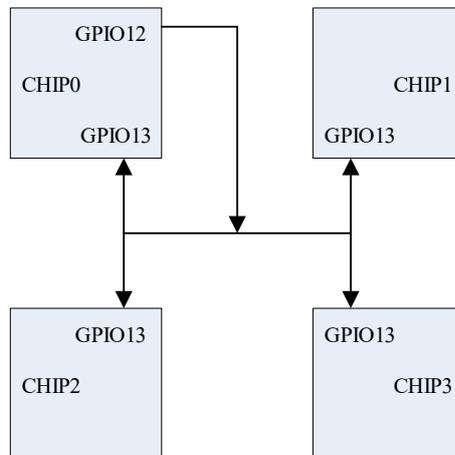


图 2.2 多路系统 GPIO 连接示意图

GPIO14 复用为 PROCHOTn 时。当作为输入，芯片受外部温度检测电路的控制，外部温度检测电路需要降低芯片温度时可以置 PROCHOTn 为 0，芯片接收到该低电平后可以采取降频措施，降频时的分频值由通过寄存器 prochothn_freq_scale 设置。PROCHOTn 作为输出时，芯片可输出高温中断，通过 prochothn_o_sel 寄存器从高温中断控制寄存器所设置的 4 个中断中选择一个作为对外发出的高温中断。

GPIO15 复用为 THERMTRIPn 时，作为输出，由芯片通过 thermtripn_o_sel 寄存器从高温中断控制寄存器所设置的 4 个中断中选择一个作为对外发出的高温中断。

2.3.9 测试控制信号

龙芯 3C6000 芯片的测试控制信号用于区分芯片的实际工作状态。当芯片正常工作，测试功能被禁用。用于测试的控制信号为 DOTESTn 信号，运行在功能模式时需要进行上拉处理。

表 2.13 JTAG 接口信号

信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DOTESTn	CE39	I	DOTESTn=0, 芯片处于测试模式; DOTESTn=1, 芯片处于正常功能模式。	VDDE_IO	上拉

2.3.10 电源地引脚

表 2.14 电源引脚

电源域	描述	引脚名称	引脚标号
VDDN	处理器核数字电源	VDDN	见附录一
VDDP	处理器核外围数字电源	VDDP	见附录一
VDDE_IO	处理器 IO 电源	VDDE_IO	见附录一
VDDIO_DDR	DDR 通道 IO 电源	VDDIO_DDR_01 VDDIO_DDR_23	见附录一
VDD_PHY_DDR	DDRPHY 电源	VDD_PHY_DDR_01 VDD_PHY_DDR_23	见附录一
VDD_PCIE	PCIE IO 电源	VDD_PCIE_IV0 VDD_PCIE_IV8	见附录一
PLL_MEM	MEM PLL 电源	VDDZ1V2MEMOPLL VDDZ1V2MEM1PLL	见附录一
PLL_PCIE	PCIE PLL 电源	VDDZ1V2PCIEOPLL VDDZ1V2PCIE1PLL	见附录一
SMALL	SENS 电源	SENS_VDDN SENS_VDDP VDDZ1V8PRG	见附录一
VSS	地平面	VSS VSSZ1V2MEMOPLL VSSZ1V2MEM1PLL VSSZ1V2PCIEOPLL VSSZ1V2PCIE1PLL	见附录一

		SENS_VSSN SENS_VSSP VSSZ1V8PRG	
--	--	--------------------------------------	--

2.4 引脚复用关系

龙芯 3C6000 中，仅 GPIO 引脚与其它功能存在复用关系，详见 2.3.8 节说明。

3. LS3C6000/D 接口信号

龙芯 3C6000/D 的管脚数为 4129，包含以下类别的信号：

-PCIE 总线接口信号
-DDR4 SDRAM 总线接口信号
-初始化信号
-低速 I/O 接口
-芯片引脚中断信号
-JTAG 信号
-测试和控制信号
-时钟信号
-电源引脚
-GPIO 信号
-SE 模块信号

3.1 接口信号图

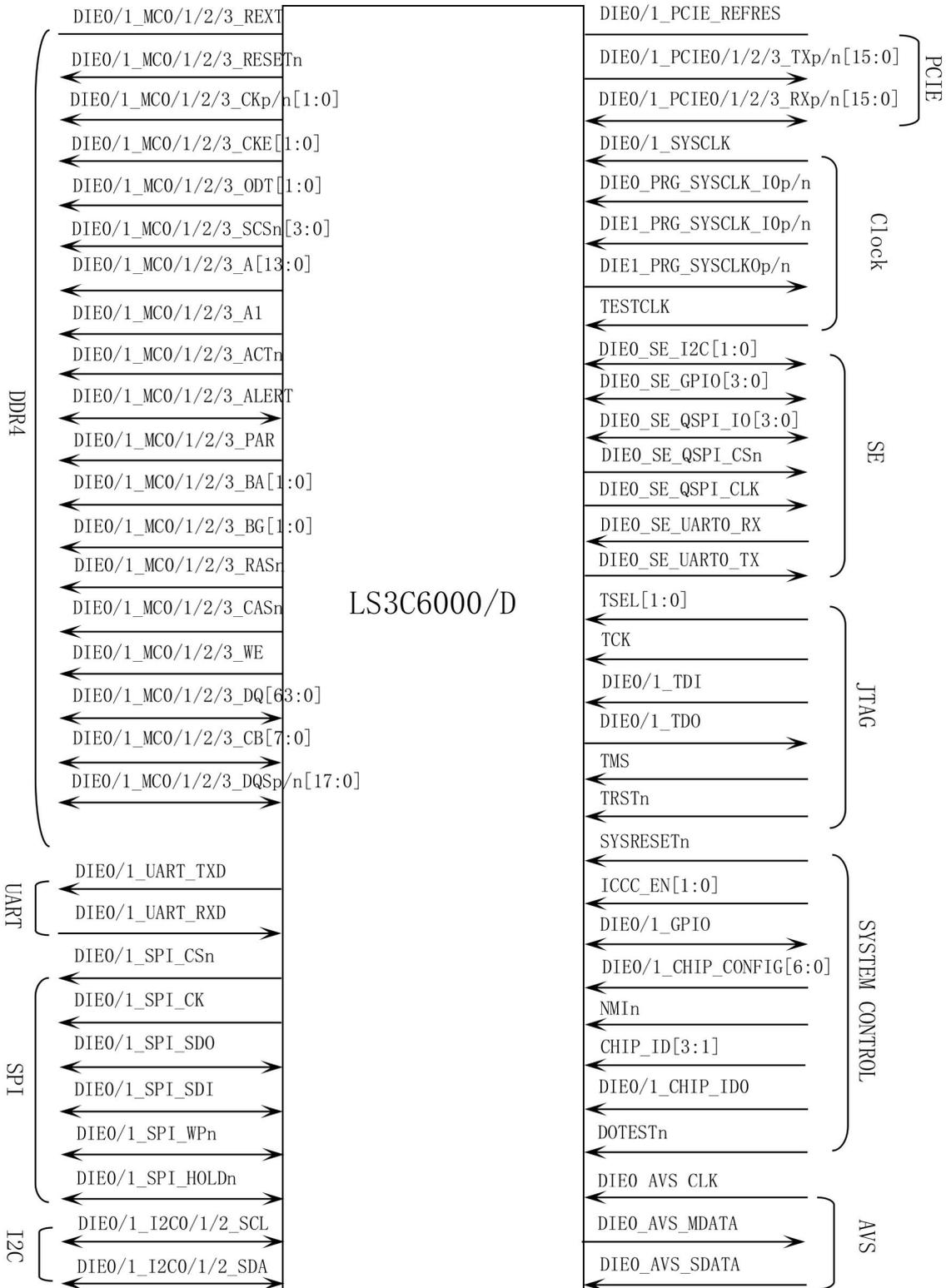


图 3.1 LS3C6000/D 处理器接口信号框图

3.2 信号类型定义

本章信号类型定义如下表所示：

表 3.1 信号类型定义

输入输出类型	说明
I	输入
O	输出
I/O	输入输出
A	模拟

3.3 接口信号说明

3.3.1 PCIE 信号

龙芯 3C6000/D 中拥有 8 组 PCIE 接口，每个硅片各出 4 组，其中每个硅片的 PCIE1/2/3 在多路互连时可以作为 LCL 使用。每 4 组 PCIE 接口共用一个参考电阻连接。每个硅片的 PCIE0 与 PCIE1 可工作在 4.0 速率，PCIE2 与 PCIE3 可工作在 3.0 速率。

每组 PCIE 总线信号包括：

- 16 对差分发送数据命令总线；
- 16 对差分接收数据命令总线；

PCIE 接口不使用时可以悬空。

除了 PCIE 数据线之外，接口的复位信号（PCIE_RESETh）和存在信号（PCIE_PRESENTn）与各自硅片上的 GPIO000 - GPIO009 中的引脚复用，其对应关系由软件进行设置。

PCIE 可以根据应用场景的不同，拆分为多种不同的宽度使用，具体参考 5.1 节。

下表是龙芯 3C6000/D 处理器的 PCIE 接口信号定义。

表 3.2 PCIE 接口信号

DIE0_PCIE0 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE0_TXp[15:0]	E111	0	DIE0_PCIE0 发送端数据信号	VDD_PCIE	-
	E109				
	D106				
	E103				
	E101				
	D98				
	E95				
	E93				
	C93				
	D90				

	E87 E85 D82 E79 E77 D74				
DIE0_PCIE0_TXn[15:0]	D110 E107 E105 D102 E99 E97 D94 E91 C91 E89 D86 E83 E81 D78 E75 E73	0	DIE0_PCIE0 发送端数据信号	VDD_PCIE	-
DIE0_PCIE0_RXp[15:0]	L111 J109 L107 L105 K102 L99 L97 K94 L91 L89 K86 L83 L81 M78 K76 N75	I	DIE0_PCIE0 接收端数据信号	VDD_PCIE	-
DIE0_PCIE0_RXn[15:0]	K110 K108 K106 L103 L101 K98 L95 L93 K90 L87 L85 K82 L79 L77 L75 M74	I	DIE0_PCIE0 接收端数据信号	VDD_PCIE	-
DIE0_PCIE1 总线信号					
信号名称	引脚标号	输入/输出	描述	VDD_PCIE	内部上下拉
DIE0_PCIE1_TXp[15:0]	C3 A5 C7	0	DIE0_PCIE1 发送端数据信号，可复用为 DIE0_LCL1	VDD_PCIE	-

	A9 C11 A13 C15 A19 B24 B26 B28 B30 B32 B34 B36 B38				
DIE0_PCIE1_TXn[15:0]	B4 B6 B8 B10 B12 B14 B16 A21 C25 A27 C29 A31 C33 A35 C37 A39	0	DIE0_PCIE1 发送端数据信号，可复用为 DIE0_LCL1	VDD_PCIE	-
DIE0_PCIE1_RXp[15:0]	G1 H4 H6 G9 H12 H14 H16 H18 G21 H24 H26 H28 H30 G33 H36 G39	I	DIE0_PCIE1 接收端数据信号，可复用为 DIE0_LCL1	VDD_PCIE	-
DIE0_PCIE1_RXn[15:0]	H2 G5 H8 H10 G13 J15 G17 H20 H22 G25 J27 G29 H32 H34	I	DIE0_PCIE1 接收端数据信号，可复用为 DIE0_LCL1	VDD_PCIE	-

	G37 H40				
DIE0_PCIE2 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE2_TXp[15:0]	DC99 DA97 DC95 DA93 DC91 DA89 DC87 DA85 DC83 DA81 DC79 DA77 DC75 DA73 DC71 DA69	0	DIE0_PCIE2 发送端数据信号，可复用为 DIE0_LCL2	VDD_PCIE	-
DIE0_PCIE2_TXn[15:0]	DB100 DB98 DB96 DB94 DB92 DB90 DB88 DB86 DB84 DB82 DB80 DB78 DB76 DB74 DB72 DB70	0	DIE0_PCIE2 发送端数据信号，可复用为 DIE0_LCL2	VDD_PCIE	-
DIE0_PCIE2_RXp[15:0]	CV98 CV96 CV94 CV92 CV90 CV88 CV86 CV84 CV82 CV80 CV78 CV76 CV74 CV72 CV70 CV68	I	DIE0_PCIE2 接收端数据信号，可复用为 DIE0_LCL2	VDD_PCIE	-
DIE0_PCIE2_RXn[15:0]	CW97 CU95 CW93 CU91 CW89 CU87 CW85	I	DIE0_PCIE2 接收端数据信号，可复用为 DIE0_LCL2	VDD_PCIE	-

	CU83 CW81 CU79 CW77 CU75 CW73 CU71 CW69 CU67				
DIE0_PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE3_TXp[15:0]	DB12 DB14 DB16 DB18 DB20 DB22 DB24 DB26 DB28 DB30 DB32 DB34 DB36 DB38 DB40 DB42	0	DIE0_PCIE3 发送端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-
DIE0_PCIE3_TXn[15:0]	DC13 DA15 DC17 DA19 DC21 DA23 DC25 DA27 DC29 DA31 DC33 DA35 DC37 DA39 DC41 DA43	0	DIE0_PCIE3 发送端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-
DIE0_PCIE3_RXp[15:0]	CV14 CV16 CV18 CV20 CV22 CV24 CV26 CV28 CV30 CV32 CV34 CV36 CV38 CV40 CV42 CV44	I	DIE0_PCIE3 接收端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-

DIE0_PCIE3_RXn[15:0]	CW15 CU17 CW19 CU21 CW23 CU25 CW27 CU29 CW31 CU33 CW35 CU37 CW39 CU41 CW43 CU45	I	DIE0_PCIE3 接收端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-
DIE0 公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE_REFRES	Y74	A	参考电阻，需要接 400 欧姆电阻上拉	VDD_PCIE	-
DIE1_PCIE0 信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE0_TXp[15:0]	E1 E3 D6 E9 E11 D14 E17 C19 E19 D22 E25 E27 D30 E33 E35 D38	0	DIE1_PCIE0 发送端数据信号	VDD_PCIE	-
DIE1_PCIE0_TXn[15:0]	D2 E5 E7 D10 E13 E15 D18 C21 E21 E23 D26 E29 E31 D34 E37 E39	0	DIE1_PCIE0 发送端数据信号	VDD_PCIE	-
DIE1_PCIE0_RXp[15:0]	K2 K4 K6 L9 L11 K14	I	DIE1_PCIE0 接收端数据信号	VDD_PCIE	-

	L17 L19 K22 L25 L27 K30 L33 L35 J37 M38				
DIE1_PCIE0_RXn[15:0]	L1 J3 L5 L7 K10 L13 L15 K18 L21 L23 K26 L29 L31 K34 K36 L37	I	DIE1_PCIE0 接收端数据信号	VDD_PCIE	-
DIE1_PCIE1 总线信号					
信号名称	引脚标号	输入/输出	描述	VDD_PCIE	内部上下拉
DIE1_PCIE1_TXp[15:0]	C109 A107 C105 A103 C101 A99 C97 A93 B88 B86 B84 B82 B80 B78 B76 B74	0	DIE1_PCIE1 发送端数据信号，可复用为 DIE1_LCL1	VDD_PCIE	-
DIE1_PCIE1_TXn[15:0]	B108 B106 B104 B102 B100 B98 B96 A91 C87 A85 C83 A81 C79 A77 C75	0	DIE1_PCIE1 发送端数据信号，可复用为 DIE1_LCL1	VDD_PCIE	-

	A73				
DIE1_PCIE1_RXp[15:0]	G111 H108 H106 G103 H100 H98 H96 H94 G91 H88 H86 H84 H80 G79 H76 H74	I	DIE1_PCIE1 接收端数据信号，可复用为 DIE1_LCL1	VDD_PCIE	-
DIE1_PCIE1_RXn[15:0]	H110 G107 H104 H102 G99 J97 G95 H92 H90 G87 J85 G83 H82 H78 G75 J73	I	DIE1_PCIE1 接收端数据信号，可复用为 DIE1_LCL1	VDD_PCIE	-
DIE1_PCIE2 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE2_TXp[15:0]	L41 J43 L45 J47 L49 J51 L53 J55 L57 J59 L61 J63 L65 J67 L69 K70	0	DIE1_PCIE2 发送端数据信号，可复用为 DIE1_LCL2	VDD_PCIE	-
DIE1_PCIE2_TXn[15:0]	K42 K44 K46 K48 K50 K52 K54 K56	0	DIE1_PCIE2 发送端数据信号，可复用为 DIE1_LCL2	VDD_PCIE	-

	K58 K60 K62 K64 K66 K68 M70 J71				
DIE1_PCIE2_RXp[15:0]	A41 D42 B44 B46 B48 B50 B52 B54 B56 B58 B60 B62 B64 B66 B68 B70	I	DIE1_PCIE2 接收端数据信号，可复用为 DIE1_LCL2	VDD_PCIE	-
DIE1_PCIE2_RXn[15:0]	B42 C43 A45 C47 A49 C51 A53 C55 A57 C59 A61 C63 A65 C67 A69 C71	I	DIE1_PCIE2 接收端数据信号，可复用为 DIE1_LCL2	VDD_PCIE	-
DIE1_PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE3_TXp[15:0]	N71 R69 N67 R65 N63 R61 N59 R57 N55 R53 N51 R49 N47 R45 N43 P42	0	DIE1_PCIE3 发送端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-
DIE1_PCIE3_TXn[15:0]	P70	0	DIE1_PCIE3 发送端数据信号，可复用为	VDD_PCIE	-

	P68 P66 P64 P62 P60 P58 P56 P54 P52 P50 P48 P46 P44 M42 R41		DIE1_LCL3		
DIE1_PCIE3_RXp[15:0]	F70 E69 G67 E65 G63 E61 G59 E57 G55 E53 G51 E49 G47 E45 G43 E41	I	DIE1_PCIE3 接收端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-
DIE1_PCIE3_RXn[15:0]	G71 D70 F68 F66 F64 F62 F60 F58 F56 F54 F52 F50 F48 F46 F44 F42	I	DIE1_PCIE3 接收端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-
DIE1 公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE_REFRES	W73	A	参考电阻，需要接 400 欧姆电阻上拉	VDD_PCIE	-

3.3.2 DDR 接口信号

龙芯 3C6000/D 集成了 8 组标准的 DDR4 SDRAM 内存控制器，可支持 UDIMM 和 RDIMM 等内存条。

每组内存接口包括有下列信号：

- 72 位双向数据总线信号（包括 ECC）；
- 18 路双向数据选通差分信号（包括 ECC），包含 9 个数据掩码复用；
- 15 位地址总线信号；
- 2 位逻辑 bank 信号；
- 2 位逻辑 bank 组信号；
- 4 位物理片选信号；
- 2 路差分时钟信号；
- 4 位时钟使能信号；
- 3 位命令总线信号；
- 4 位 ODT(On Die Termination)信号；
- 1 位复位控制信号；
- 1 位参考电阻引脚。

DDR 接口不使用时可以悬空。具体使用的内存接口可以由软件配置决定。

下表是龙芯 3C6000/D 的内存接口信号定义。

表 3.3 DDR4 接口信号

DIEO_MCO 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIEO_MCO_DQ[63:0]	DB104	I/O	数据总线信号	VDDIO_DDR	-
	DC105				
	CY108				
	CY110				
	DC103				
	DA103				
	CY106				
	DA109				
	CU109				
	CU111				
	CP110				
	CP106				
	CV106				
	CV110				
	CR109				
	CR107				
	CL109				
	CL111				
	CH110				
	CH108				
	CM110				
	CM106				
	CJ107				
CH106					
CE109					
CE111					
CB110					
CB106					

	CF110 CF106 CC109 CC107 AP106 AN111 AL107 AK108 AP110 AP108 AL111 AK110 AH106 AG111 AE107 AD108 AH110 AH108 AE111 AD110 AB106 AA111 W107 V108 AB110 AB108 W111 V110 T110 R111 N107 N105 T108 T106 N109 N111				
DIE0_MCO_CB[7:0]	BW109 BW111 BT110 BT106 BY106 BY110 BU109 BU107	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE0_MCO_DQSp[8:0]	DB108 CR111 CJ109 CC111 AM106 AF106 Y106 P108 BU111	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MCO_DQSn[17:0]	DC107 CT110 CK110 CD110 AN105 AG105	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-

	AA105 P110 BV110 DB106 CT106 CK106 CD106 AM110 AF110 Y110 P106 BV106				
DIEO_MCO_DQSp[17:9]/ DIEO_MCO_DM[8:0]	DA105 CU107 CL107 CE107 AM108 AF108 Y108 R105 BW107	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	
DIEO_MCO_A[13:0]	BD108 BG111 BG107 BF108 BH110 BJ107 BH108 BK110 BJ111 BL107 BA105 BK108 BL111 AW111	0	地址总线信号	VDDIO_DDR	-
DIEO_MCO_A17	AV110	0	地址总线信号	VDDIO_DDR	-
DIEO_MCO_BA[1:0]	BC105 BC107	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIEO_MCO_BG[1:0]	BN105 BM110	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIEO_MCO_WEn	AW105	0	写使能信号, A14	VDDIO_DDR	-
DIEO_MCO_CASn	AY108	0	列地址选择信号, A15	VDDIO_DDR	-
DIEO_MCO_RASn	BA107	0	行地址选择信号, A16	VDDIO_DDR	-
DIEO_MCO_SCSn[3:0]	AY110 AV108 AU105 AT110	0	片选信号	VDDIO_DDR	-
DIEO_MCO_CKE[1:0]	BN111 BP110	0	时钟使能信号	VDDIO_DDR	-
DIEO_MCO_CKp[1:0]	BE107 BF110	0	差分时钟输出信号	VDDIO_DDR	-
DIEO_MCO_CKn[1:0]	BD106 BE109	0	差分时钟输出信号	VDDIO_DDR	-
DIEO_MCO_ODT[1:0]	AW107 AU107	0	ODT 信号	VDDIO_DDR	-
DIEO_MCO_Resetn	BP108	0	复位控制信号	VDDIO_DDR	-
DIEO_MCO_ACTn	BN107	0	激活命令信号	VDDIO_DDR	-

DIEO_MCO_PAR	BD110	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIEO_MCO_ALERTn	BM108	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIEO_MCO_CID2	AU111	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIEO_MCO_REXT	AT108	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIEO_MC1 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIEO_MC1_DQ[63:0]	CH64	I/O	数据总线信号	VDDIO_DDR	-
	CK64				
	CK70				
	CL71				
	CG65				
	CJ65				
	CH70				
	CJ71				
	CK74				
	CL75				
	CJ79				
	CH80				
	CG73				
	CH74				
	CL79				
	CK80				
	CL83				
	CL87				
	CH86				
	CH84				
	CM84				
	CM86				
	CJ87				
	CJ83				
	CE83				
	CE87				
	CB86				
	CB84				
	CF84				
	CF86				
	CC87				
	CC83				
	AP84				
	AP88				
	AL85				
	AL83				
	AR85				
	AR87				
	AM86				
	AL87				
AJ89					
AH84					
AE85					
AE83					
AJ85					
AJ87					
AF88					
AE87					
AC89					
AB84					
W85					
Y84					

	AC85 AC87 Y88 W89 U85 T86 N85 N83 U87 U89 P86 N87				
DIE0_MC1_CB[7:0]	BW83 BW87 BT86 BT84 BY84 BY86 BU87 BU83	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE0_MC1_DQSp[8:0]	CL67 CG77 CK86 CD86 AN85 AG85 AA87 N81 BV86	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MC1_DQSn[17:0]	CK68 CH76 CK88 CD88 AN87 AG87 AA89 P82 BV88 CH68 CL77 CK84 CD84 AM84 AF84 Y86 R85 BV84	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MC1_DQSp[17:9]/ DIE0_MC1_DM[8:0]	CG67 CK76 CK82 CD82 AN83 AG83 AA85 R83 BV82	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE0_MC1_A[13:0]	BC87 BF86 BG83	0	地址总线信号	VDDIO_DDR	-

	BE81 BH86 BG87 BH84 BJ87 BJ83 BK84 BC83 BK86 BL83 AY86				
DIEO_MC1_A17	AW83	0	地址总线信号	VDDIO_DDR	-
DIEO_MC1_BA[1:0]	BC81 BC85	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIEO_MC1_BG[1:0]	BM84 BM86	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIEO_MC1_WEn	AW81	0	写使能信号, A14	VDDIO_DDR	-
DIEO_MC1_CASn	BA83	0	列地址选择信号, A15	VDDIO_DDR	-
DIEO_MC1_RASn	BA81	0	行地址选择信号, A16	VDDIO_DDR	-
DIEO_MC1_SCSn[3:0]	BA87 AW87 AU87 AU83	0	片选信号	VDDIO_DDR	-
DIEO_MC1_CKE[1:0]	BN87 BP86	0	时钟使能信号	VDDIO_DDR	-
DIEO_MC1_CKp[1:0]	BE85 BF84	0	差分时钟输出信号	VDDIO_DDR	-
DIEO_MC1_CKn[1:0]	BD84 BE83	0	差分时钟输出信号	VDDIO_DDR	-
DIEO_MC1_ODT[1:0]	AY84 AV86	0	ODT 信号	VDDIO_DDR	-
DIEO_MC1_Resetn	BP84	0	复位控制信号	VDDIO_DDR	-
DIEO_MC1_ACTn	BN83	0	激活命令信号	VDDIO_DDR	-
DIEO_MC1_PAR	BD82	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIEO_MC1_ALERTn	BL87	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIEO_MC1_CID2	AV84	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIEO_MC1_REXT	AU81	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIEO_MC2 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIEO_MC2_DQ[63:0]	N25 N31 U25 U27 N27 N29 T26 T28 W25 Y24 AC27 AC29 W29 W27 AB26 AC25 AE27	I/O	数据总线信号	VDDIO_DDR	-

	AF24 AJ27 AJ29 AE29 AE25 AH26 AJ25 AL25 AM24 AR27 AR29 AL29 AL27 AP26 AR25 CC29 CC25 CF26 CF28 CB28 CB26 CE25 CE29 CJ29 CJ25 CM26 CM28 CH28 CH26 CL25 CL29 CK32 CL33 CH38 CG39 CH32 CJ33 CL37 CK38 CJ41 CH42 CH48 CG47 CL41 CK42 CK48 CJ47				
DIE0_MC2_CB[7:0]	AU27 AV26 BA27 BA29 AU31 AU29 AY26 AY28	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE0_MC2_DQSp[8:0]	R27 AA27 AG27 AN27	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-

	CD26 CK26 CK36 CG45 AW29				
DIE0_MC2_DQSn[17:0]	R25 AA25 AG25 AN25 CD24 CK24 CL35 CH44 AW27 P26 AA29 AG29 AN29 CD28 CK30 CH36 CK44 AW31	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE0_MC2_DQSp[17:9]/ DIE0_MC2_DM[8:0]	P24 Y28 AF28 AM28 CD30 CK28 CG35 CL45 AV30	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE0_MC2_A[13:0]	BN29 BK28 BJ29 BM26 BH26 BJ25 BH28 BG25 BG29 BF28 BP26 BF26 BE27 BV28	0	地址总线信号	VDDIO_DDR	-
DIE0_MC2_A17	BW25	0	地址总线信号	VDDIO_DDR	-
DIE0_MC2_BA[1:0]	BR25 BP28	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE0_MC2_BG[1:0]	BE29 BD26	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE0_MC2_WEn	BT28	0	写使能信号， A14	VDDIO_DDR	-
DIE0_MC2_CASn	BU25	0	列地址选择信号， A15	VDDIO_DDR	-
DIE0_MC2_RASn	BR29	0	行地址选择信号， A16	VDDIO_DDR	-
DIE0_MC2_SCSn[3:0]	BT26 BV26 BY26 BY28	0	片选信号	VDDIO_DDR	-

DIE0_MC2_CKE[1:0]	BC25 BC27	0	时钟使能信号	VDDIO_DDR	-
DIE0_MC2_CKp[1:0]	BL29 BK26	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC2_CKn[1:0]	BM28 BL25	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC2_ODT[1:0]	BU29 BW31	0	ODT 信号	VDDIO_DDR	-
DIE0_MC2_Resetn	BC29	0	复位控制信号	VDDIO_DDR	-
DIE0_MC2_ACTn	BD30	0	激活命令信号	VDDIO_DDR	-
DIE0_MC2_PAR	BN25	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE0_MC2_ALERTn	BD28	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE0_MC2_CID2	BW29	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE0_MC2_REXT	BC31	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE0_MC3 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_MC3_DQ[63:0]	N1	I/O	数据总线信号	VDDIO_DDR	-
	N3				
	T6				
	T4				
	N7				
	N5				
	R1				
	T2				
	V2				
	W1				
	AB4				
	AB2				
	V4				
	W5				
	AA1				
	AB6				
	AD2				
	AE1				
	AH4				
	AH2				
	AD4				
	AE5				
	AG1				
	AH6				
	AK2				
	AL1				
	AP2				
	AP4				
	AK4				
	AL5				
	AN1				
	AP6				
	CC5				
	CC3				
CF2					
CF6					
CB6					
CB2					
CE1					
CF4					
CH2					

	CJ5 CM2 CM6 CH6 CH4 CL1 CM4 CR5 CR3 CV2 CV6 CP6 CP2 CU1 CV4 CY6 DA3 DA9 DC9 CY2 CY4 DC7 DB8				
DIE0_MC3_CB[7:0]	AT2 AU1 AW5 AW7 AT4 AT6 AW3 AW1	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE0_MC3_DQSp[8:0]	R7 Y4 AF4 AM4 CE5 CL5 CU5 DA7 AV4	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MC3_DQSn[17:0]	P6 Y2 AF2 AM2 CD6 CK6 CT6 DB6 AV2 P2 AA7 AG7 AN7 CD2 CK2 CT2 DC5 AV6	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MC3_DQSp[17:9]/	P4	I/O	数据选通 DQSp9-17	VDDIO_DDR	-

DIE0_MC3_DM[8:0]	Y6 AF6 AM6 CC1 CJ3 CR1 DB4 AU7		或 数据屏蔽 DM0-8		
DIE0_MC3_A[13:0]	BN5 BK2 BK4 BJ5 BJ1 BH4 BH2 BG1 BG5 BF4 BR1 BF2 BE3 BU5	0	地址总线信号	VDDIO_DDR	-
DIE0_MC3_A17	BW1	0	地址总线信号	VDDIO_DDR	-
DIE0_MC3_BA[1:0]	BP2 BP4	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE0_MC3_BG[1:0]	BD4 BD2	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE0_MC3_WEn	BT4	0	写使能信号, A14	VDDIO_DDR	-
DIE0_MC3_CASn	BU1	0	列地址选择信号, A15	VDDIO_DDR	-
DIE0_MC3_RASn	BR5	0	行地址选择信号, A16	VDDIO_DDR	-
DIE0_MC3_SCSn[3:0]	BT2 BV2 BY2 BY4	0	片选信号	VDDIO_DDR	-
DIE0_MC3_CKE[1:0]	BD6 BA7	0	时钟使能信号	VDDIO_DDR	-
DIE0_MC3_CKp[1:0]	BM4 BL3	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC3_CKn[1:0]	BM2 BL1	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC3_ODT[1:0]	BV4 BW7	0	ODT 信号	VDDIO_DDR	-
DIE0_MC3_Resetn	BC7	0	复位控制信号	VDDIO_DDR	-
DIE0_MC3_ACTn	BC5	0	激活命令信号	VDDIO_DDR	-
DIE0_MC3_PAR	BN1	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE0_MC3_ALERTn	BE5	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE0_MC3_CID2	BW5	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE0_MC3_REXT	BA5	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE1_MCO 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_MCO_DQ[63:0]	N11 N9 T12 T14 N15 N13	I/O	数据总线信号	VDDIO_DDR	-

	R9 T10 V12 V14 AB10 AB12 V10 V8 AA9 AA13 AD12 AD14 AH10 AH12 AD10 AD8 AG9 AG13 AK12 AK14 AP10 AP12 AK10 AK8 AN9 AN13 CC13 CC9 CF10 CF12 CB12 CB10 CE9 CE13 CJ13 CJ9 CM10 CM12 CH12 CH10 CL9 CL13 CP10 CR9 CW11 CY12 CP12 CP8 CV10 CW9 CR17 CP18 CP26 CR27 CN15 CP16 CP24 CR25				
DIE1_MCO_CB[7:0]	AT10	I/O	数据总线 ECC 信号	VDDIO_DDR	-

	AU9 AW13 AW15 AT14 AT12 AW9 AW11				
DIE1_MCO_DQSp[8:0]	R11 Y12 AF12 AM12 CD10 CK10 CT14 CR23 AV12	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE1_MCO_DQSn[17:0]	R13 Y10 AF10 AM10 CD8 CK8 CR13 CP22 AV10 P12 W11 AE11 AL11 CD12 CK12 CT8 CP20 AU15	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE1_MCO_DQSp[17:9]/ DIE1_MCO_DM[8:0]	P14 W9 AE9 AL9 CD14 CK14 CT10 CR19 AU13	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	
DIE1_MCO_A[13:0]	BN9 BK10 BJ9 BK12 BH10 BJ13 BH12 BG13 BG9 BF12 BP10 BF10 BE11 BV12	0	地址总线信号	VDDIO_DDR	-
DIE1_MCO_A17	BW15	0	地址总线信号	VDDIO_DDR	-
DIE1_MCO_BA[1:0]	BR13	0	逻辑 Bank 地址信号	VDDIO_DDR	-

	BP12				
DIE1_MCO_BG[1:0]	BD12 BD10	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE1_MCO_WEn	BT12	0	写使能信号, A14	VDDIO_DDR	-
DIE1_MCO_CASn	BU13	0	列地址选择信号, A15	VDDIO_DDR	-
DIE1_MCO_RASn	BR9	0	行地址选择信号, A16	VDDIO_DDR	-
DIE1_MCO_SCSn[3:0]	BT10 BV10 BY10 BY12	0	片选信号	VDDIO_DDR	-
DIE1_MCO_CKE[1:0]	BC13 BD14	0	时钟使能信号	VDDIO_DDR	-
DIE1_MCO_CKp[1:0]	BM12 BL13	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MCO_CKn[1:0]	BM10 BL11	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MCO_ODT[1:0]	BU9 BW9	0	ODT 信号	VDDIO_DDR	-
DIE1_MCO_Resetn	BA13	0	复位控制信号	VDDIO_DDR	-
DIE1_MCO_ACTn	BC9	0	激活命令信号	VDDIO_DDR	-
DIE1_MCO_PAR	BN13	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE1_MCO_ALERTn	BE13	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE1_MCO_CID2	BW13	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE1_MCO_REXT	BA11	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE1_MC1 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_MC1_DQ[63:0]	N19 N17 T20 T22 N23 N21 T18 T16 V22 W21 AB18 AB20 V20 V18 AA17 AA21 AD22 AE21 AH18 AH20 AD20 AD18 AG17 AG21 AK22 AL21 AP18 AP20 AK20 AK18	I/O	数据总线信号	VDDIO_DDR	-

	AN17 AN21 CB22 CE21 CF20 CF22 CB20 CB16 CE17 CF16 CH22 CL21 CM18 CM22 CH20 CH16 CL17 CL19 CR29 CR31 CR31 CN35 CN37 CN31 CP30 CP36 CR37 CR41 CP42 CN47 CM48 CN41 CN43 CR47 CP48				
DIE1_MC1_CB[7:0]	AT18 AU17 AW21 AW23 AT22 AT20 AW17 AW19	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE1_MC1_DQSp[8:0]	R19 Y18 AF18 AM18 CD20 CK20 CR35 CP46 AV20	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE1_MC1_DQSn[17:0]	R21 Y16 AF16 AM16 CD18 CK18 CP34 CN45	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-

	AV18 P18 W19 AE19 AL19 CC19 CJ19 CN33 CP44 AU23				
DIE1_MC1_DQSp[17:9]/ DIE1_MC1_DM[8:0]	P20 W17 AE17 AL17 CC17 CJ17 CP32 CR43 AU21	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE1_MC1_A[13:0]	BN17 BK18 BJ17 BK20 BH18 BH20 BJ21 BG21 BG17 BF18 BP18 BF20 BE19 BV20	0	地址总线信号	VDDIO_DDR	-
DIE1_MC1_A17	BW23	0	地址总线信号	VDDIO_DDR	-
DIE1_MC1_BA[1:0]	BR21 BP20	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE1_MC1_BG[1:0]	BE21 BD20	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE1_MC1_WEn	BT20	0	写使能信号, A14	VDDIO_DDR	-
DIE1_MC1_CASn	BU21	0	列地址选择信号, A15	VDDIO_DDR	-
DIE1_MC1_RASn	BR17	0	行地址选择信号, A16	VDDIO_DDR	-
DIE1_MC1_SCSn[3:0]	BT18 BV18 BY18 BY20	0	片选信号	VDDIO_DDR	-
DIE1_MC1_CKE[1:0]	BC21 BD22	0	时钟使能信号	VDDIO_DDR	-
DIE1_MC1_CKp[1:0]	BM20 BL21	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC1_CKn[1:0]	BM18 BL19	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC1_ODT[1:0]	BU17 BW17	0	ODT 信号	VDDIO_DDR	-
DIE1_MC1_Resetn	BA21	0	复位控制信号	VDDIO_DDR	-
DIE1_MC1_ACTn	BC17	0	激活命令信号	VDDIO_DDR	-
DIE1_MC1_PAR	BN21	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE1_MC1_ALERTn	BD18	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-

DIE1_MC1_CID2	BW21	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE1_MC1_REXT	BA19	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE1_MC2 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_MC2_DQ[63:0]	CP64	I/O	数据总线信号	VDDIO_DDR	-
	CR65				
	CN69				
	CN71				
	CM64				
	CN65				
	CP70				
	CR71				
	CN75				
	CN77				
	CR83				
	CN81				
	CP76				
	CR75				
	CR81				
	CP82				
	CL91				
	CL95				
	CJ91				
	CH90				
	CM90				
	CM94				
	CH92				
	CH96				
	CE91				
	CE95				
	CC91				
	CB90				
	CF90				
	CF94				
	CB92				
	CB96				
	AP96				
	AN95				
	AK94				
	AK92				
	AP92				
	AN91				
	AM90				
	AL91				
AH96					
AG95					
AD94					
AD92					
AH92					
AG91					
AF90					
AE91					
AB96					
AA95					
V94					
V92					
AB92					
AB94					

	AA91 W91 R93 R95 N91 N89 T92 T94 N95 N93				
DIE1_MC2_CB[7:0]	BW91 BW95 BU91 BT90 BY90 BY94 BT92 BT96	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE1_MC2_DQSp[8:0]	CR69 CP80 CJ95 CC95 AL95 AE95 W95 P92 BU95	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE1_MC2_DQSn[17:0]	CP68 CN79 CJ93 CC93 AL93 AE93 W93 P94 BU93 CP66 CP78 CK94 CD94 AM96 AF96 Y96 R89 BV94	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE1_MC2_DQSp[17:9]/ DIE1_MC2_DM[8:0]	CN67 CR77 CK92 CD92 AM94 AF94 Y94 R91 BV92	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE1_MC2_A[13:0]	BC93 BG91 BG95 BD94 BH94	0	地址总线信号	VDDIO_DDR	-

	BJ91 BH92 BK92 BJ95 BK94 BD90 BL91 BL95 AW91				
DIE1_MC2_A17	AV94	0	地址总线信号	VDDIO_DDR	-
DIE1_MC2_BA[1:0]	BA89 BC91	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE1_MC2_BG[1:0]	BN91 BM92	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE1_MC2_WEn	BA95	0	写使能信号, A14	VDDIO_DDR	-
DIE1_MC2_CASn	AY94	0	列地址选择信号, A15	VDDIO_DDR	-
DIE1_MC2_RASn	BA91	0	行地址选择信号, A16	VDDIO_DDR	-
DIE1_MC2_SCSn[3:0]	AY92 AW95 AU95 AT94	0	片选信号	VDDIO_DDR	-
DIE1_MC2_CKE[1:0]	BN89 BP92	0	时钟使能信号	VDDIO_DDR	-
DIE1_MC2_CKp[1:0]	BE93 BF94	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC2_CKn[1:0]	BE91 BF92	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC2_ODT[1:0]	AW89 AU91	0	ODT 信号	VDDIO_DDR	-
DIE1_MC2_Resetn	BP94	0	复位控制信号	VDDIO_DDR	-
DIE1_MC2_ACTn	BN95	0	激活命令信号	VDDIO_DDR	-
DIE1_MC2_PAR	BD92	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE1_MC2_ALERTn	BM94	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE1_MC2_CID2	AV92	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE1_MC2_REXT	AT92	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE1_MC3 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_MC3_DQ[63:0]	CR87 CP88 CP96 CN97 CR85 CP86 CP94 CR95 CW103 CV102 CP104 CP102 CY100 CW101 CR103 CP100 CL99 CL103 CH102	I/O	数据总线信号	VDDIO_DDR	-

	CH100 CM100 CM102 CJ103 CJ99 CE99 CE103 CB102 CB100 CF100 CF102 CC103 CC99 AN99 AN103 AK104 AK102 AP102 AP100 AK98 AK100 AG99 AG103 AD104 AD102 AH100 AH102 AD98 AD100 AA99 AA103 V104 V102 AB100 AB102 V98 V100 R101 R103 N99 N97 T100 T102 N103 N101				
DIE1_MC3_CB[7:0]	BW99 BW103 BT102 BT100 BY100 BY102 BU103 BU99	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE1_MC3_DQSp[8:0]	CR93 CR99 CK102 CD102 AL103 AE103	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-

	W103 P100 BV102				
DIE1_MC3_DQSn[17:0]	CR91 CT100 CK104 CD104 AL101 AE101 W101 P102 BV104 CP90 CT104 CK100 CD100 AM102 AF102 Y102 R97 BV100	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE1_MC3_DQSp[17:9]/ DIE1_MC3_DM[8:0]	CR89 CT102 CK98 CD98 AM100 AF100 Y100 R99 BV98	I/O	数据选通 DQSp9-17 或 数据屏蔽 DMO-8	VDDIO_DDR	-
DIE1_MC3_A[13:0]	BC99 BG99 BG103 BD102 BH102 BH100 BJ99 BK100 BJ103 BL99 BD98 BK102 BL103 AW99	0	地址总线信号	VDDIO_DDR	-
DIE1_MC3_A17	AV100	0	地址总线信号	VDDIO_DDR	-
DIE1_MC3_BA[1:0]	BA97 BC97	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE1_MC3_BG[1:0]	BN99 BM102	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE1_MC3_WEn	BA103	0	写使能信号, A14	VDDIO_DDR	-
DIE1_MC3_CASn	AY102	0	列地址选择信号, A15	VDDIO_DDR	-
DIE1_MC3_RASn	BA99	0	行地址选择信号, A16	VDDIO_DDR	-
DIE1_MC3_SCSn[3:0]	AY100 AW103 AU103 AT100	0	片选信号	VDDIO_DDR	-
DIE1_MC3_CKE[1:0]	BN97 BP100	0	时钟使能信号	VDDIO_DDR	-

DIE1_MC3_CKp1:0]	BE101 BF102	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC3_CKn[1:0]	BE99 BF100	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC3_ODT[1:0]	AW97 AU99	0	ODT 信号	VDDIO_DDR	-
DIE1_MC3_Resetn	BP102	0	复位控制信号	VDDIO_DDR	-
DIE1_MC3_ACTn	BN103	0	激活命令信号	VDDIO_DDR	-
DIE1_MC3_PAR	BD100	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE1_MC3_ALERTn	BM100	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE1_MC3_CID2	AV102	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE1_MC3_REXT	AT102	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-

3.3.3 初始化配置信号

下表提供了初始化配置信号的名称, 方向和描述。

内部上下拉约为 50KOhm。

表 3.4 初始化接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
SYSRESETn	T76	I	系统复位信号, 该信号的低电平状态需要维持多于一个 SYSCLK 周期, 它可异步于 SYSCLK 信号。	VDDIO_1V8	-
DIE0/1_CHIP_CONFIG[6]	W35 AE81	I	参考时钟选择 1'b1: 使用 SYSCLK 作为参考时钟 1'b0: 使用差分时钟作为参考时钟	VDDIO_1V8	下拉
DIE0/1_CHIP_CONFIG[5]	V34 AF80	I	差分时钟选择 1'b1: 使用 SYSCLK_I0p/n 作为差分输入 1'b0: 使用 SYSCLK_I1p/n 作为差分输入	VDDIO_1V8	上拉
DIE0/1_CHIP_CONFIG[4]	Y34 AG81	I	使用 LCL8 位模式	VDDIO_1V8	下拉
DIE0/1_CHIP_CONFIG[3]	W33 AG79	I	交换 LCL13 路由	VDDIO_1V8	下拉
DIE0/1_CHIP_CONFIG[2]	V32 AH80	I	交换 LCL23 路由	VDDIO_1V8	下拉
DIE0/1_CHIP_CONFIG[1]	W31 AJ79	I	本地启动模式	VDDIO_1V8	下拉
DIE0/1_CHIP_CONFIG[0]	Y32 AJ81	I	SE 功能使能	VDDIO_1V8	下拉
DIE0/1_CHIP_ID[0] CHIP_ID[3:1]	W63 Y64 W65 Y66 W67	I	芯片号 单处理器时设置为 0, 多处理器时按照 1.4 节的连接方式设置	VDDIO_1V8	下拉
ICCC_EN[1:0]	Y46 W45	I	多路一致性模式 2'b01: 单片模式 2'b10: 双片模式 2'b11: 四片模式 其它: 保留	VDDIO_1V8	下拉

- **SYSRESETn**: 这个复位信号是唯一能复位整个龙芯 3C6000/D 处理器的信号。系统参考时钟必须在 SYSRESETn 释放前就保持稳定。SYSRESETn 的有效时间必须大于一个时钟周期。处理器内部的复位控制逻辑在 SYSRESETn 释放时才开始复位处理器。处理器内部复位将在 64K 个参考时钟周期后完成，之后复位处理才会被执行。
- **其它配置信号**: 定义了龙芯 3C6000/D 需要静态配置的信号，它在系统复位时必须保持稳定，而且在系统工作中不可修改。系统软件可以从相关的内部寄存器中读取部分引脚的对应值。

系统配置引脚的期望设置与内部上下拉的值一致时，可以悬空。但推荐的接法是保留对应反向上拉或下拉的电阻选焊不接，以方便调试使用。

3.3.4 低速接口信号

龙芯 3C6000/D 处理器的低速 I/O 接口包括 SPI 总线、UART 总线、I2C 总线和 AVS 总线。引脚的驱动能力可通过寄存器配置为 17mA 至 35mA 区间，具体参考用户手册。

SPI 总线连接 SPI flash，用于系统启动。SPI 控制器具有以下特性：

- 全双工同步串口数据传输
- 支持到 4 个的变长字节传输
- 主模式支持
- 双缓冲接收器
- 极性和相位可编程的串行时钟
- 可在等待模式下对 SPI 进行控制
- 可支持处理器通过 SPI 启动
- 可支持双线、四线模式

UART 控制器具有以下特性：

- 全双工异步数据接收/发送
- 可编程的数据格式
- 16 位可编程时钟计数器
- 支持接收超时检测
- 带仲裁的多中断系统
- 仅工作在 FIFO 方式
- 在寄存器与功能上兼容 NS16550A

I2C 总线是由数据线 SDA 和时钟 SCL 构成的串行总线，可发送和接收数据。器件与器件之间进行双向传送，最高传送速率 400kbps。龙芯 3C6000/D 中集成的 I2C 控制器既可以作为主设备，也可以作为从设备，这两种模式之间通过配置内部寄存器进行切换。

AVS 总线用于专用电源芯片的电压控制以及状态监测，相比 I2C 总线有着更高的带宽和更短的延迟。

I2C、UART、AVS 接口不使用时可以悬空。

这些低速 I/O 接口包含的信号如下。SPI 直接连接 Flash 芯片，无需上拉。

表 3.5 SPI 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1_SPI_SCK	AP80 Y48	0	SPI 总线时钟	VDDIO_1V8	无
DIE0/1_SPI_SDO	AL81 Y50	I/O	SPI 总线数据输出	VDDIO_1V8	上拉
DIE0/1_SPI_SDI	AR81 W47	I/O	SPI 总线数据输入	VDDIO_1V8	上拉
DIE0/1_SPI_WPn	AM80 W49	I/O	SPI 总线写保护	VDDIO_1V8	上拉
DIE0/1_SPI_HOLDn	AK80 W51	I/O	SPI 总线保持	VDDIO_1V8	上拉
DIE0/1_SPI_CSn*	AN81 Y52	0	SPI 片选信号	VDDIO_1V8	无

*. 如需连接多个 SPI 设备，可复用 GPIO0-1 作为 2 个额外的 CSn 片选信号。

表 3.6 UART 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1_UART0_RXD	W71 W69	I	串口数据输入	VDDIO_1V8	无
DIE0/1_UART0_TXD	Y72 Y70	0	串口数据输出	VDDIO_1V8	无

*. UART1 复用 GPIO2-9

表 3.7 I2C 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1_I2C0_SCL	DC65 AB82	I/O	I2C 总线 0 时钟	VDDIO_1V8	无
DIE0/1_I2C0_SDA	DB66 AC81	I/O	I2C 总线 0 数据	VDDIO_1V8	无
DIE0/1_I2C1_SCL	AB80 AD80	I/O	I2C 总线 1 时钟	VDDIO_1V8	无
DIE0/1_I2C1_SDA	AA81 AC79	I/O	I2C 总线 1 数据	VDDIO_1V8	无
DIE0_I2C2_SCL	AA31	I/O	I2C 总线 2 时钟	VDDIO_1V8	无
DIE0_I2C2_SDA	AB32	I/O	I2C 总线 2 数据	VDDIO_1V8	无

表 3.8 AVS 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0_AVS_CLK	CW65	0	AVS 总线时钟	VDDIO_1V8	无
DIE0_AVS_MDATA	CY66	0	AVS 总线发送数据	VDDIO_1V8	无
DIE0_AVS_SDATA	DA65	I	AVS 总线接收数据	VDDIO_1V8	无

3.3.5 中断信号

龙芯 3C6000/D 处理器的引脚中断包括 1 个不可屏蔽中断 (NMI_n)，16 个 GPIO 中断。此外，处理器还支持消息中断 (MSI)，通过 PCI 接口传递到处理器。下表显示了引脚中断信号的名称、方向和描述。

GPIO 中断可以选择路由到处理器核中断引脚的 INTO-3 四根中断中的任意一个。有关中断的详细说明请参考使用手册的中断部分。

NMI_n 信号不用时可悬空。

下表内部上下拉约为 50K0hm。

表 3.9 引脚中断信号描述

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
NMI _n	Y68	I	不可屏蔽外部中断信号，该信号会直接中断处理器，且不可屏蔽	VDDIO_1V8	上拉

3.3.6 JTAG 接口信号

龙芯 3C6000/D 提供了 JTAG 调试接口，用于系统调试。

JTAG 接口不用时可悬空，但推荐连出以提供系统调试功能。

下表提供了 JTAG 信号的名称，方向和描述。其中内部上下拉约为 50K0hm。

表 3.10 JTAG 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1_TDI	W37 Y38	I	JTAG 串行扫描数据输入。	VDDIO_1V8	无
DIE0/1_TDO	V36 Y36	0	JTAG 串行扫描数据输出。	VDDIO_1V8	无
TMS	W43	I	JTAG 命令，指示输入的串行数据是一个命令。	VDDIO_1V8	无
TRST _n	Y42	I	JTAG 重启信号。	VDDIO_1V8	下拉
TCK	Y44	I	JTAG 串行扫描时钟。	VDDIO_1V8	下拉
TSEL[1:0]	W39 Y40	I	JTAG 功能选择： 2' b00: LA464 JTAG 2' b01: JTAG	VDDIO_1V8	2' b00

3.3.7 时钟信号

龙芯 3C6000/D 时钟相关信号参见下表。处理器时钟信号包括功能参考时钟和测试时钟。测试时钟为 TESTCLK。功能参考时钟可由多个不同的输入进行选择，包括 SYSCLK，差分时钟 SYSCLK_I0p/n、差分时钟 SYSCLK_I1p/n。此外还提供了一组参考时钟输出 SYSCLK_O0p/n。内部所有时钟都通过参考时钟产生，具体的时钟频率由软件配合设置。

SYSCLK 或 SYSCLK_I0p/n，SYSCLK_I1p/n 中必须有一组连接。推荐使用 SYSCLK_I0p/n。

表 3.11 时钟及配置信号

信号名称	引脚标号	输入/输出	频率 (MHz)	描述	电压域
DIE0/1_SYSCLK	R79 R77	I	100	系统输入单端参考时钟。 CHIP_CONFIG[6]上拉时使用。	VDDIO_1V8
DIE0_PRG_SYSCLK_I0p/n	T32 R31	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5] 上拉时使用。	VDDZ1V8PRG
DIE1_PRG_SYSCLK_I0p/n	P36 N35	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5] 下拉时使用。	VDDZ1V8PRG
DIE1_PRG_SYSCLK_O0p/n	P34 N33	O	100	系统输出差分参考时钟。	VDDZ1V8PRG
TESTCLK	W41	I	25	测试时钟，功能模式下需要下拉。	VDDIO_1V8

3.3.8 GPIO 信号

龙芯 3C6000/D 中提供多个 GPIO 供系统使用，且绝大部分进行了复用。GPIO 在芯片复位时即为 GPIO 功能，默认为输入状态，不驱动 IO。

GPIO 不用时可悬空。

部分 GPIO 引脚可复用为两种不同的功能，在不同的工作模式下使用。其中复用功能 1 主要作为 PCIE 接口的 RESETn 和 PRESENTn 使用，可通过软件与特定的 PCIE 控制器搭配使用。

此外，通过寄存器设置，可以将 GPIO 配置为中断输入功能，并可以设置其中断电平，设置方法请参考使用手册中的 GPIO 相关章节。

GPIO 引脚的驱动能力可通过寄存器配置为 17mA 至 35mA，默认为最低驱动。

表 3.12 GPIO 信号

引脚名称	引脚标号	复用功能 0	复用功能 1	复位状态	电压域
DIE0_GPIO02	W79	UART1_RXD	PCIE_RESETn2	输入高阻	VDDIO_1V8
DIE0_GPIO03	U79	UART1_TXD	PCIE_RESETn3	输入高阻	VDDIO_1V8
DIE0_GPIO04	Y78	UART1_RTS	PCIE_PRESENTn0	输入高阻	VDDIO_1V8
DIE0_GPIO05	Y80	UART1_CTS	PCIE_PRESENTn1	输入高阻	VDDIO_1V8
DIE0_GPIO10	V80	-	-	输入高阻	VDDIO_1V8

DIE0_GPIO11	W81	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO12	U81	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO13	Y82	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO14	V82	PROCHOTn	-	输入高阻	VDDIO_1V8
DIE0_GPIO15	U83	THERMTRIPn	-	输入高阻	VDDIO_1V8
DIE1_GPIO02	U75	UART1_RXD	PCIE_RESETh2	输入高阻	VDDIO_1V8
DIE1_GPIO03	V76	UART1_TXD	PCIE_RESETh3	输入高阻	VDDIO_1V8
DIE1_GPIO04	W75	UART1_RTS	PCIE_PRESENTn0	输入高阻	VDDIO_1V8
DIE1_GPIO05	Y76	UART1_CTS	PCIE_PRESENTn1	输入高阻	VDDIO_1V8
DIE1_GPIO12	U77	-	-	输入高阻	VDDIO_1V8
DIE1_GPIO13	W77	SCNT_RSTN	-	输入高阻	VDDIO_1V8
DIE1_GPIO14	V78	PROCHOTn	-	输入高阻	VDDIO_1V8

GPIO13 复用为 SCNT_RSTn 时，用于复位处理器核的稳定时钟计数。在多路互连时配合 GPIO12 来实现系统的全局软件时钟同步使用。

此时，约定芯片 0 使用 GPIO12 来输出复位信号，其它所有芯片(包括芯片 0)使用 GPIO13 来输入复位信号。以四路为例，多路系统中主板必须按照以下方式进行连接：

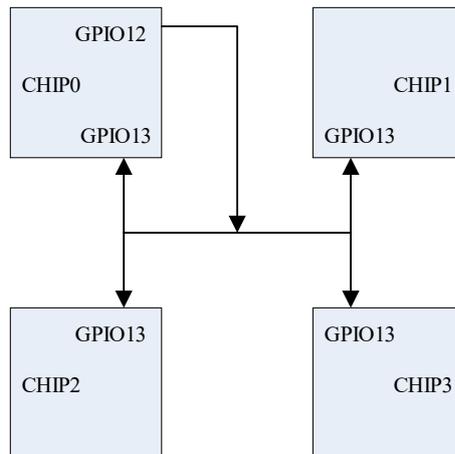


图 3.2 多路系统 GPIO 连接示意图

GPIO14 复用为 PROCHOTn 时。当作为输入，芯片受外部温度检测电路的控制，外部温度检测电路需要降低芯片温度时可以置 PROCHOTn 为 0，芯片接收到该低电平后可以采取降频措施，降频时的分频值由通过寄存器 prochothn_freq_scale 设置。PROCHOTn 作为输出时，芯片可输出高温中断，通过 prochothn_o_sel 寄存器从高温中断控制寄存器所设置的 4 个中断中选择一个作为对外发出的高温中断。

GPIO15 复用为 THERMTRIPn 时，作为输出，由芯片通过 thermtripn_o_sel 寄存器从高温中断控制寄存器所设置的 4 个中断中选择一个作为对外发出的高温中断。

3.3.9 测试控制信号

龙芯 3C6000/D 芯片的测试控制信号用于区分芯片的实际工作状态。当芯片正常工作，测试功能被禁用。用于测试的控制信号为 DOTESTn 信号，运行在功能模式时需要进行上拉处理。

表 3.13 JTAG 接口信号

信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DOTESTn	T80	I	DOTESTn=0, 芯片处于测试模式; DOTESTn=1, 芯片处于正常功能模式。	VDDIO_1V8	上拉

3.3.10 电源地引脚

表 3.14 电源引脚

电源域	描述	引脚名称	引脚标号
VDDN	处理器核数字电源	VDDN	见附录三
VDDP	处理器核外围数字电源	VDDP	见附录三
VDDIO_1V8	处理器 IO 电源	VDDIO_1V8	见附录三
VDDIO_DDR	DDR 通道 IO 电源	VDDIO_DDR_01 VDDIO_DDR_23	见附录三
VDD_PHY_DDR	DDRPHY 电源	VDD_PHY_DDR_01 VDD_PHY_DDR_23	见附录三
VDD_PCIE	PCIE IO 电源	VDD_PCIE_1V0 VDD_PCIE_1V8	见附录三
PLL_MEM	MEM PLL 电源	VDDZ1V2MEMOPLL VDDZ1V2MEM1PLL	见附录三
PLL_PCIE	PCIE PLL 电源	VDDZ1V2PCIEOPLL VDDZ1V2PCIE1PLL	见附录三
SMALL	SENS 电源	SENS_VDDN SENS_VDDP VDDZ1V8PRG	见附录三
VSS	地平面	VSS VSSZ1V2MEMOPLL VSSZ1V2MEM1PLL VSSZ1V2PCIEOPLL VSSZ1V2PCIE1PLL SENS_VSSN SENS_VSSP VSSZ1V8PRG	见附录三

3.4 引脚复用关系

龙芯 3C6000/D 中，仅 GPIO 引脚与其它功能存在复用关系，详见 3.3.8 节说明。

4. LS3C6000/Q 接口信号

龙芯 3C6000/Q 的管脚数为 6128，包含以下类别的信号：

-PCIE 总线接口信号
-DDR4 SDRAM 总线接口信号
-初始化信号
-低速 I/O 接口
-芯片引脚中断信号
-JTAG 信号
-测试和控制信号
-时钟信号
-电源引脚
-GPIO 信号
-SE 模块信号

4.1 接口信号图

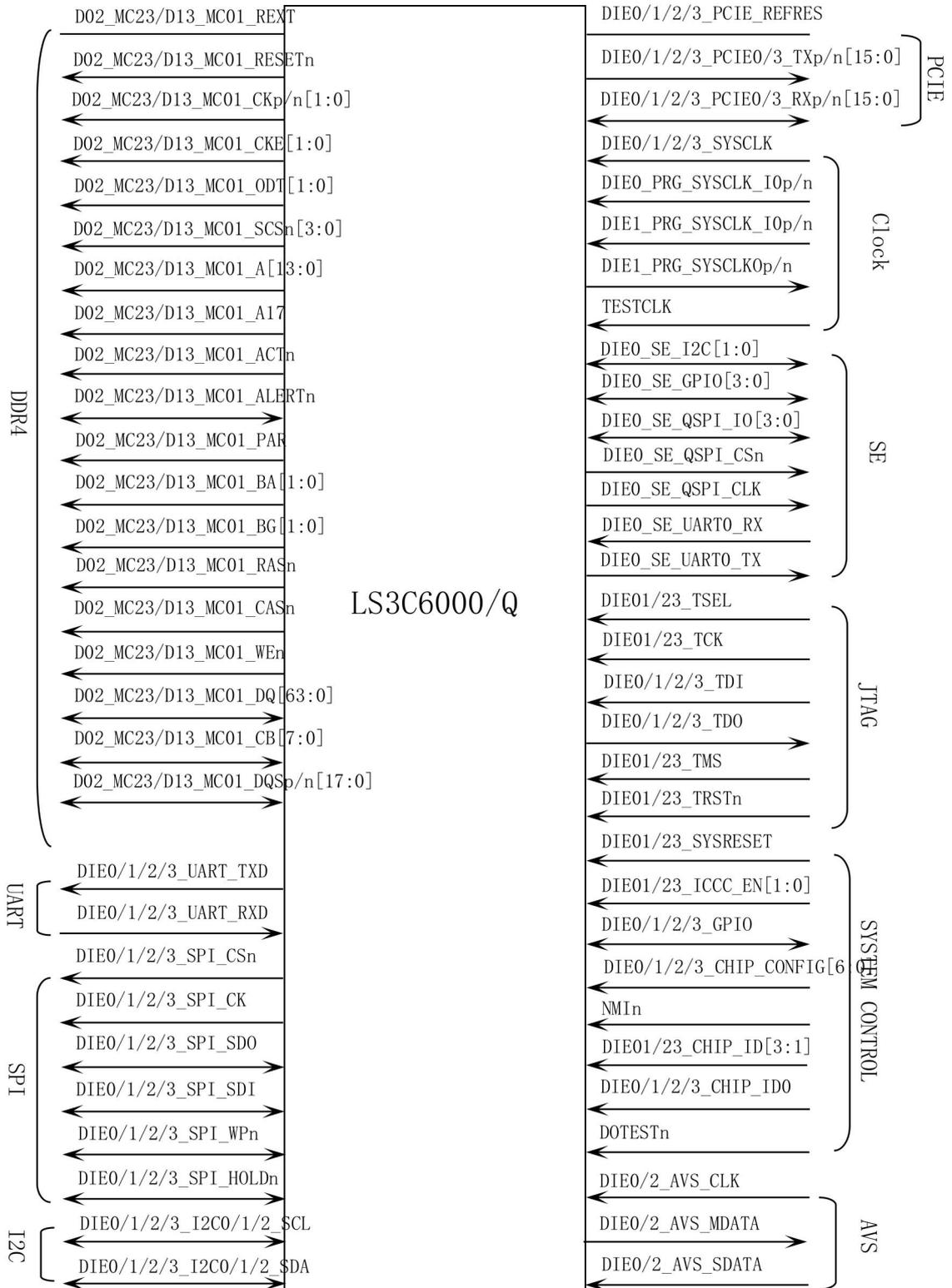


图 4.1 LS3C6000/Q 处理器接口信号框图

4.2 信号类型定义

本章信号类型定义如下表所示：

表 4.1 信号类型定义

输入输出类型	说明
I	输入
O	输出
I/O	输入输出
A	模拟

4.3 接口信号说明

4.3.1 PCIE 信号

龙芯 3C6000/Q 中拥有 8 组 PCIE 接口，每个硅片各出 2 组，其中每个硅片的 PCIE3 在多路互连时可以作为 LCL 使用。每个硅片的 PCIE 接口共用一个参考电阻连接。每个硅片的 PCIE0 可工作在 4.0 速率，PCIE3 可工作在 3.0 速率。

每组 PCIE 总线信号包括：

- 16 对差分发送数据命令总线；
- 16 对差分接收数据命令总线；

PCIE 接口不使用时可以悬空。

除了 PCIE 数据线之外，接口的复位信号（PCIE_RESETh）和存在信号（PCIE_PRESENTn）与各自硅片上的 GPIO000 - GPIO009 中的引脚复用，其对应关系由软件进行设置。

PCIE 可以根据应用场景的不同，拆分为多种不同的宽度使用，具体参考 5.1 节。

下表是龙芯 3C6000/Q 处理器的 PCIE 接口信号定义。

表 4.2 PCIE 接口信号

DIE0_PCIE0 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE0_TXp[15:0]	CD80	0	DIE0_PCIE0 发送端数据信号	VDD_PCIE	-
	CA79				
	BV80				
	BR79				
	BM80				
	BJ79				
	BF80				
	BC79				
	AY80				
	AU79				

	AP80 AL79 AH80 AE79 AB80 W79				
DIE0_PCIE0_TXn[15:0]	CE79 CB80 BW79 BT80 BN79 BK80 BG79 BD80 BA79 AV80 AR79 AM80 AJ79 AF80 AC79 Y80	0	DIE0_PCIE0 发送端数据信号	VDD_PCIE	-
DIE0_PCIE0_RXp[15:0]	CD86 CA85 BV86 BR85 BM86 BJ85 BF86 BC85 AY86 AU85 AP86 AL85 AH86 AE85 AB86 W85	I	DIE0_PCIE0 接收端数据信号	VDD_PCIE	-
DIE0_PCIE0_RXn[15:0]	CE85 CB86 BW85 BT86 BN85 BK86 BG85 BD86 BA85 AV86 AR85 AM86 AJ85 AF86 AC85 Y86	I	DIE0_PCIE0 接收端数据信号	VDD_PCIE	-
DIE0_PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE3_TXp[15:0]	W83 AA83	0	DIE0_PCIE3 发送端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-

	AD82 AG83 AK82 AN83 AT82 AW83 BB82 BE83 BH82 BL83 BP82 BU83 BY82 CC83				
DIE0_PCIE3_TXn[15:0]	V82 AB82 AE83 AH82 AL83 AP82 AU83 AY82 BC83 BF82 BJ83 BM82 BR83 BV82 CA83 CD82	0	DIE0_PCIE3 发送端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-
DIE0_PCIE3_RXp[15:0]	Y88 AA89 AD88 AG89 AK88 AN89 AT88 AW89 BB88 BE89 BH88 BL89 BP88 BU89 BY88 CC89	I	DIE0_PCIE3 接收端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-
DIE0_PCIE3_RXn[15:0]	V88 AB88 AF88 AH88 AM88 AP88 AV88 AY88 BD88 BF88 BK88 BM88 BT88	I	DIE0_PCIE3 接收端数据信号，可复用为 DIE0_LCL3	VDD_PCIE	-

	BV88 CB88 CD88				
DIE0 公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_PCIE_REFRES	AT68	A	参考电阻, 需要接 400 欧姆电阻上拉	VDD_PCIE	-
DIE1_PCIE0 信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE0_TXp[15:0]	W7	0	DIE1_PCIE0 发送端数据信号	VDD_PCIE	-
	AB8				
	AE7				
	AH8				
	AL7				
	AP8				
	AU7				
	AY8				
	BC7				
	BF8				
	BJ7				
	BM8				
	BR7				
	BV8				
	CA7				
	CD8				
DIE1_PCIE0_TXn[15:0]	V8	0	DIE1_PCIE0 发送端数据信号	VDD_PCIE	-
	AA7				
	AD8				
	AG7				
	AK8				
	AN7				
	AT8				
	AW7				
	BB8				
	BE7				
	BH8				
	BL7				
	BP8				
	BU7				
	BY8				
	CC7				
DIE1_PCIE0_RXp[15:0]	V2	I	DIE1_PCIE0 接收端数据信号	VDD_PCIE	-
	AA1				
	AD2				
	AG1				
	AK2				
	AN1				
	AT2				
	AW1				
	BB2				
	BE1				
	BH2				
	BL1				
	BP2				
	BU1				
	BY2				
	CC1				
DIE1_PCIE0_RXn[15:0]	Y2	I	DIE1_PCIE0 接收端数据信号	VDD_PCIE	-
	AB2				
	AF2				

	AH2 AM2 AP2 AV2 AY2 BD2 BF2 BK2 BM2 BT2 BV2 CB2 CD2				
DIE1_PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE3_TXp[15:0]	CE11 CB10 BW11 BT10 BN11 BK10 BG11 BD10 BA11 AV10 AR11 AM10 AJ11 AF10 AC11 Y10	0	DIE1_PCIE3 发送端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-
DIE1_PCIE3_TXn[15:0]	CD10 CA11 BV10 BR11 BM10 BJ11 BF10 BC11 AY10 AU11 AP10 AL11 AH10 AE11 AB10 W11	0	DIE1_PCIE3 发送端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-
DIE1_PCIE3_RXp[15:0]	CD4 CA5 BV4 BR5 BM4 BJ5 BF4 BC5 AY4 AU5 AP4 AL5	I	DIE1_PCIE3 接收端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-

	AH4 AE5 AB4 W5				
DIE1_PCIE3_RXn[15:0]	CE5 CB4 BW5 BT4 BN5 BK4 BG5 BD4 BA5 AV4 AR5 AM4 AJ5 AF4 AC5 Y4	I	DIE1_PCIE3 接收端数据信号，可复用为 DIE1_LCL3	VDD_PCIE	-
DIE1 公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_PCIE_REFRES	AY14	A	参考电阻，需要接 400 欧姆电阻上拉	VDD_PCIE	-
DIE2_PCIE0 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE2_PCIE0_TXp[15:0]	DB10 DE11 DH10 DL11 DP10 DU11 DY10 EC11 EF10 EJ11 EM10 ER11 EV10 FA11 FD10 FG11	O	DIE2_PCIE0 发送端数据信号	VDD_PCIE	-
DIE2_PCIE0_TXn[15:0]	DA11 DD10 DG11 DK10 DN11 DT10 DW11 EB10 EE11 EH10 EL11 EP10 EU11 EY10 FC11 FF10	O	DIE2_PCIE0 发送端数据信号	VDD_PCIE	-
DIE2_PCIE0_RXp[15:0]	DB4 DE5	I	DIE2_PCIE0 接收端数据信号	VDD_PCIE	-

	DH4 DL5 DP4 DU5 DY4 EC5 EF4 EJ5 EM4 ER5 EV4 FA5 FD4 FG5				
DIE2_PCIE0_RXn[15:0]	DA5 DD4 DG5 DK4 DN5 DT4 DW5 EB4 EE5 EH4 EL5 EP4 EU5 EY4 FC5 FF4	I	DIE2_PCIE0 接收端数据信号	VDD_PCIE	-
DIE2_PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE2_PCIE3_TXp[15:0]	FG7 FD8 FA7 EV8 ER7 EM8 EJ7 EF8 EC7 DY8 DU7 DP8 DL7 DH8 DE7 DB8	0	DIE2_PCIE3 发送端数据信号，可复用为 DIE2_LCL3	VDD_PCIE	-
DIE2_PCIE3_TXn[15:0]	FH8 FE7 FB8 EW7 ET8 EN7 EK8 EG7 ED8 EA7 DV8	0	DIE2_PCIE3 发送端数据信号，可复用为 DIE2_LCL3	VDD_PCIE	-

	DR7 DM8 DJ7 DF8 DC7				
DIE2_PCIE3_RXp[15:0]	FF2 FD2 EY2 EV2 EP2 EM2 EH2 EF2 EB2 DY2 DT2 DP2 DK2 DH2 DD2 DB2	I	DIE2_PCIE3 接收端数据信号，可复用为 DIE2_LCL3	VDD_PCIE	-
DIE2_PCIE3_RXn[15:0]	FH2 FE1 FB2 EW1 ET2 EN1 EK2 EG1 ED2 EA1 DV2 DR1 DM2 DJ1 DF2 DC1	I	DIE2_PCIE3 接收端数据信号，可复用为 DIE2_LCL3	VDD_PCIE	-
DIE2 公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE2_PCIE_REFRES	EK24	A	参考电阻，需要接 400 欧姆电阻上拉	VDD_PCIE	-
DIE3_PCIE0 信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE3_PCIE0_TXp[15:0]	FH82 FE83 FB82 EW83 ET82 EN83 EK82 EG83 ED82 EA83 DV82 DR83 DM82 DJ83 DF82 DC83	0	DIE3_PCIE0 发送端数据信号	VDD_PCIE	-
DIE3_PCIE0_TXn[15:0]	FG83	0	DIE3_PCIE0 发送端数据信号	VDD_PCIE	-

	FD82 FA83 EV82 ER83 EM82 EJ83 EF82 EC83 DY82 DU83 DP82 DL83 DH82 DE83 DB82				
DIE3_PCIE0_RXp[15:0]	FH88 FE89 FB88 EW89 ET88 EN89 EK88 EG89 ED88 EA89 DV88 DR89 DM88 DJ89 DF88 DC89	I	DIE3_PCIE0 接收端数据信号	VDD_PCIE	-
DIE3_PCIE0_RXn[15:0]	FF88 FD88 EY88 EV88 EP88 EM88 EH88 EF88 EB88 DY88 DT88 DP88 DK88 DH88 DD88 DB88	I	DIE3_PCIE0 接收端数据信号	VDD_PCIE	-
DIE3_PCIE3 总线信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE3_PCIE3_TXp[15:0]	DB80 DE79 DH80 DL79 DP80 DU79 DY80 EC79 EF80 EJ79	0	DIE3_PCIE3 发送端数据信号，可复用为 DIE3_LCL3	VDD_PCIE	-

	EM80 ER79 EV80 FA79 FD80 FG79				
DIE3_PCIE3_TXn[15:0]	DA79 DD80 DG79 DK80 DN79 DT80 DW79 EB80 EE79 EH80 EL79 EP80 EU79 EY80 FC79 FF80	0	DIE3_PCIE3 发送端数据信号，可复用为 DIE3_LCL3	VDD_PCIE	-
DIE3_PCIE3_RXp[15:0]	DB86 DE85 DH86 DL85 DP86 DU85 DY86 EC85 EF86 EJ85 EM86 ER85 EV86 FA85 FD86 FG85	I	DIE3_PCIE3 接收端数据信号，可复用为 DIE3_LCL3	VDD_PCIE	-
DIE3_PCIE3_RXn[15:0]	DA85 DD86 DG85 DK86 DN85 DT86 DW85 EB86 EE85 EH86 EL85 EP86 EU85 EY86 FC85 FF86	I	DIE3_PCIE3 接收端数据信号，可复用为 DIE3_LCL3	VDD_PCIE	-
DIE3 公共信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE3_PCIE_REFRES	EJ71	A	参考电阻，需要接 400 欧姆电阻上拉	VDD_PCIE	-

4.3.2 DDR 接口信号

龙芯 3C6000/Q 集成了 8 组标准的 DDR4 SDRAM 内存控制器，可支持 UDIMM 和 RDIMM 等内存条。

每组内存接口包括有下列信号：

- 72 位双向数据总线信号（包括 ECC）；
- 18 路双向数据选通差分信号（包括 ECC），包含 9 个数据掩码复用；
- 15 位地址总线信号；
- 2 位逻辑 bank 信号；
- 2 位逻辑 bank 组信号；
- 4 位物理片选信号；
- 2 路差分时钟信号；
- 4 位时钟使能信号；
- 3 位命令总线信号；
- 4 位 ODT(On Die Termination)信号；
- 1 位复位控制信号；
- 1 位参考电阻引脚。

DDR 接口不使用时可以悬空。具体使用的内存接口可以由软件配置决定。

下表是龙芯 3C6000/Q 的内存接口信号定义。

表 4.3 DDR4 接口信号

DIE0_MC2 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_MC2_DQ[63:0]	P2	I/O	数据总线信号	VDDIO_DDR	-
	R3				
	M6				
	P6				
	R1				
	M2				
	K6				
	J5				
	K14				
	J15				
	K18				
	M18				
	P14				
	M14				
	P18				
	N17				
V20					
U21					
V24					
Y24					

	AB20 Y20 AB24 AA23 V26 U27 V30 Y30 AB26 Y26 AB30 AA29 V60 U61 V64 Y64 AB60 Y60 AB64 AA63 V66 U67 V70 Y70 AB66 Y66 AB70 AA69 K72 J73 K76 M76 P72 M72 P76 N75 K84 J85 M88 R89 P84 M84 P88 R87				
DIE0_MC2_CB[7:0]	V32 U33 V36 Y36 AB32 Y32 AB36 AA35	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE0_MC2_DQSp[8:0]	K4 M16 Y22 Y28 Y62 Y68 M74	I/O	数据选通（包括 ECC）	VDDIO_DDR	-

	M86 Y34				
DIE0_MC2_DQSn[17:0]	J3 P16 AB22 AB28 AB62 AB68 P74 P86 AB34 P4 J17 U23 U29 U63 U69 J75 J87 U35	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE0_MC2_DQSp[17:9]/ DIE0_MC2_DM[8:0]	M4 K16 V22 V28 V62 V68 K74 K86 V34	I/O	数据选通 DQSp9-17 或 数据屏蔽 DMO-8	VDDIO_DDR	
DIE0_MC2_A[13:0]	Y50 AA47 U47 Y46 V46 Y44 V44 U43 AA43 Y42 V52 V42 AA41 U55	0	地址总线信号	VDDIO_DDR	-
DIE0_MC2_A17	V56	0	地址总线信号	VDDIO_DDR	-
DIE0_MC2_BA[1:0]	U51 AA51	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE0_MC2_BG[1:0]	Y40 V40	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE0_MC2_WEn	AA53	0	写使能信号, A14	VDDIO_DDR	-
DIE0_MC2_CASn	V54	0	列地址选择信号, A15	VDDIO_DDR	-
DIE0_MC2_RASn	Y52	0	行地址选择信号, A16	VDDIO_DDR	-
DIE0_MC2_SCSn[3:0]	U53 AA55 AA57 V58	0	片选信号	VDDIO_DDR	-
DIE0_MC2_CKE[1:0]	U39 V38	0	时钟使能信号	VDDIO_DDR	-

DIE0_MC2_CKp[1:0]	Y48 V48	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC2_CKn[1:0]	AA49 U49	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC2_ODT[1:0]	Y54 Y56	0	ODT 信号	VDDIO_DDR	-
DIE0_MC2_Resetn	Y38	0	复位控制信号	VDDIO_DDR	-
DIE0_MC2_ACTn	AA39	0	激活命令信号	VDDIO_DDR	-
DIE0_MC2_PAR	V50	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE0_MC2_ALERTn	U41	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE0_MC2_CID2	U57	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE0_MC2_REXT	Y58	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE0_MC3 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_MC3_DQ[63:0]	F2 E3 B6 D6 J1 G1 F6 E5 K8 J9 K12 M12 P8 M8 P12 N11 K20 J21 K24 M24 P20 M20 P24 N23 K26 J27 K30 M30 P26 M26 P30 N29 K60 J61 K64 M64 P60 M60 P64 N63 K66 J67	I/O	数据总线信号	VDDIO_DDR	-

	K70 M70 P66 M66 P70 N69 K78 J79 K82 M82 P78 M78 P82 N81 B84 A85 G89 J89 F84 D84 F88 E87				
DIE0_MC3_CB[7:0]	K32 J33 K36 M36 P32 M32 P36 N35	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE0_MC3_DQSp[8:0]	D4 M10 M22 M28 M62 M68 M80 F86 M34	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MC3_DQSn[17:0]	F4 P10 P22 P28 P62 P68 P80 E85 P34 A5 J11 J23 J29 J63 J69 J81 D86 J35	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE0_MC3_DQSp[17:9]/ DIE0_MC3_DM[8:0]	B4 K10	I/O	数据选通 DQSp9-17 或	VDDIO_DDR	-

	K22 K28 K62 K68 K80 B86 K34		数据屏蔽 DMO-8		
DIE0_MC3_A[13:0]	M50 N47 J47 M46 K46 M44 K44 J43 N43 M42 K52 K42 N41 J55	0	地址总线信号	VDDIO_DDR	-
DIE0_MC3_A17	K56	0	地址总线信号	VDDIO_DDR	-
DIE0_MC3_BA[1:0]	J51 N51	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE0_MC3_BG[1:0]	K40 M40	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE0_MC3_WEn	N53	0	写使能信号, A14	VDDIO_DDR	-
DIE0_MC3_CASn	K54	0	列地址选择信号, A15	VDDIO_DDR	-
DIE0_MC3_RASn	M52	0	行地址选择信号, A16	VDDIO_DDR	-
DIE0_MC3_SCSn[3:0]	J53 N55 N57 K58	0	片选信号	VDDIO_DDR	-
DIE0_MC3_CKE[1:0]	J39 K38	0	时钟使能信号	VDDIO_DDR	-
DIE0_MC3_CKp[1:0]	M48 K48	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC3_CKn[1:0]	N49 J49	0	差分时钟输出信号	VDDIO_DDR	-
DIE0_MC3_ODT[1:0]	M54 M56	0	ODT 信号	VDDIO_DDR	-
DIE0_MC3_Resetn	M38	0	复位控制信号	VDDIO_DDR	-
DIE0_MC3_ACTn	N39	0	激活命令信号	VDDIO_DDR	-
DIE0_MC3_PAR	K50	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE0_MC3_ALERTn	J41	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE0_MC3_CID2	J57	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE0_MC3_REXT	M58	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE1_MC0 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_MC0_DQ[63:0]	D8 A9 B12 D12 F8 B8 E11	I/O	数据总线信号	VDDIO_DDR	-

	F12 D14 A15 B18 D18 F14 B14 E17 F18 D20 A21 B24 D24 F20 B20 E23 F24 D26 A27 B30 D30 F26 B26 E29 F30 F60 E61 B64 F64 D60 B60 A63 D64 F66 E67 B70 F70 D66 B66 A69 D70 F72 E73 B76 F76 D72 B72 A75 D76 F78 E79 B82 F82 D78 B78 A81 D82				
DIE1_MCO_CB[7:0]	D32 A33	I/O	数据总线 ECC 信号	VDDIO_DDR	-

	B36 F36 F32 B32 E35 D36				
DIE1_MCO_DQSp[8:0]	A11 A17 A23 A29 F62 F68 F74 F80 A35	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE1_MCO_DQSn[17:0]	B10 B16 B22 B28 D62 D68 D74 D80 B34 D10 D16 D22 D28 B62 B68 B74 B80 D34	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE1_MCO_DQSp[17:9]/ DIE1_MCO_DM[8:0]	F10 F16 F22 F28 A61 A67 A73 A79 F34	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE1_MCO_A[13:0]	D50 E47 D46 F46 F44 E43 D44 D42 F42 A41 B52 B42 E41 E55	0	地址总线信号	VDDIO_DDR	-
DIE1_MCO_A17	B56	0	地址总线信号	VDDIO_DDR	-
DIE1_MCO_BA[1:0]	A51 E51	0	逻辑 Bank 地址信号	VDDIO_DDR	-

DIE1_MCO_BG[1:0]	A39 B40	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE1_MCO_WEn	E53	0	写使能信号, A14	VDDIO_DDR	-
DIE1_MCO_CASn	B54	0	列地址选择信号, A15	VDDIO_DDR	-
DIE1_MCO_RASn	D52	0	行地址选择信号, A16	VDDIO_DDR	-
DIE1_MCO_SCSn[3:0]	A53 A55 A57 B58	0	片选信号	VDDIO_DDR	-
DIE1_MCO_CKE[1:0]	D38 B38	0	时钟使能信号	VDDIO_DDR	-
DIE1_MCO_CKp[1:0]	D48 B48	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MCO_CKn[1:0]	E49 A49	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MCO_ODT[1:0]	D54 D56	0	ODT 信号	VDDIO_DDR	-
DIE1_MCO_Resetn	F38	0	复位控制信号	VDDIO_DDR	-
DIE1_MCO_ACTn	E39	0	激活命令信号	VDDIO_DDR	-
DIE1_MCO_PAR	B50	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE1_MCO_ALERTn	D40	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE1_MCO_CID2	E57	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE1_MCO_REXT	D58	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE1_MC1 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE1_MC1_DQ[63:0]	AK16 AJ13 AH18 AK18 AL15 AK14 AF18 AF16 V14 U15 V18 Y18 AB14 Y14 AB18 AA17 AF20 AE21 AF24 AH24 AK20 AH20 AK24 AJ23 AF26 AE27 AF30 AH30 AK26 AH26 AK30	I/O	数据总线信号	VDDIO_DDR	-

	AJ29 AF60 AE61 AF64 AH64 AK60 AH60 AK64 AJ63 AF66 AE67 AF70 AH70 AK66 AH66 AK70 AJ69 V72 U73 V76 Y76 AB72 Y72 AB76 AA75 AF72 AF74 AK74 AL75 AK72 AH72 AK76 AJ77				
DIE1_MC1_CB[7:0]	AF32 AE33 AF36 AH36 AK32 AH32 AK36 AJ35	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE1_MC1_DQSp[8:0]	AH16 Y16 AH22 AH28 AH62 AH68 Y74 AG77 AH34	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE1_MC1_DQSn[17:0]	AJ17 AB16 AK22 AK28 AK62 AK68 AB74 AF76 AK34	I/O	数据选通（包括 ECC）	VDDIO_DDR	-

	AF14 U17 AE23 AE29 AE63 AE69 U75 AJ73 AE35				
DIE1_MC1_DQSp[17:9]/ DIE1_MC1_DM[8:0]	AG13 V16 AF22 AF28 AF62 AF68 V74 AH74 AF34	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE1_MC1_A[13:0]	AH50 AJ47 AE47 AH46 AF46 AH44 AF44 AE43 AJ43 AH42 AF52 AF42 AJ41 AE55	0	地址总线信号	VDDIO_DDR	-
DIE1_MC1_A17	AF56	0	地址总线信号	VDDIO_DDR	-
DIE1_MC1_BA[1:0]	AJ51 AE51	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE1_MC1_BG[1:0]	AH40 AF40	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE1_MC1_WEn	AJ53	0	写使能信号, A14	VDDIO_DDR	-
DIE1_MC1_CASn	AF54	0	列地址选择信号, A15	VDDIO_DDR	-
DIE1_MC1_RASn	AH52	0	行地址选择信号, A16	VDDIO_DDR	-
DIE1_MC1_SCSn[3:0]	AE53 AJ55 AJ57 AF58	0	片选信号	VDDIO_DDR	-
DIE1_MC1_CKE[1:0]	AE39 AF38	0	时钟使能信号	VDDIO_DDR	-
DIE1_MC1_CKp[1:0]	AH48 AF48	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC1_CKn[1:0]	AJ49 AE49	0	差分时钟输出信号	VDDIO_DDR	-
DIE1_MC1_ODT[1:0]	AH54 AH56	0	ODT 信号	VDDIO_DDR	-
DIE1_MC1_Resetn	AH38	0	复位控制信号	VDDIO_DDR	-
DIE1_MC1_ACTn	AJ39	0	激活命令信号	VDDIO_DDR	-
DIE1_MC1_PAR	AF50	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE1_MC1_ALERTn	AE41	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE1_MC1_CID2	AE57	0	CHIP ID bit2, 保留	VDDIO_DDR	-

DIE1_MC1_REXT	AH58	A	参考电阻,需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE2_MC2 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE2_MC2_DQ[63:0]	FM88	I/O	数据总线信号	VDDIO_DDR	-
	FL87				
	FP84				
	FM84				
	FL89				
	FP88				
	FT84				
	FU85				
	FT76				
	FU75				
	FT72				
	FP72				
	FM76				
	FP76				
	FM72				
	FN73				
	FH70				
	FJ69				
	FH66				
	FF66				
	FD70				
	FF70				
	FD66				
	FE67				
	FH64				
	FJ63				
	FH60				
	FF60				
	FD64				
	FF64				
	FD60				
	FE61				
	FH30				
	FJ29				
	FH26				
	FF26				
	FD30				
	FF30				
	FD26				
	FE27				
FH24					
FJ23					
FH20					
FF20					
FD24					
FF24					
FD20					
FE21					
FT18					
FU17					
FT14					
FP14					
FM18					
FP18					
FM14					

	FN15 FT6 FU5 FP2 FL1 FM6 FP6 FM2 FL3				
DIE2_MC2_CB[7:0]	FH58 FJ57 FH54 FF54 FD58 FF58 FD54 FE55	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE2_MC2_DQSp[8:0]	FT86 FP74 FF68 FF62 FF28 FF22 FP16 FP4 FF56	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE2_MC2_DQSn[17:0]	FU87 FM74 FD68 FD62 FD28 FD22 FM16 FM4 FD56 FM86 FU73 FJ67 FJ61 FJ27 FJ21 FU15 FU3 FJ55	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE2_MC2_DQSp[17:9]/ DIE2_MC2_DM[8:0]	FP86 FT74 FH68 FH62 FH28 FH22 FT16 FT4 FH56	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	
DIE2_MC2_A[13:0]	FF40 FE43 FJ43 FF44 FH44 FF46	0	地址总线信号	VDDIO_DDR	-

	FH46 FJ47 FE47 FF48 FH38 FH48 FE49 FJ35				
DIE2_MC2_A17	FH34	0	地址总线信号	VDDIO_DDR	-
DIE2_MC2_BA[1:0]	FJ39 FE39	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE2_MC2_BG[1:0]	FF50 FH50	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE2_MC2_WEn	FE37	0	写使能信号, A14	VDDIO_DDR	-
DIE2_MC2_CASn	FH36	0	列地址选择信号, A15	VDDIO_DDR	-
DIE2_MC2_RASn	FF38	0	行地址选择信号, A16	VDDIO_DDR	-
DIE2_MC2_SCSn[3:0]	FJ37 FE35 FE33 FH32	0	片选信号	VDDIO_DDR	-
DIE2_MC2_CKE[1:0]	FJ51 FH52	0	时钟使能信号	VDDIO_DDR	-
DIE2_MC2_CKp[1:0]	FF42 FH42	0	差分时钟输出信号	VDDIO_DDR	-
DIE2_MC2_CKn[1:0]	FE41 FJ41	0	差分时钟输出信号	VDDIO_DDR	-
DIE2_MC2_ODT[1:0]	FF36 FF34	0	ODT 信号	VDDIO_DDR	-
DIE2_MC2_Resetn	FF52	0	复位控制信号	VDDIO_DDR	-
DIE2_MC2_ACTn	FE51	0	激活命令信号	VDDIO_DDR	-
DIE2_MC2_PAR	FH40	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE2_MC2_ALERTn	FJ49	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE2_MC2_CID2	FJ33	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE2_MC2_REXT	FF32	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE2_MC3 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE2_MC3_DQ[63:0]	FY88 GA87 GD84 GB84 FU89 FW89 FY84 GA85 FT82 FU81 FT78 FP78 FM82 FP82 FM78 FN79 FT70 FU69 FT66 FP66	I/O	数据总线信号	VDDIO_DDR	-

	FM70 FP70 FM66 FN67 FT64 FU63 FT60 FP60 FM64 FP64 FM60 FN61 FT30 FU29 FT26 FP26 FM30 FP30 FM26 FN27 FT24 FU23 FT20 FP20 FM24 FP24 FM20 FN21 FT12 FU11 FT8 FP8 FM12 FP12 FM8 FN9 GD6 GE5 FW1 FU1 FY6 GB6 FY2 GA3				
DIE2_MC3_CB[7:0]	FT58 FU57 FT54 FP54 FM58 FP58 FM54 FN55	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE2_MC3_DQSp[8:0]	GB86 FP80 FP68 FP62 FP28 FP22 FP10	I/O	数据选通（包括 ECC）	VDDIO_DDR	-

	FY4 FP56				
DIE2_MC3_DQSn[17:0]	FY86 FM80 FM68 FM62 FM28 FM22 FM10 GA5 FM56 GE85 FU79 FU67 FU61 FU27 FU21 FU9 GB4 FU55	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE2_MC3_DQSp[17:9]/ DIE2_MC3_DM[8:0]	GD86 FT80 FT68 FT62 FT28 FT22 FT10 GD4 FT56	I/O	数据选通 DQSp9-17 或 数据屏蔽 DMO-8	VDDIO_DDR	-
DIE2_MC3_A[13:0]	FP40 FN43 FU43 FP44 FT44 FP46 FT46 FU47 FN47 FP48 FT38 FT48 FN49 FU35	0	地址总线信号	VDDIO_DDR	-
DIE2_MC3_A17	FT34	0	地址总线信号	VDDIO_DDR	-
DIE2_MC3_BA[1:0]	FU39 FN39	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE2_MC3_BG[1:0]	FT50 FP50	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE2_MC3_WEn	FN37	0	写使能信号, A14	VDDIO_DDR	-
DIE2_MC3_CASn	FT36	0	列地址选择信号, A15	VDDIO_DDR	-
DIE2_MC3_RASn	FP38	0	行地址选择信号, A16	VDDIO_DDR	-
DIE2_MC3_SCSn[3:0]	FU37 FN35 FN33 FT32	0	片选信号	VDDIO_DDR	-
DIE2_MC3_CKE[1:0]	FU51 FT52	0	时钟使能信号	VDDIO_DDR	-
DIE2_MC3_CKp[1:0]	FP42	0	差分时钟输出信号	VDDIO_DDR	-

	FT42				
DIE2_MC3_CKn[1:0]	FN41 FU41	0	差分时钟输出信号	VDDIO_DDR	-
DIE2_MC3_ODT[1:0]	FP36 FP34	0	ODT 信号	VDDIO_DDR	-
DIE2_MC3_Resetn	FP52	0	复位控制信号	VDDIO_DDR	-
DIE2_MC3_ACTn	FN51	0	激活命令信号	VDDIO_DDR	-
DIE2_MC3_PAR	FT40	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE2_MC3_ALERTn	FU49	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE2_MC3_CID2	FU33	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE2_MC3_REXT	FP32	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE3_MCO 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE3_MCO_DQ[63:0]	GB82	I/O	数据总线信号	VDDIO_DDR	-
	GE81				
	GD78				
	GB78				
	FY82				
	GD82				
	GA79				
	FY78				
	GB76				
	GE75				
	GD72				
	GB72				
	FY76				
	GD76				
	GA73				
	FY72				
	GB70				
	GE69				
	GD66				
	GB66				
	FY70				
	GD70				
	GA67				
	FY66				
	GB64				
	GE63				
	GD60				
	GB60				
	FY64				
	GD64				
GA61					
FY60					
FY30					
GA29					
GD26					
FY26					
GB30					
GD30					
GE27					
GB26					
FY24					
GA23					
GD20					
FY20					

	GB24 GD24 GE21 GB20 FY18 GA17 GD14 FY14 GB18 GD18 GE15 GB14 FY12 GA11 GD8 FY8 GB12 GD12 GE9 GB8				
DIE3_MCO_CB[7:0]	GB58 GE57 GD54 FY54 FY58 GD58 GA55 GB54	I/O	数据总线 ECC 信号	VDDIO_DDR	-
DIE3_MCO_DQSp[8:0]	GE79 GE73 GE67 GE61 FY28 FY22 FY16 FY10 GE55	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE3_MCO_DQSn[17:0]	GD80 GD74 GD68 GD62 GB28 GB22 GB16 GB10 GD56 GB80 GB74 GB68 GB62 GD28 GD22 GD16 GD10 GB56	I/O	数据选通 (包括 ECC)	VDDIO_DDR	-
DIE3_MCO_DQSp[17:9]/ DIE3_MCO_DM[8:0]	FY80 FY74 FY68 FY62	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-

	GE29 GE23 GE17 GE11 FY56				
DIE3_MCO_A[13:0]	GB40 GA43 GB44 FY44 FY46 GA47 GB46 GB48 FY48 GE49 GD38 GD48 GA49 GA35	0	地址总线信号	VDDIO_DDR	-
DIE3_MCO_A17	GD34	0	地址总线信号	VDDIO_DDR	-
DIE3_MCO_BA[1:0]	GE39 GA39	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE3_MCO_BG[1:0]	GE51 GD50	0	逻辑 Bank 组地址信号	VDDIO_DDR	-
DIE3_MCO_WEn	GA37	0	写使能信号, A14	VDDIO_DDR	-
DIE3_MCO_CASn	GD36	0	列地址选择信号, A15	VDDIO_DDR	-
DIE3_MCO_RASn	GB38	0	行地址选择信号, A16	VDDIO_DDR	-
DIE3_MCO_SCSn[3:0]	GE37 GE35 GE33 GD32	0	片选信号	VDDIO_DDR	-
DIE3_MCO_CKE[1:0]	GB52 GD52	0	时钟使能信号	VDDIO_DDR	-
DIE3_MCO_CKp[1:0]	GB42 GD42	0	差分时钟输出信号	VDDIO_DDR	-
DIE3_MCO_CKn[1:0]	GA41 GE41	0	差分时钟输出信号	VDDIO_DDR	-
DIE3_MCO_ODT[1:0]	GB36 GB34	0	ODT 信号	VDDIO_DDR	-
DIE3_MCO_Resetn	FY52	0	复位控制信号	VDDIO_DDR	-
DIE3_MCO_ACTn	GA51	0	激活命令信号	VDDIO_DDR	-
DIE3_MCO_PAR	GD40	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE3_MCO_ALERTn	GB50	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE3_MCO_CID2	GA33	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE3_MCO_REXT	GB32	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-
DIE3_MC1 接口信号					
信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE3_MC1_DQ[63:0]	ET74 EU77 EV72 ET72 ER75 ET76 EY72 EY74 FH76	I/O	数据总线信号	VDDIO_DDR	-

	FJ75 FH72 FF72 FD76 FF76 FD72 FE73 EY70 FA69 EY66 EV66 ET70 EV70 ET66 EU67 EY64 FA63 EY60 EV60 ET64 EV64 ET60 EU61 EY30 FA29 EY26 EV26 ET30 EV30 ET26 EU27 EY24 FA23 EY20 EV20 ET24 EV24 ET20 EU21 FH18 FJ17 FH14 FF14 FD18 FF18 FD14 FE15 EY18 EY16 ET16 ER15 ET18 EV18 ET14 EU13				
DIE3_MC1_CB[7:0]	EY58 FA57 EY54 EV54	I/O	数据总线 ECC 信号	VDDIO_DDR	-

	ET58 EV58 ET54 EU55				
DIE3_MC1_DQSp[8:0]	EV74 FF74 EV68 EV62 EV28 EV22 FF16 EW13 EV56	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE3_MC1_DQSn[17:0]	EU73 FD74 ET68 ET62 ET28 ET22 FD16 EY14 ET56 EY76 FJ73 FA67 FA61 FA27 FA21 FJ15 EU17 FA55	I/O	数据选通（包括 ECC）	VDDIO_DDR	-
DIE3_MC1_DQSp[17:9]/ DIE3_MC1_DM[8:0]	EW77 FH74 EY68 EY62 EY28 EY22 FH16 EV16 EY56	I/O	数据选通 DQSp9-17 或 数据屏蔽 DM0-8	VDDIO_DDR	-
DIE3_MC1_A[13:0]	EV40 EU43 FA43 EV44 EY44 EV46 EY46 FA47 EU47 EV48 EY38 EY48 EU49 FA35	0	地址总线信号	VDDIO_DDR	-
DIE3_MC1_A17	EY34	0	地址总线信号	VDDIO_DDR	-
DIE3_MC1_BA[1:0]	FA39 EU39	0	逻辑 Bank 地址信号	VDDIO_DDR	-
DIE3_MC1_BG[1:0]	EV50 EY50	0	逻辑 Bank 组地址信号	VDDIO_DDR	-

DIE3_MC1_WEn	EU37	0	写使能信号, A14	VDDIO_DDR	-
DIE3_MC1_CASn	EY36	0	列地址选择信号, A15	VDDIO_DDR	-
DIE3_MC1_RASn	EV38	0	行地址选择信号, A16	VDDIO_DDR	-
DIE3_MC1_SCSn[3:0]	FA37 EU35 EU33 EY32	0	片选信号	VDDIO_DDR	-
DIE3_MC1_CKE[1:0]	FA51 EY52	0	时钟使能信号	VDDIO_DDR	-
DIE3_MC1_CKp1:0]	EV42 EY42	0	差分时钟输出信号	VDDIO_DDR	-
DIE3_MC1_CKn[1:0]	EU41 FA41	0	差分时钟输出信号	VDDIO_DDR	-
DIE3_MC1_ODT[1:0]	EV36 EV34	0	ODT 信号	VDDIO_DDR	-
DIE3_MC1_Resetn	EV52	0	复位控制信号	VDDIO_DDR	-
DIE3_MC1_ACTn	EU51	0	激活命令信号	VDDIO_DDR	-
DIE3_MC1_PAR	EY40	0	命令与地址奇偶校验值	VDDIO_DDR	-
DIE3_MC1_ALERTn	FA49	I/O	数据 CRC 错或命令奇偶校验错标志	VDDIO_DDR	-
DIE3_MC1_CID2	FA33	0	CHIP ID bit2, 保留	VDDIO_DDR	-
DIE3_MC1_REXT	EV32	A	参考电阻, 需要接 240 欧姆电阻下拉	VDDIO_DDR	-

4.3.3 初始化配置信号

下表提供了初始化配置信号的名称, 方向和描述。

内部上下拉约为 50KOhm。

表 4.4 初始化接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0_1/3_2_SYSRESEtN	AY44 EG61	I	系统复位信号, 该信号的低电平状态需要维持多于一个 SYSCLK 周期, 它可异步于 SYSCLK 信号。	VDDIO_1V8	-
DIE0/1/2/3_CHIP_CONF1G[6]	AW55 AV18 EJ27 EJ55	I	参考时钟选择 1'b1: 使用 SYSCLK 作为参考时钟 1'b0: 使用差分时钟作为参考时钟	VDDIO_1V8	下拉
DIE0/1/2/3_CHIP_CONF1G[5]	AT56 AY18 EJ29 EG53	I	差分时钟选择 1'b1: 使用 SYSCLK_I0p/n 作为差分输入 1'b0: 使用 SYSCLK_I1p/n 作为差分输入	VDDIO_1V8	上拉
DIE0/1/2/3_CHIP_CONF1G[4]	AV56 AW17 EG27 EJ53	I	使用 LCL8 位模式	VDDIO_1V8	下拉
DIE0/1/2/3_CHIP_CONF1G[3]	AY56 AU17 EK26 EF52	I	交换 LCL13 路由	VDDIO_1V8	下拉
DIE0/1/2/3_CHIP_CONF1G[2]	AY58 AW15 EG29	I	交换 LCL23 路由	VDDIO_1V8	下拉

	EH52				
DIE0/1/2/3_CHIP_CONFIG[1]	AV58 AU15 EF26 EK52	I	本地启动模式	VDDIO_1V8	下拉
DIE0/1/2/3_CHIP_CONFIG[0]	AT58 AV14 EH26 EK50	I	SE 功能使能	VDDIO_1V8	下拉
DIE0/1/2/3_CHIP_ID[0] DIE0_1_CHIP_ID[3:1] DIE3_2_CHIP_ID[3:1]	AW21 AT18 EG23 EG21 AT20 AV20 AY20 EF24 EJ23 EJ21	I	芯片号 单处理器时设置为 0，多处理器时按照 1.4 节的连接方式设置	VDDIO_1V8	下拉
DIE0_1_ICCC_EN[1:0] DIE3_2_ICCC_EN[1:0]	AW39 AW41 EG33 EJ33	I	多路一致性模式 2' b10: 单片模式 2' b11: 双片模式 其它: 保留	VDDIO_1V8	下拉

- **SYSRESETn**: 这个复位信号是唯一能复位整个龙芯 3C6000/D 处理器的信号。系统参考时钟必须在 SYSRESETn 释放前就保持稳定。SYSRESETn 的有效时间必须大于一个时钟周期。处理器内部的复位控制逻辑在 SYSRESETn 释放时才开始复位处理器。处理器内部复位将在 64K 个参考时钟周期后完成，之后复位处理才会被执行。
- **其它配置信号**: 定义了龙芯 3C6000/D 需要静态配置的信号，它在系统复位时必须保持稳定，而且在系统工作中不可修改。系统软件可以从相关的内部寄存器中读取部分引脚的对应值。

系统配置引脚的期望设置与内部上下拉的值一致时，可以悬空。但推荐的接法是保留对应反向上拉或下拉的电阻选焊不接，以方便调试使用。

4.3.4 低速接口信号

龙芯 3C6000/Q 处理器的低速 I/O 接口包括 SPI 总线、UART 总线、I2C 总线和 AVS 总线。引脚的驱动能力可通过寄存器配置为 17mA 至 35mA 区间，具体参考用户手册。

SPI 总线连接 SPI flash，用于系统启动。SPI 控制器具有以下特性：

- 全双工同步串口数据传输
- 支持到 4 个的变长字节传输
- 主模式支持
- 双缓冲接收器

- 极性和相位可编程的串行时钟
- 可在等待模式下对 SPI 进行控制
- 可支持处理器通过 SPI 启动
- 可支持双线、四线模式

UART 控制器具有以下特性：

- 全双工异步数据接收/发送
- 可编程的数据格式
- 16 位可编程时钟计数器
- 支持接收超时检测
- 带仲裁的多中断系统
- 仅工作在 FIFO 方式
- 在寄存器与功能上兼容 NS16550A

I2C 总线是由数据线 SDA 和时钟 SCL 构成的串行总线，可发送和接收数据。器件与器件之间进行双向传送，最高传送速率 400kbps。龙芯 3C6000/Q 中集成的 I2C 控制器既可以作为主设备，也可以作为从设备，这两种模式之间通过配置内部寄存器进行切换。

AVS 总线用于专用电源芯片的电压控制以及状态监测，相比 I2C 总线有着更高的带宽和更短的延迟。

I2C、UART、AVS 接口不使用时可以悬空。

这些低速 I/O 接口包含的信号如下。SPI 直接连接 Flash 芯片，无需上拉。

表 4.5 SPI 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1/2/3_SPI_SC K	AY68 AT32 EH30 EF44	0	SPI 总线时钟	VDDIO_1V8	无
DIE0/1/2/3_SPI_SD 0	AU65 AY36 EK30 EK44	IO	SPI 总线数据输出	VDDIO_1V8	上拉
DIE0/1/2/3_SPI_SD I	AW65 AU39 EF30 EK46	IO	SPI 总线数据输入	VDDIO_1V8	上拉
DIE0/1/2/3_SPI_WP N	AU67 AT36 EH32 EH46	IO	SPI 总线写保护	VDDIO_1V8	上拉
DIE0/1/2/3_SPI_H0 LDN	AV68 AY38 EF32 EF46	IO	SPI 总线保持	VDDIO_1V8	上拉
DIE0/1/2/3_SPI_CS	AW67	0	SPI 片选信号	VDDIO_1V8	无

N*	AV36 EK32 EH44				
----	----------------------	--	--	--	--

*. 如需连接多个 SPI 设备，可复用 GPIO0-1 作为 2 个额外的 CSn 片选信号。

表 4.6 UART 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1/2/3_UART0_RXD	AT42 AT38 EJ35 EH62	I	串口数据输入	VDDIO_1V8	无
DIE0/1/2/3_UART0_TXD	AV42 AV38 EG35 EK62	O	串口数据输出	VDDIO_1V8	无

*. UART1 复用 GPIO2-9

表 4.7 I2C 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1/2/3_I2C0_SCL	AV70 AW27 EG15 EJ47	I/O	I2C 总线 0 时钟	VDDIO_1V8	无
DIE0/1/2/3_I2C0_SDA	AY70 AU27 EJ15 EG47	I/O	I2C 总线 0 数据	VDDIO_1V8	无
DIE0/1/2/3_I2C1_SCL	AU53 AT26 EF42 EJ49	I/O	I2C 总线 1 时钟	VDDIO_1V8	无
DIE0/1/2/3_I2C1_SDA	AU55 AV26 EH42 EG49	I/O	I2C 总线 1 数据	VDDIO_1V8	无
DIE0/3_I2C2_SCL	AY52 EH50	I/O	I2C 总线 2 时钟	VDDIO_1V8	无
DIE0/3_I2C2_SDA	AW53 EF50	I/O	I2C 总线 2 数据	VDDIO_1V8	无

表 4.8 AVS 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/2_AVS_CLK	AT70 EK14	O	AVS 总线时钟	VDDIO_1V8	无
DIE0/2_AVS_MDATA	AU71 EF14	O	AVS 总线发送数据	VDDIO_1V8	无
DIE0/2_AVS_SDATA	AW71 EH14	I	AVS 总线接收数据	VDDIO_1V8	无

4.3.5 中断信号

龙芯 3C6000/Q 处理器的引脚中断包括 1 个不可屏蔽中断（NMI_n），16 个 GPIO 中断。此外，处理器还支持消息中断（MSI），通过 PCI 接口传递到处理器。下表显示了引脚中断信号的名称、方向和描述。

GPIO 中断可以选择路由到处理器核中断引脚的 INTO-3 四根中断中的任意一个。有关中断的详细说明请参考使用手册的中断部分。

NMI_n 信号不用时可悬空。

下表内部上下拉约为 50KOhm。

表 4.9 引脚中断信号描述

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0_1/3_2_NM In	AW29 EH24	I	不可屏蔽外部中断信号，该信号会直接中断处理器，且不可屏蔽	VDDIO_1V8	上拉

4.3.6 JTAG 接口信号

龙芯 3C6000/Q 提供了 JTAG 调试接口，用于系统调试。

JTAG 接口不用时可悬空，但推荐连出以提供系统调试功能。

下表提供了 JTAG 信号的名称，方向和描述。其中内部上下拉约为 50KOhm。

表 4.10 JTAG 接口信号

信号名称	引脚标号	输入/输出	描述	电压域	内部上下拉
DIE0/1/2/3_TDI	AU35 AT30 EH36 EK36	I	JTAG 串行扫描数据输入。	VDDIO_1V8	无
DIE0/1/2/3_TDO	AU33 AY32 EG39 EK38	O	JTAG 串行扫描数据输出。	VDDIO_1V8	无
DIE0_1/3_2_TMS	AV32 EF36	I	JTAG 命令，指示输入的串行数据是一个命令。	VDDIO_1V8	无
DIE0_1/3_2_TRST _n	AW35 EG41	I	JTAG 重启信号。	VDDIO_1V8	下拉
DIE0_1/3_2_TCK	AU29 EF38	I	JTAG 串行扫描时钟。	VDDIO_1V8	下拉
DIE0_1_TSEL[1:0] DIE3_2_TSEL[1:0]	AY30 AW33 EJ39 EJ41	I	JTAG 功能选择： 2' b00: LA464 JTAG 2' b01: JTAG	VDDIO_1V8	2' b00

4.3.7 时钟信号

龙芯 3C6000/Q 时钟相关信号参见下表。处理器时钟信号包括功能参考时钟和测试时钟。测试时钟为 TESTCLK。功能参考时钟可由多个不同的输入进行选择，包括 SYSCLK，差分时钟 SYSCLK_I0p/n、差分时钟 SYSCLK_I1p/n。此外还提供了一组参考时钟输出 SYSCLK_0p/n。内部所有时钟都通过参考时钟产生，具体的时钟频率由软件配合设置。

SYSCLK 或 SYSCLK_I0p/n，SYSCLK_I1p/n 中必须有一组连接。推荐使用 SYSCLK_I0p/n。

表 4.11 时钟及配置信号

信号名称	引脚标号	输入/输出	频率 (MHz)	描述	电压域
DIE0/1/2/3_SYSCLK	AU41 AY42 EG17 EK42	I	100	系统输入单端参考时钟。 CHIP_CONFIG[6]上拉时使用。	VDDIO_1V8
DIE0_PRG_SYSCLK_I0p/n	CD76 CE77	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5] 上拉时使用。	VDDZ1V8PRG
DIE1_PRG_SYSCLK_I0p/n	BV76 BW77	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5] 下拉时使用。	VDDZ1V8PRG
DIE1_PRG_SYSCLK_0p/n	CA77 CB76	O	100	系统输出差分参考时钟。	VDDZ1V8PRG
DIE3_PRG_SYSCLK_I0p/n	DB76 DA77	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5] 上拉时使用。	VDDZ1V8PRG
DIE2_PRG_SYSCLK_I0p/n	DH76 DG77	I	100	系统输入差分参考时钟。 CHIP_CONFIG[6]下拉且 CHIP_CONFIG[5] 下拉时使用。	VDDZ1V8PRG
DIE2_PRG_SYSCLK_0p/n	DE77 DD76	O	100	系统输出差分参考时钟。	VDDZ1V8PRG
DIE0_1/3_2_TESTCLK	AV30 EH38	I	25	测试时钟，功能模式下需要下拉。	VDDIO_1V8

4.3.8 GPIO 信号

龙芯 3C6000/Q 中提供多个 GPIO 供系统使用，且绝大部分进行了复用。GPIO 在芯片复位时即为 GPIO 功能，默认为输入状态，不驱动 IO。

GPIO 不用时可悬空。

部分 GPIO 引脚可复用为两种不同的功能，在不同的工作模式下使用。其中复用功能 1 主要作为 PCIE 接口的 RESETn 和 PRESENTn 使用，可通过软件与特定的 PCIE 控制器搭配使用。

此外，通过寄存器设置，可以将 GPIO 配置为中断输入功能，并可以设置其中断电平，设置方法请参考使用手册中的 GPIO 相关章节。

GPIO 引脚的驱动能力可通过寄存器配置为 17mA 至 35mA 区间，默认为最低驱动。

表 4.12 GPIO 信号

引脚名称	引脚标号	复用功能 0	复用功能 1	复位状态	电压域
DIE0_GPIO02	AU59	UART1_RXD	PCIE_RESETh2	输入高阻	VDDIO_1V8
DIE0_GPIO03	AW59	UART1_TXD	PCIE_RESETh3	输入高阻	VDDIO_1V8
DIE0_GPIO04	AU61	UART1_RTS	PCIE_PRESENTn0	输入高阻	VDDIO_1V8
DIE0_GPIO05	AW61	UART1_CTS	PCIE_PRESENTn1	输入高阻	VDDIO_1V8
DIE0_GPIO10	AT62	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO11	AV62	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO12	AY62	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO13	AT64	-	-	输入高阻	VDDIO_1V8
DIE0_GPIO14	AV64	PROCHOTn	-	输入高阻	VDDIO_1V8
DIE0_GPIO15	AY64	THERMTRIPn	-	输入高阻	VDDIO_1V8
DIE1_GPIO02	AY26	UART1_RXD	PCIE_RESETh2	输入高阻	VDDIO_1V8
DIE1_GPIO03	AY24	UART1_TXD	PCIE_RESETh3	输入高阻	VDDIO_1V8
DIE1_GPIO04	AV24	UART1_RTS	PCIE_PRESENTn0	输入高阻	VDDIO_1V8
DIE1_GPIO05	AT24	UART1_CTS	PCIE_PRESENTn1	输入高阻	VDDIO_1V8
DIE1_GPIO12	AW23	-	-	输入高阻	VDDIO_1V8
DIE1_GPIO13	AU23	SCNT_RSTN	-	输入高阻	VDDIO_1V8
DIE1_GPIO14	AU21	PROCHOTn	-	输入高阻	VDDIO_1V8
DIE3_GPIO02	EG55	UART1_RXD	PCIE_RESETh2	输入高阻	VDDIO_1V8
DIE3_GPIO03	EK56	UART1_TXD	PCIE_RESETh3	输入高阻	VDDIO_1V8
DIE3_GPIO04	EH56	UART1_RTS	PCIE_PRESENTn0	输入高阻	VDDIO_1V8
DIE3_GPIO05	EF56	UART1_CTS	PCIE_PRESENTn1	输入高阻	VDDIO_1V8
DIE3_GPIO10	EK58	-	-	输入高阻	VDDIO_1V8
DIE3_GPIO11	EH58	-	-	输入高阻	VDDIO_1V8
DIE3_GPIO12	EF58	-	-	输入高阻	VDDIO_1V8
DIE3_GPIO13	EJ59	-	-	输入高阻	VDDIO_1V8
DIE3_GPIO14	EG59	PROCHOTn	-	输入高阻	VDDIO_1V8
DIE3_GPIO15	EJ61	THERMTRIPn	-	输入高阻	VDDIO_1V8
DIE2_GPIO02	EJ17	UART1_RXD	PCIE_RESETh2	输入高阻	VDDIO_1V8
DIE2_GPIO03	EH18	UART1_TXD	PCIE_RESETh3	输入高阻	VDDIO_1V8
DIE2_GPIO04	EK18	UART1_RTS	PCIE_PRESENTn0	输入高阻	VDDIO_1V8

DIE2_GPIO05	EF18	UART1_CTS	PCIE_PRESENTn1	输入高阻	VDDIO_1V8
DIE2_GPIO12	EH20	-	-	输入高阻	VDDIO_1V8
DIE2_GPIO13	EK20	SCNT_RSTN	-	输入高阻	VDDIO_1V8
DIE2_GPIO14	EF20	PROCHOTn	-	输入高阻	VDDIO_1V8

GPIO13 复用为 SCNT_RSTn 时，用于复位处理器核的稳定时钟计数。在多路互连时配合 GPIO12 来实现系统的全局软件时钟同步使用。

此时，约定芯片 0 使用 GPIO12 来输出复位信号，其它所有芯片(包括芯片 0)使用 GPIO13 来输入复位信号。以四路为例，多路系统中主板必须按照以下方式进行连接：

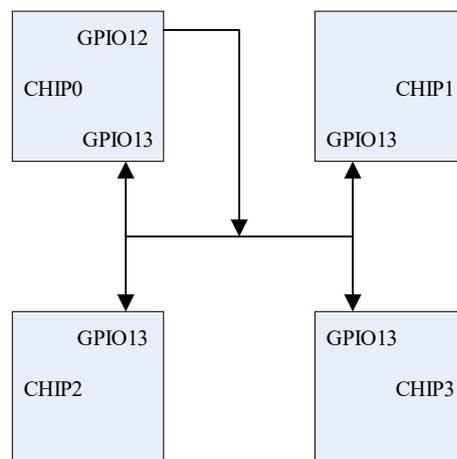


图 4.2 多路系统 GPIO 连接示意图

GPIO14 复用为 PROCHOTn 时。当作为输入，芯片受外部温度检测电路的控制，外部温度检测电路需要降低芯片温度时可以置 PROCHOTn 为 0，芯片接收到该低电平后可以采取降频措施，降频时的分频值由通过寄存器 prochn_freq_scale 设置。PROCHOTn 作为输出时，芯片可输出高温中断，通过 prochn_o_sel 寄存器从高温中断控制寄存器所设置的 4 个中断中选择一个作为对外发出的高温中断。

GPIO15 复用为 THERMTRIPn 时，作为输出，由芯片通过 thermtripn_o_sel 寄存器从高温中断控制寄存器所设置的 4 个中断中选择一个作为对外发出的高温中断。

4.3.9 测试控制信号

龙芯 3C6000/Q 芯片的测试控制信号用于区分芯片的实际工作状态。当芯片正常工作，测试功能被禁用。用于测试的控制信号为 DOTESTn 信号，运行在功能模式时需要进行上拉处理。

表 4.13 JTAG 接口信号

信号名称	引脚标号	输入/输出	描述	电源域	内部上下拉
DIE0_1/3_2_ DOTESTn	AT14 EF62	I	DOTESTn=0, 芯片处于测试模式; DOTESTn=1, 芯片处于正常功能模式。	VDDIO_1V8	上拉

4.3.10 电源地引脚

表 4.14 电源引脚

电源域	描述	引脚名称	引脚标号
VDDN	处理器核数字电源	VDDN	见附录五
VDDP	处理器核外围数字电源	VDDP	见附录五
VDDIO_1V8	处理器 IO 电源	VDDIO_1V8	见附录五
VDDIO_DDR	DDR 通道 IO 电源	VDDIO_DDR_01 VDDIO_DDR_23	见附录五
VDD_PHY_DDR	DDRPHY 电源	VDD_PHY_DDR_01 VDD_PHY_DDR_23	见附录五
VDD_PCIE	PCIE IO 电源	VDD_PCIE_1V0 VDD_PCIE_1V8	见附录五
PLL_MEM	MEM PLL 电源	VDDZ1V2MEMOPLL VDDZ1V2MEM1PLL	见附录五
PLL_PCIE	PCIE PLL 电源	VDDZ1V2PCIEOPLL VDDZ1V2PCIE1PLL	见附录五
SMALL	SENS 电源	SENS_VDDN SENS_VDDP VDDZ1V8PRG	见附录五
VSS	地平面	VSS VSSZ1V2MEMOPLL VSSZ1V2MEM1PLL VSSZ1V2PCIEOPLL VSSZ1V2PCIE1PLL SENS_VSSN SENS_VSSP VSSZ1V8PRG	见附录五

4.4 引脚复用关系

龙芯 3C6000/Q 中，仅 GPIO 引脚与其它功能存在复用关系，详见 4.3.8 节说明。

5. 功能及接口说明

5.1 PCIE 接口

龙芯 3C6000 中，根据型号不同，集成了不同个数硅片，每个硅片分别集成 64 位的 PCIE PHY 和 8 个 PCIE 控制器。

每个硅片上的 64 位 PCIE 分为 4 个独立的 x16 PHY，分别对应各个硅片接口的 PCIE0/1/2/3。其中 PCIE1/2/3 在不同的情况下可以与 LCL 相复用。

当需要连接桥片时，使用 PCIE0（低 8 位）作为桥片接口。不需要连接桥片时，PCIE0（低 8 位）同样可以作为普通 PCIE 桥使用。

在不同的工作模式下，每个 x16 PHY 可以进行拆分，最多拆分为 4x4，但不同 PHY 的拆分方法在不同的模式下有所不同。

5.1.1 接口特性

PCIE 接口特性包括：

- 兼容 PCIE Gen 1/2/3/4
- 共 64 个 lane，分为 4 组 x16，在此基础上还可进一步拆分使用
- 片内集成 8 个控制器，最多支持 8 设备连接
- PCIE0 支持桥片连接模式和设备连接模式，其它 PCIE 接口支持设备连接模式
- PCIE1/2/3 可分别复用为 LCL1/2/3，作为片间互连使用
- 支持极性反转
- 支持线序反转

5.1.2 模式配置

每个硅片 PCIE 与 LCL 模式的配置主要通过 ICCC_EN 引脚进行：

- ICCC_EN[1:0]为 2'b00：单硅片模式，硬件默认为 PCIE 模式
- ICCC_EN[1:0]为 2'b01：硬件默认为 PCIE 模式，其中 PCIE1/2 可通过软件配置为 LCL 模式；

- ICCC_EN[1:0]为2'b10: PCIE1/2为LCL模式; 或者通过CHIP_CONFIG[3]上拉, 将PCIE2/3设置为LCL模式; 或者通过CHIP_CONFIG[2]上拉, 将PCIE1/3设置为LCL模式;

- ICCC_EN[1:0]为2'b11: PCIE1/2/3为LCL模式。

其中工作模式说明如下表:

表 5.1 PCIE 接口模式配置

ICCC_EN	2'b00	2'b01	2'b10			2'b11
CHIP_CONFIG[3:2]	-	-	2'b00	2'b01	2'b10	-
Dx_PCIE0	PCIE	PCIE	PCIE	PCIE	PCIE	PCIE
Dx_PCIE1	PCIE	PCIE (可配置 LCL)	LCL	LCL	PCIE	LCL
Dx_PCIE2	PCIE	PCIE (可配置 LCL)	LCL	PCIE	LCL	LCL
Dx_PCIE3	PCIE	PCIE	PCIE	LCL	LCL	LCL

作为PCIE接口时, 每个x16还可以拆分使用, 其可能的拆分模式如下表, 其中标注为“二选一”的只能选用其中一种。

表 5.2 PCIE 拆分模式

控制器	PHY0 0-3	PHY0 4-7	PHY0 8-11	PHY0 12-15	PHY1 0-3	PHY1 4-7	PHY1 8-11	PHY1 12-15	PHY2 0-7	PHY2 8-15	PHY3 0-7	PHY3 8-15
CTRL 0	黄色	黄色	黄色	黄色								
CTRL 1					绿色	绿色	绿色	绿色				
CTRL 2		二选一							二选一	蓝色		
CTRL 3						二选一					二选一	橙色
CTRL 4			红色	红色								
CTRL 5							黄色	黄色				
CTRL 6				二选一						二选一		
CTRL 7								二选一				二选一

5.1.3 系统配置模式

龙芯 3C6000 有多种不同的工作模式。在不同模式下 PCIE 可配置的模式有所不同, 以下分别说明。

(1) 全 PCIE 模式

LS3C6000/S 单路、LS3C6000/D 单路单连工作模式下, 4 个 PCIE 接口全部可用, 控制器可使用模式如下。其中标注为“二选一”的只能选用其中一种。

表 5.3 全 PCIE 工作模式

控制器	PHY0 0-3	PHY0 4-7	PHY0 8-11	PHY0 12-15	PHY1 0-3	PHY1 4-7	PHY1 8-11	PHY1 12-15	PHY2 0-7	PHY2 8-15	PHY3 0-7	PHY3 8-15
CTRL 0	黄色	黄色	黄色	黄色								
CTRL 1					绿色	绿色	绿色	绿色				
CTRL 2									蓝色	蓝色		

CTRL 3													
CTRL 4													
CTRL 5													
CTRL 6													
CTRL 7													

由于 PCIE 是按组组织的，两个 PCIE Group 的复用选择方式也相互独立。

表 5.4 全 PCIE 时 PCIE Group0 工作模式

PCIE 接口	第一配置	第二配置
PCIE 0	x8+x8	x8+x4+x4/x8+x8
PCIE 2	x16/x8+x8	x16

表 5.5 全 PCIE 时 PCIE Group1 工作模式

PCIE 接口	第一配置	第二配置
PCIE 1	x16/x8+x8	x16/x8+x4+x4/x8+x8
PCIE 3	x16/x8+x8	x16

(2) LCL1 互连模式

LS3C6000/D 单路双连工作模式下，如果选用 LCL1 作为第二互连通道，则相应硅片上除了 PCIE1 之外的其它的 3 个 PCIE 接口可用，控制器可使用模式如下。其中标注为“二选一”的只能选用其中一种。

表 5.6 LCL1 互连时的 PCIE 复用模式

控制器	PHY0 0-3	PHY0 4-7	PHY0 8-11	PHY0 12-15	PHY1 0-3	PHY1 4-7	PHY1 8-11	PHY1 12-15	PHY2 0-7	PHY2 8-15	PHY3 0-7	PHY3 8-15
CTRL 0												
CTRL 1												
CTRL 2												
CTRL 3												
CTRL 4												
CTRL 5												
CTRL 6												
CTRL 7												

由于 PCIE 是按组组织的，每个硅片上两个 PCIE Group 的复用选择方式也相互独立。

表 5.7 LCL1 互连时 PCIE Group0 工作模式

PCIE 接口	第一配置	第二配置
PCIE 0	x8+x8	x8+x4+x4/x8+x8
PCIE 2	x16/x8+x8	x16

表 5.8 LCL1 互连时 PCIE Group1 工作模式

PCIE 接口	第一配置
PCIE 1	-
PCIE 3	x16/x8+x8

(3) LCL2 互连模式

LS3C6000/D 单路双连工作模式下，如果选用 LCL2 作为第二互连通道，则相应硅片上除了 PCIE2 之外的其它的 3 个 PCIE 接口可用，控制器可使用模式如下。其中标注为“二选一”的只能选用其中一种。

表 5.9 LCL2 互连时 PCIE 复用模式

控制器	PHY0 0-3	PHY0 4-7	PHY0 8-11	PHY0 12-15	PHY1 0-3	PHY1 4-7	PHY1 8-11	PHY1 12-15	PHY2 0-7	PHY2 8-15	PHY3 0-7	PHY3 8-15
CTRL 0	黄色	黄色	黄色	黄色					灰色	灰色		
CTRL 1					绿色	绿色	绿色	绿色	灰色	灰色		
CTRL 2		蓝色							灰色	灰色		
CTRL 3									灰色	灰色	橙色	橙色
CTRL 4			红色	红色					灰色	灰色		
CTRL 5						黄色	黄色	黄色	灰色	灰色		
CTRL 6				浅棕色					灰色	灰色		
CTRL 7								二选一	灰色	灰色		二选一

由于 PCIE 是按组组织的，每个硅片上两个 PCIE Group 的复用选择方式也相互独立。

表 5.10 LCL2 互连时 PCIE Group0 工作模式

PCIE 接口	第一配置
PCIE 0	x16/x8+x4+x4/x8+x8/x4+x4+x4+x4
PCIE 2	-

表 5.11 LCL2 互连时 PCIE Group1 工作模式

PCIE 接口	第一配置	第二配置
PCIE 1	x16/x8+x8	x16/x8+x4+x4/x8+x8
PCIE 3	x16/x8+x8	x16

(4) LCL1/2 互连模式

LS3C6000/S 双路、LS3C6000/D 单路三连和双路、LS3C6000/Q 单路工作模式下，PCIE1 与 PCIE2 被设置为 LCL 模式，PCIE0 与 PCIE3 接口可用，控制器可配置模式如下。

表 5.12 LCL1/2 互连 PCIE 复用模式

控制器	PHY0 0-3	PHY0 4-7	PHY0 8-11	PHY0 12-15	PHY1 0-3	PHY1 4-7	PHY1 8-11	PHY1 12-15	PHY2 0-7	PHY2 8-15	PHY3 0-7	PHY3 8-15
CTRL 0	黄色	黄色	黄色	黄色					灰色	灰色		
CTRL 1									灰色	灰色		
CTRL 2		蓝色							灰色	灰色		
CTRL 3									灰色	灰色	橙色	橙色
CTRL 4			红色	红色					灰色	灰色		
CTRL 5									灰色	灰色		
CTRL 6				浅棕色					灰色	灰色		
CTRL 7									灰色	灰色		绿色

此时两组 PCIE 的可用模式比较确定，如下所示：

表 5.13 LCL1/2 互连 PCIE Group0 工作模式

PCIE 接口	第一配置
PCIE 0	x16/x8+x8/x8+x4+x4/x4+x4+x4+x4
PCIE 2	-

表 5.14 LCL1/2 互连 PCIE Group1 工作模式

PCIE 接口	第一配置
PCIE 1	-
PCIE 3	x16/x8+x8

需要注意的是，将 CHIP_CONFIG[3] 上拉可以交换 LCL1 和 LCL3 的使用，或者将 CHIP_CONFIG[2] 上拉可以交换 LCL2 和 LCL3 的使用。此时 LCL1 或 LCL2 将与 PCIE3 复用，也就是说 PCIE3 因为作为 LCL1/2 无法使用 PCIE 功能，而 PCIE1/2 则可作为 PCIE 使用。这样做的好处是 PCIE1 的拆分用法更加灵活，或者主板连接更加方便。

需要注意的是，LS3C6000/S 双路默认使用 LCL2（PCIE2）进行互连，LCL1（PCIE1）此时虽然不用也不能作为 PCIE 接口使用。

(5) 全互连模式

LS3C6000/D 四路、LS3C6000/Q 双路工作模式下，PCIE1/2/3 都被设置为 LCL 模式，只有 PCIE0 可用，控制器可配置模式如下。

表 5.15 全互连 PCIE 复用模式

控制器	PHY0 0-3	PHY0 4-7	PHY0 8-11	PHY0 12-15	PHY1 0-3	PHY1 4-7	PHY1 8-11	PHY1 12-15	PHY2 0-7	PHY2 8-15	PHY3 0-7	PHY3 8-15
CTRL 0	黄色	黄色	黄色	黄色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 1	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 2	灰色	蓝色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 3	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 4	灰色	灰色	红色	红色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 5	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 6	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色
CTRL 7	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色	灰色

此时只有 PCIE 0 的可用，模式配置如下所示：

表 5.16 全互连 PCIE Group0 工作模式

PCIE 接口	第一配置
PCIE 0	x16/x8+x8/x8+x4+x4/x4+x4+x4+x4
PCIE 2	-

5.2 DDR 接口

龙芯 3C6000 处理器内部集成的内存控制器的设计遵守 DDR4 SDRAM 的行业标准 (JESD79-4)。

5.2.1 内存控制器功能概述

龙芯 3C6000 处理器中，每个内存控制器支持最大 4 个 CS，其中每 2 个 CS 可以对应一个内存插槽，每个控制器最多支持两个内存插槽，每个处理器最多支持八个内存插槽。

龙芯 3C6000 处理器在具体选择使用不同内存芯片类型时，可以调整控制器参数设置进行支持，能支持各种容量大小的内存条。

CPU 发送的内存请求物理地址可以根据控制器内部不同的配置进行多种不同的地址映射。

龙芯 3C6000 处理器所集成的内存控制电路只接受来自处理器或者外部设备的内存读/写请求，在所有的内存读/写操作中，内存控制电路处于从设备状态。

龙芯 3C6000 处理器中内存控制器具有如下特征：

- 接口上命令、读写数据全流水操作
- 内存命令合并、排序提高整体带宽
- 配置寄存器读写端口，可以修改内存设备的基本参数
- 内建动态延迟补偿电路 (DCC)，用于数据的可靠发送和接收
- ECC 功能可以对数据通路上的 1 位和 2 位错误进行检测，并能对 1 位错进行自动纠错
- 支持内存地址镜像功能
- 支持 RDIMM、UDIMM、SODIMM 以及贴片等不同内存形态
- 支持 x4、x8、x16 颗粒
- 支持 400-800MHz 内部工作频率
- 最高支持 DDR4-3200

5.2.2 初始化操作

内存控制器必须经过软件初始化之后，才可以正常使用，以下为对控制器进行初始化的具体方法。

初始化操作由软件向寄存器 Init_start (0x010) 写入 1 时开始，在设置 Init_start 信号之前，必须将其它所有寄存器设置为正确的值。

软硬件协同的 DRAM 初始化过程如下：

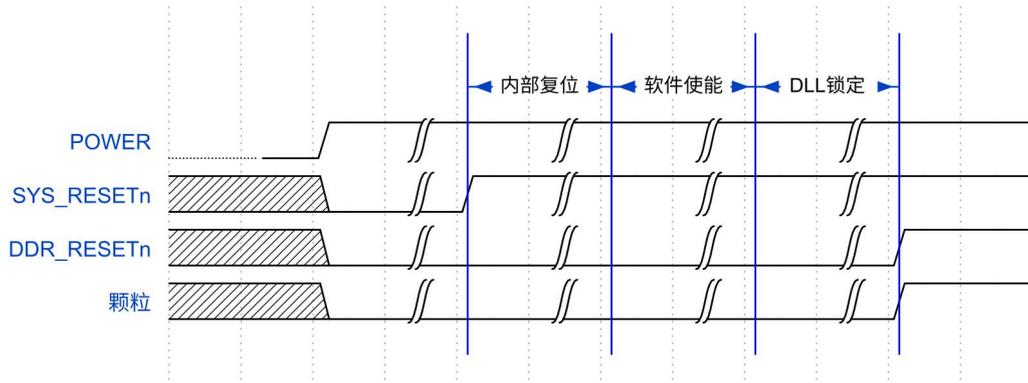
- (1) 软件向所有的寄存器写入正确的配置值，但是 Init_start (0x010) 在这一过程中必须保持为 0；
- (2) 软件将 Init_start (0x010) 设置为 1，这将导致硬件初始化的开始；
- (3) PHY 内部开始初始化操作，DLL 将尝试进行锁定操作。如果锁定成功，则可以从 Dll_init_done (0x030) 读出对应状态，并可以从 Dll_value_ck (0x030) 读写当前锁定延迟线个数；如果锁定不成功，则初始化不会继续进行（此时可以通过设置 Dll_bypass (0x030) 使得初始化继续执行）；
- (4) DLL 锁定（或者 bypass 设置）之后，控制器将根据对应 DRAM 的初始化要求向 DRAM 发出相应的初始化序列，例如对应的 MRS 命令，ZQCL 命令等等；
- (5) 软件可以通过采样 Dram_init (0x010) 寄存器来判断内存初始化操作是否完成。

5.2.3 复位引脚的控制

为了在 STR 等状态下更加简单地控制复位引脚，可以通过 pad_reset_po (0x808) 寄存器进行特别的复位引脚 (DDR_RESETh) 控制，主要的控制模式有两种：

- (1) 一般模式，pad_reset_po[1:0] = 2' b00。这种模式下，复位信号引脚的行为与一般的控制模式相兼容。主板上直接将 DDR_RESETh 与内存槽上的对应引脚相连。引脚的行为是：
 - 未上电时：引脚状态为低；
 - 上电时：引脚状态为低；
 - 控制器开始初始化时，引脚状态为高；
 - 正常工作时，引脚状态为高。

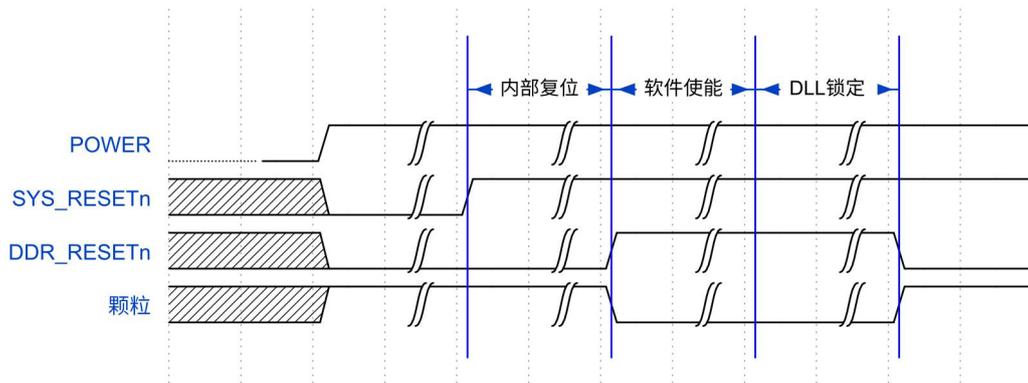
时序如下图所示：



(2) 反向模式， $\text{pad_reset_po}[1:0] = 2' \text{b}10$ 。这种模式下，复位信号引脚在进行内存实际控制的时候，有效电平与一般的控制模式相反。所以主板上需要将 DDR_RESETEn 通过反向器与内存槽上的对应引脚相连。引脚的行为是：

- 未上电时：引脚状态为低；
- 上电时：引脚状态为低；
- 控制器开始配置时：引脚状态为高；
- 控制器开始初始化时：引脚状态为低；
- 正常工作时：引脚状态为低。

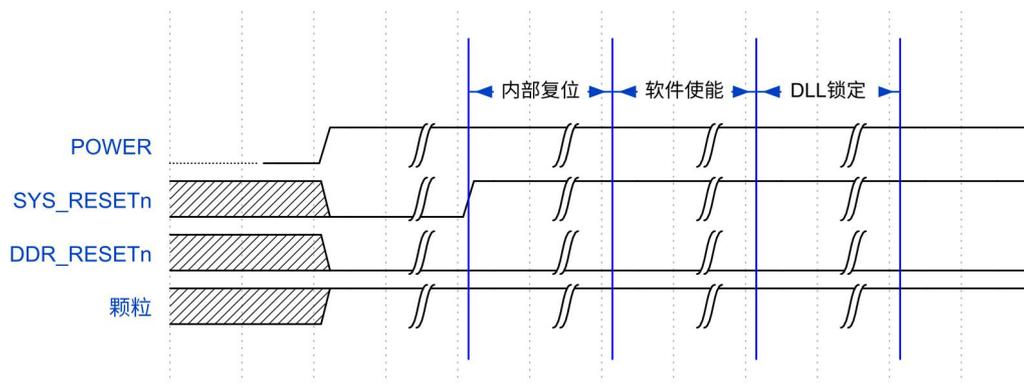
时序如下图所示：



(3) 复位禁止模式， $\text{pad_reset_po}[1:0] = 2' \text{b}01$ 。这种模式下，复位信号引脚在整个内存工作期间，保持低电平。所以主板上需要将 DDR_RESETEn 通过反向器与内存槽上的对应引脚相连。引脚的行为是：

- 始终为低。

时序如下图所示：



由后两种复位模式相配合，就可以直接在使用内存控制器的复位信号的情况下实现 STR 控制。当整个系统从关闭状态下启动时，使用（2）中的方法来使用内存条正常复位并开始工作。当系统从 STR 中恢复的时候，使用（3）中的方法来重新配置内存条，使得在不破坏内存条原有状态的条件上使其重新开始正常工作。

6. 芯片启动及初始化

6.1 引导启动说明

龙芯 3C6000 支持本地启动和全局启动两种不同的启动方式。

本地启动是指从本芯片的 SPI Flash 接口进行取指启动。

全局启动是指多片互连时其它处理器芯片从 0 号处理器的 SPI Flash 取指启动。

本地启动或全局启动是通过配置引脚 CHIP_CONFIG[1] 进行设置的。

0 号处理器无论配置为何值，都只从本地启动；其它处理器在 CHIP_CONFIG[1] 下拉时为全局启动，上拉时为本地启动。

多片互连时，设置为本地启动的芯片必须外接 SPI Flash，SPI Flash 一般与 0 号处理器所连接的 Flash 内容一致。使用本地启动模式，能够减少各个处理器核在启动取指时的冲突情况，减少启动时间。

6.2 上电配置说明

上电配置引脚包括 DOTESTn、ICCC_EN、CHIP_ID、CHIP_CONFIG。

这些静态配置信号在系统复位时必须保持稳定，而且在系统工作中不可修改。系统软件可以从相关的内部寄存器中读取部分引脚的对应值。

一种推荐的设置值如下：

表 6.1 上电配置引脚

引脚	设置	说明
DOTESTn	上拉	功能模式
ICCC_EN[1:0]	多路一致性模式 2' b00: 单硅片模式 2' b01: 双硅片模式 2' b10: 四硅片模式 2' b11: 八硅片模式	单片系统不需要跨片访问； 多片系统需要跨片访问。 需要注意的是，LS3C6000/S 双路互连需要设置为四硅片模式。
CHIP_ID[3:0]	根据每个处理器硅片连接拓扑结构的位置进行设置	必须与连接结构对应，不可随意设置。 需要注意的是，在 LS3C6000/S 双路互连时，主 CPU 设置为 4' b0000；另一个设置为 4' b0010
CHIP_CONFIG[6]	下拉	推荐使用差分参考时钟
CHIP_CONFIG[5]	上拉	推荐使用 SYSCLK_I0p/n 作为参考时钟

CHIP_CONFIG[4]	下拉	正常互连模式
CHIP_CONFIG[3]	下拉	不交换
CHIP_CONFIG[2]	下拉	不交换
CHIP_CONFIG[1]	下拉	全局启动，共享一个Flash
CHIP_CONFIG[0]	下拉	禁用SE功能

6.3 复位操作

龙芯 3C6000 的复位引脚为 SYSRESETn。

当处理器复位信号 SYSRESETn 被释放之前一段时间，相关的时钟，测试信号和初始化信号都必须已经稳定有效。这些信号包括上一节提及的配置信号以及参考时钟：

- 当使用单端参考时钟时（CHIP_CONFIG[6]上拉时），SYSCLK
- 当使用差分参考时钟时（CHIP_CONFIG[6]下拉时），根据 CHIP_CONFIG[5] 选择 SYSCLK_I0p/n 或 SYSCLK_I1p/n
- 初始化信号 DOTESTn、ICCC_EN、CHIP_ID、CHIP_CONFIG

当 SYSRESETn 变高后，处理器内部的复位逻辑开始初始化芯片。SYSRESETn 应在电源稳定后保持至少 100ms 有效，以保证复位逻辑能可靠采样。此后 Core、DDR 和 PCIE 等时钟域相继初始化完成并根据配置引脚的输入去复位外部设备。

7. 时钟

7.1 时钟内部关系

龙芯 3C6000 内部的时钟关系及其控制方式如下表所示。

表中的 SYS_CLOCK 可以选择为单端的 SYSCLK 输入，也可以是差分的 SYSCLK_I0p/n 或 SYSCLK_I1p/n 输入，由 CHIP_CONFIG[6:5] 的值决定。

表 7.1 处理器内部时钟说明

时钟	时钟来源	倍频方式	分频控制	使能控制	时钟描述
Boot Clock	SYS_CLOCK	*1	不支持	不支持	SPI、UART、I2C、AVS 控制器时钟
Main Clock	SYS PLL	PLL 配置	不支持	不支持	SYS PLL 输出。 Node Clock、Core Clock、LA132 Clock 时钟源 Mem Clock、PCIE Clock、Stable Clock 可选时钟源
Node Clock	Main Clock	*1	支持	不支持	片上网络、共享缓存、结点时钟源
CoreX Clock	Main Clock	*1	支持	支持	CoreX 时钟
LA132 Clock	Main Clock	*1	支持	支持	LA132 时钟，软件需要保证分频后低于 1GHz
Stable Clock	SYS_CLOCK	*1	支持	支持	处理器核恒定计数器时钟
Mem0/1 Clock	MEM PLL0	PLL 配置	不支持	支持	内存控制器 0/1 时钟
	Main Clock	/2、/4、/8	不支持	支持	内存控制器 0/1 备选时钟
Mem2/3 Clock	MEM PLL1	PLL 配置	不支持	支持	内存控制器 2/3 时钟
	Main Clock	/2、/4、/8	不支持	支持	内存控制器 2/3 备选时钟
PCIE Group0 Clock	PCIE PLL0	PLL 配置	支持	不支持	PCIE 控制器 0/2/4/6 时钟
	Main Clock	/2、/4、/8	支持	不支持	PCIE 控制器 0/2/4/6 备选时钟
PCIE Group1 Clock	PCIE PLL1	PLL 配置	支持	不支持	PCIE 控制器 1/3/5/7 时钟
	Main Clock	/2、/4、/8	支持	不支持	PCIE 控制器 1/3/5/7 备选时钟

7.2 时钟需求

每个硅片包括以下参考时钟，其中 SYSCLK 或者 SYSCLK_I0p/n、SYSCLK_I1p/n 可被选为全芯片的参考时钟，由 CHIP_CONFIG[6:5] 进行选择，只需要使用这其中一个是即可，推荐使用 SYSCLK_I0p/n。系统中所有硅片的参考时钟需要同源。

无论是差分还是单端参考时钟，时钟频率必须为 100MHz。

表 7.2 参考时钟输入

信号名称	输入/输出	频率范围(MHz)	描述	电压域
SYSCLK	I	100	系统输入单端参考时钟	VDDE_IO
SYSCLK_I0p/n	I	100	系统输入差分参考时钟 0	VDDZ1V8PRG
SYSCLK_I1p/n	I	100	系统输入差分参考时钟 1	VDDZ1V8PRG
TESTCLK	I	-	测试时钟, 功能模式下外连下拉	VDDE_IO

7.2.1 单端时钟输入要求

SYSCLK 输入为 LVCOMS 类型, 电平 1.8v。驱动负载时要求如下表:

条件	说明	最小	典型	最大	单位
V	供电电压				
Vih	输入高电压	1.25			V
Vil	输入低电压			0.4	V
Cin	输入电容		2		pf
Tr	上升沿时间	1	2.2	3.6	V/ns
Tf	下降沿时间				
Duty Cycle	占空比	45%~55%			
Clockjitter	时钟抖动 (multiple output frequencies switching)		74		ps

7.2.2 差分时钟输入要求

3C6000 推荐使用差分时钟作为参考时钟输入。SYSCLK_I0p/n 和 SYSCLK_I1p/n 可选一组为参考时钟, 通过 CHIP_CONFIG[5] 进行选择, 输入为 LP-HCSL 类型。未被选用的时钟输入可悬空。

条件	说明	最小	典型	最大	单位
V	供电电压				
Vih	差分输入高点压	+150			mV
Vil	差分输入低电压			-150	mV
Vcross	差分交叉电电压	+250		+550	mV
Vmax	输入最高电压			+1.15	V
Vmin	输入最低电压	-0.3			V
Cin	输入电容		1		pf
Rising Edge Rate	上升沿速率	0.6		4	V/ns
Falling Edge Rate	下降沿速率	0.6		4	V/ns
Rise-Fall-Matching	上升/下降速率匹配			20%	
Duty Cycle	占空比	40%~60%			
TPERIOD AVG	非展频时钟平均周期误差	-300		+300	ppm

SSC-TPERIOD AVG	展频时钟平均周期误差	-300		+2800	ppm
TPERIOD ABS	绝对周期 (包括时钟抖动及展频调制)	9.847		10.203	ns
TJITTER RMS	RMS 时钟抖动			0.5	ps

7.2.3 差分时钟输出

3C6000 硅片提供了一组差分参考时钟输出 SYSCLK_0p/n, 该时钟与差分时钟输入使用同一电平标准。

7.3 频率配置

每个处理器硅片的主要时钟由三种 PLL 产生, 分别是 SYS PLL、两个 MEM PLL 和两个 PCIECTRL PLL。此外还需要由各个 PHY 中产生的用于总线数据发送接收的时钟。

SYS PLL、MEM PLL 和 PCIE CTRL PLL 可以由软件配置频率。在芯片复位后默认使用 SYS_CLOCK, 由软件对对应的 PLL 进行设置之后产生期望的频率并使用, 在系统运行过程中, 可以在满足要求的情况下随时更改。软件配置频率的具体配置方法请参考使用手册中的相关章节。

各个 PHY 中的频率由软硬件配合确定, 其配置方法同样可以参考使用手册中的相关章节。

芯片内其它时钟依赖于以上这些时钟, 由软件进行设置, 具体的配置方法请参考使用手册中的相关章节。

8. 电源管理

8.1 电源域

芯片各个电源域包括的电源引脚如下：

表 8.1 电源引脚说明

电源域	描述	引脚名称
VDDN	处理器核数字电源	VDDN
VDDP	处理器核外围数字电源	VDDP
VDDE_IO	处理器 IO 电源	VDDE_IO
VDDIO_DDR	DDR 通道 IO 电源	VDDIO_DDR_01 VDDIO_DDR_23
VDD_PHY_DDR	DDRPHY 电源	VDD_PHY_DDR_01 VDD_PHY_DDR_23
VDD_PCIE	PCIE IO 电源	VDD_PCIE_1V0 VDD_PCIE_1V8
PLL_MEM	MEM PLL 电源	VDDZ1V2MEMOPLL VDDZ1V2MEM1PLL
PLL_PCIE	PCIE PLL 电源	VDDZ1V2PCIEOPLL VDDZ1V2PCIE1PLL
SMALL	SENS 电源	SENS_VDDN SENS_VDDP VDDZ1V8PRG
VSS	地平面	VSS VSSZ1V2MEMOPLL VSSZ1V2MEM1PLL VSSZ1V2PCIEOPLL VSSZ1V2PCIE1PLL SENS_VSSN SENS_VSSP VSSZ1V8PRG

芯片对于上电顺序没有强制要求，推荐先上核心电压（VDDN、VDDP），再自低向高上其它电。

龙芯 3C6000 的工作电压范围较大，针对不同的质量等级或工作频率，其工作电压各有不同。无论何种工作电压，都应尽量将不同工作负载时的电源波动抑制在 $\pm 25\text{mV}$ 之内。

9. 热设计

9.1 热参数

表 9.1 芯片热阻参数

热阻	典型值(° C/W)
结壳热阻 (LS3C6000/S)	0.086
基底热阻 (LS3C6000/S)	0.275
结壳热阻 (LS3C6000/D)	0.012
基底热阻 (LS3C6000/D)	0.300
结壳热阻 (LS3C6000/Q)	
基底热阻 (LS3C6000/Q)	

9.2 TDP 信息

热设计功耗是在处理器基本频率下运行复杂测试集的平均功耗,为保障处理器运行的最小散热设计要求。为了更好抑制功耗,发挥处理器性能,建议参考 11.3 节中不同条件下的实测功耗增加设计裕量。

为了提高系统健壮性,建议使能相关固件提供的自动功耗控制机制,并进行合适的设置。

表 9.2 芯片热特性参数

参数	要求
TDP (LS3C6000/S)	150W
TDP (LS3C6000/D)	230W
TDP (LS3C6000/Q)	300W
Tj	85 ° C

9.3 扣合力参数

表 9.3 扣合力参数

型号	要求
LS3C6000/S	20KG
LS3C6000/D	35KG
LS3C6000/Q	20KG

9.4 焊接温度及焊接曲线

龙芯 3C6000/S 与龙芯 3C6000/Q 为 BGA 封装，焊接需符合以下要求。

表 9.4 无铅工艺的封装回流最大温度表

Package Thickness	Volume mm ³ < 350	Volume mm ³ 350 - 2000	Volume mm ³ > 2000
< 1.6 mm	260 ° C *	260 ° C *	260 ° C *
1.6 mm - 2.5 mm	260 ° C *	250 ° C *	245 ° C *
> 2.5 mm	250 ° C *	245 ° C *	245 ° C *

* Tolerance: The device manufacturer/supplier shall assure process compatibility up to and including the stated classification temperature at the rated MSL level

表 9.5 回流焊接温度分类表

Profile Feature		Pb-Free Assembly
Average ramp-up rate (T _{smax} to T _p)		3° C/second max.
Preheat	Temperature Min (T _{smin})	150 ° C
	Temperature Max (T _{smax})	200 ° C
	Time (T _{smin} to T _{smax}) (t _s)	60-180 seconds
Time maintained above	Temperature (T _L)	217 ° C
	Time (t _L)	60-150 seconds
Peak Temperature (T _p)		245° C
Time within 5° C of actual Peak Temperature (t _p) ²		20-40 seconds
Ramp-down Rate		6 ° C/second max.
Time 25° C to Peak Temperature		8 minutes max.

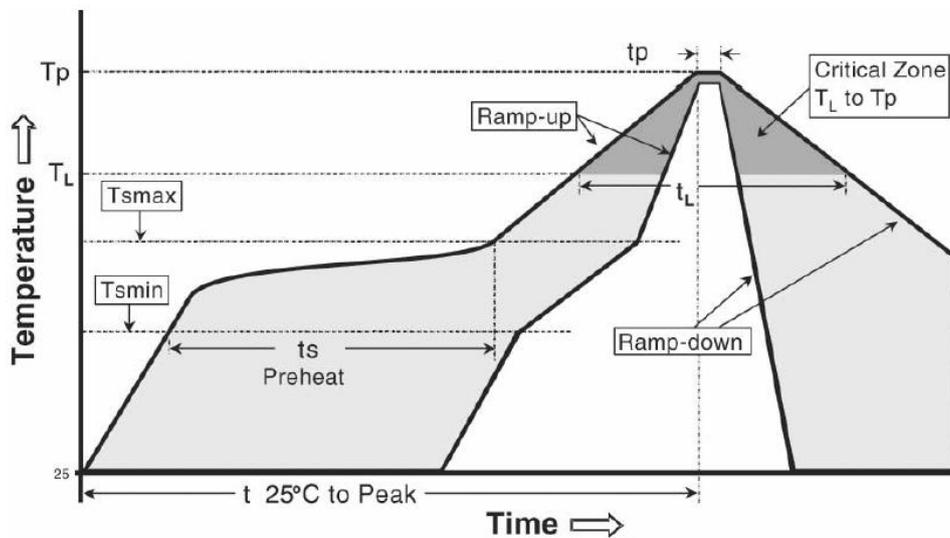


图 9.1 焊接回流曲线

10. 仿真模型

芯片的设计资料包括相关引脚的 IBIS 模型，可以通过硬件设计获取。

11. 电气特性

11.1 极限工作条件

表 11.1 绝对最大额定值

电源域	描述	引脚名称	Min.	Max.	Unit
VDDN	处理器核数字电源	VDDN	0.95	1.21	v
VDDP	处理器核外围数字电源	VDDP	0.99	1.21	v
VDDE_IO	处理器 IO 电源	VDDE_IO	1.71	1.89	v
VDDIO_DDR	DDR 通道 IO 电源	VDDIO_DDR_01	1.14	1.26	v
		VDDIO_DDR_23	1.14	1.26	v
VDD_PHY_DDR	DDRPHY 电源	VDD_PHY_DDR_01	0.99	1.21	v
		VDD_PHY_DDR_23	0.99	1.21	v
VDD_PCIE	PCIE IO 电源	VDD_PCIE_1V0	0.99	1.21	v
		VDD_PCIE_1V8	1.71	1.89	v
PLL_MEM	MEM PLL 电源	VDDZ1V2MEMOPLL	1.14	1.26	v
		VDDZ1V2MEM1PLL	1.14	1.26	v
		VSSZ1V2MEMOPLL	-	-	v
		VSSZ1V2MEM1PLL	-	-	v
PLL_PCIE	PCIE PLL 电源	VDDZ1V2PCIEOPLL	1.14	1.26	v
		VDDZ1V2PCIE1PLL	1.14	1.26	v
		VSSZ1V2PCIEOPLL	-	-	v
		VSSZ1V2PCIE1PLL	-	-	v
SMALL	SENS 电源	SENS_VDDN	0.95	1.21	v
		SENS_VDDP	0.99	1.21	v
		SENS_VSSN	-	-	v
		SENS_VSSP	-	-	v
		VDDZ1V8PRG	1.71	1.89	v
		VSSZ1V8PRG	-	-	v

ESD 等级：静电放电敏感度（ESD）：HBM-500V

表 11.2 芯片温度限额

参数	描述	最小值	最大值
Tabsolute storage	芯片在非工作条件下的绝对保存温度。超过该温度范围，可能造成芯片损坏。	-25℃	150℃
Tsustained storage	芯片在包装条件下的长时间存放温度范围。	-5℃	40℃
RHsustained storage	芯片在包装条件下的长时间存放湿度范围。	60%@24℃	
Tc	芯片在工作条件下的壳温范围。	0℃	70℃
Tj	芯片在工作条件下的结温范围。	0℃	85℃

11.2 典型工作条件

表 11.3 推荐的工作电源电压

电源域	引脚名称	描述	Min. (V)	TYP. (V)	Max. (V)	最大电流 (A)
VDDN	VDDN	Processor core power	0.95	-	1.21	200
VDDP	VDDP	Processor SOC power	0.99	1.15	1.21	30
VDDE_IO	VDDE_IO	Chip IO power	1.71	1.80	1.89	1
VDDIO_DDR	VDDIO_DDR_01	DDR module0/1 IO power	1.14	1.20	1.26	3
	VDDIO_DDR_23	DDR module2/3 IO power	1.14	1.20	1.26	3
VDD_PHY_DDR	VDD_PHY_DDR_01	DDR PHY0/1 power	0.99	1.15	1.21	合并至 VDDP
	VDD_PHY_DDR_23	DDR PHY2/3 power	0.99	1.15	1.21	
VDD_PCIE	VDD_PCIE_1V0	PCIE transceiver 1.0V power	0.99	1.15	1.21	10
	VDD_PCIE_1V8	PCIE Control 1.8V power	1.71	1.80	1.89	5
PLL_MEM	VDDZ1V2MEMOPLL	Memory0 PLL power	1.14	1.20	1.26	0.2
	VDDZ1V2MEM1PLL	Memory1 PLL power	1.14	1.20	1.26	
	VSSZ1V2MEMOPLL	Memory0 PLL ground	-	-	-	
	VSSZ1V2MEM1PLL	Memory1 PLL ground	-	-	-	
PLL_PCIE	VDDZ1V2PCIEOPLL	PLL1 1.2V power	1.14	1.20	1.26	0.2
	VDDZ1V2PCIE1PLL	PLL2 1.2V power	1.14	1.20	1.26	
	VSSZ1V2PCIEOPLL	PLL1 1.2V ground	-	-	-	
	VSSZ1V2PCIE1PLL	PLL2 1.2V ground	-	-	-	
SMALL	SENS_VDDN	VDDN Sense+ Output	0.95	-	1.21	
	SENS_VDDP	VDDP Sense+ Output	0.99	1.15	1.21	
	SENS_VSSN	VDDN Sense- input	-	-	-	
	SENS_VSSP	VDDP Sense- input	-	-	-	
	VDDZ1V8PRG	PRG module power	1.71	1.80	1.89	1
	VSSZ1V8PRG	PRG module ground	-	-	-	

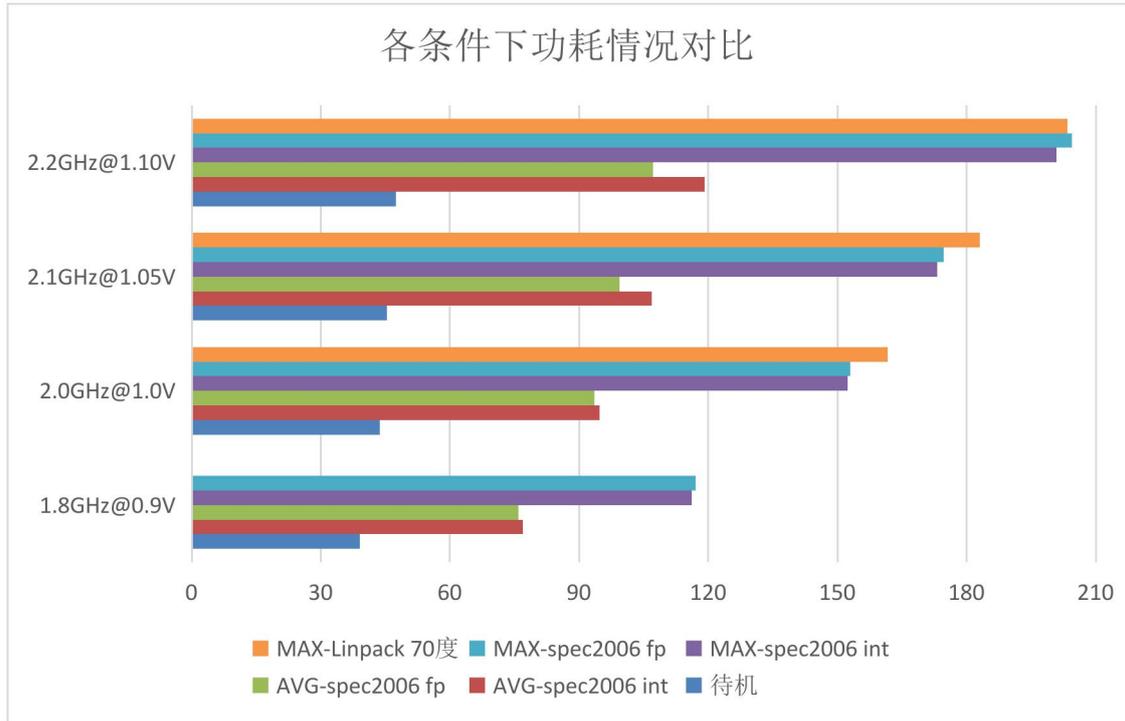
龙芯 3C6000 芯片不同版本芯片针对的工作环境、工作电压及实际功耗有所不同，不可相互替换。芯片在错误的工作电压下，可能会引起工作异常或使用寿命问题。在选用前必须明确对应的芯片分级。

11.3 功耗信息

11.3.1 不同场景应用功耗

在不同的壳温、电压、频率、负载组合下，对 LS3C6000/S 芯片的最大功耗和平均功耗进行了测试摸底，具体情况如下图所示。

图中未标注 70 度的功耗为常温条件。



11.3.2 各电压域最大功耗

壳温 70 度下，主频 2.2GHz，内存 DDR4-2400，在最大负载情况下（Linpack，与 SPEC CPU 浮点功耗接近），选用三颗芯片进行了功耗测试，测试过程中各个电压域的最大值如下表：

电压域	电压 (V)	芯片 1 (W)	2	3
PVDDN	1.1V	169.664	162.184	164.895
PVDDP	1.15V	19.3368	18.538	18.768
PVDDIO_DDR_01	5V	6.8875	6.8975	6.9475
PVDDIO_DDR_23	5V	6.8875	6.885	6.9475
PVDD_PCIE	1.0V	4.02875	4.125	4.145625
PVDD_PCIE	1.8V	0.68625	0.6975	0.70875
PVDDE_IO	1.8V	0.1548	0.1539	0.1548
PVDDZ_MEMO/1_PLL	1.2V	0.0438	0.0426	0.0444
PVDDZ_PCIE0/1_PLL	1.2V	0.0198	0.0222	0.0258
PVDD_PRG	1.8V	0.1125	0.07875	0.10125
总功耗 (W)		207.8217	199.62445	202.738625

需要注意的是，表中 VDDIO_DDR 域的测量点在主板电压转换之前（5V），包含了电源转换与内存条的开销。

11.4 电源时序

龙芯 3C6000 的上电时序并没有特殊要求，推荐先上 Core 电，再上 IO 电。

11.5 接口电气特性

11.5.1 PCIE 接口

PCIE 接口兼容 1/2/3/4，速率分别为 2.5/5/8/16Gbps。

11.5.2 DDR 接口

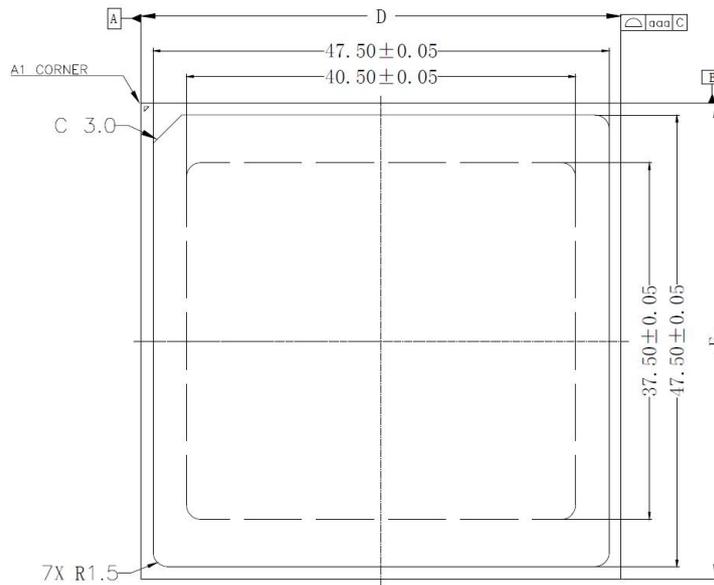
DDR 接口兼容 DDR4，符合 JESD79-4 标准。

12. 封装信息

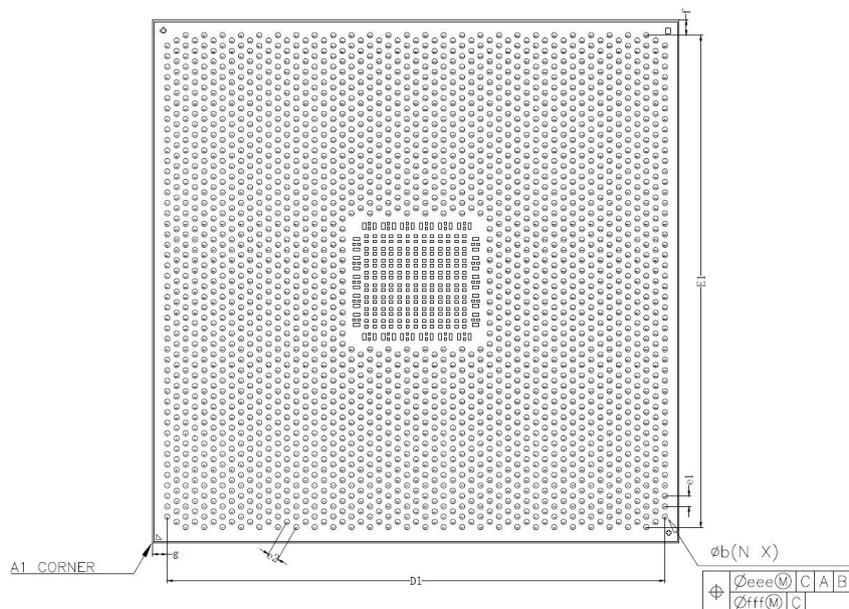
12.1 LS3C6000/S

12.1.1 封装尺寸

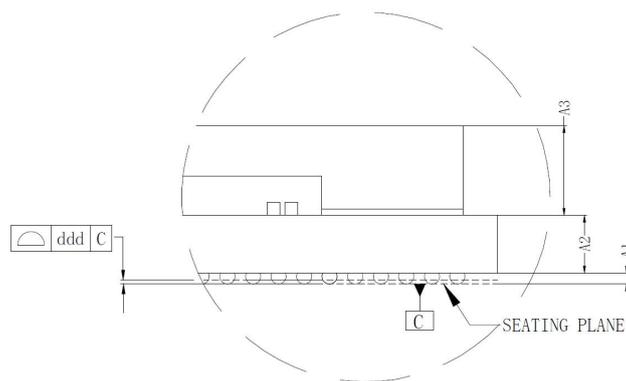
芯片尺寸为 50mm*50mm，采用 2422 引脚塑封 FCBGA 封装，封装尺寸如下图：



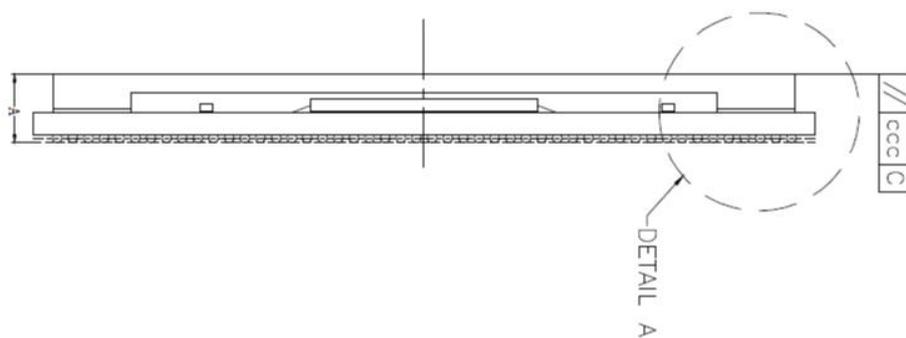
顶视图



底视图



Detail A



侧视图

COMMON DIMENSIONS

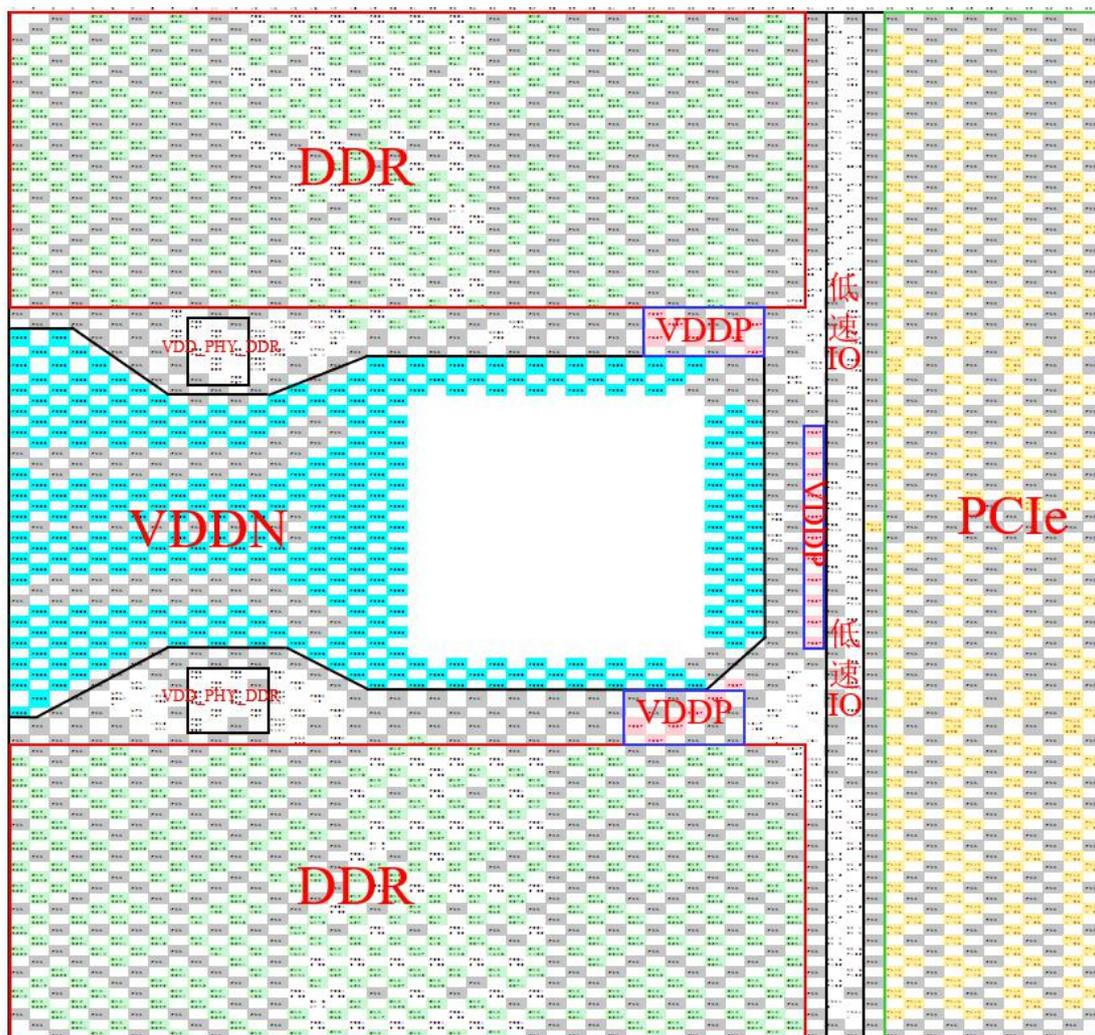
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	4.436	4.646	4.856
A1	0.384	0.484	0.584
A2	1.302	1.452	1.602
D	49.900	50.000	50.100
E	49.900	50.000	50.100
b	0.6000		
e1	1.00 BSC		
N	2422		

NOTE:

1. DIMENSIONS ARE IN MILLIMETERS.
2. ALL DIMENSIONS AND TOLERANCE CONFORM TO ASME Y14.5M-2009.
3. TERMINAL POSMONS DESIGNATION PER JESD 95.

12.1.2 信号位置分布

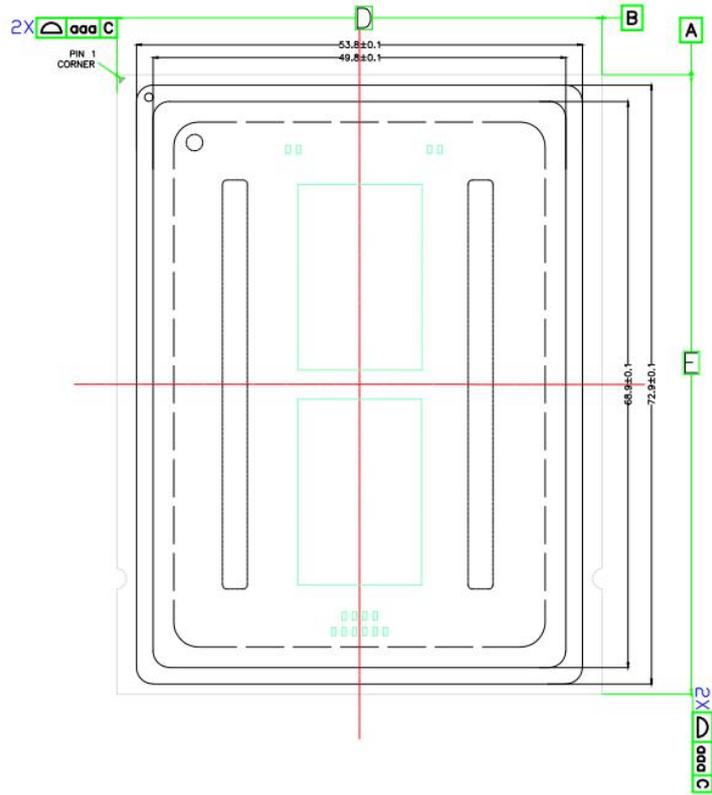


芯片引脚分布图见附录一。

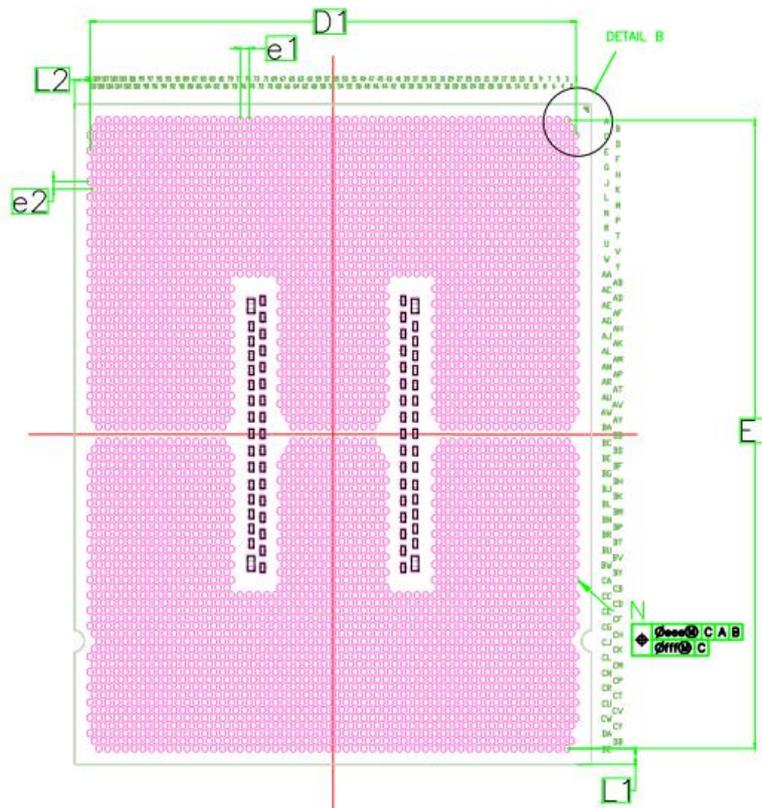
12.2 LS3C6000/D

12.2.1 封装尺寸

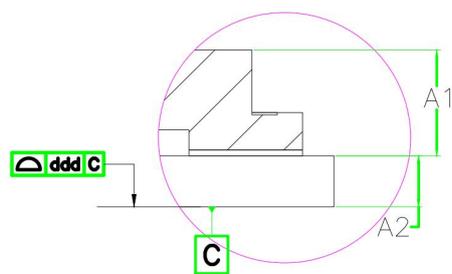
采用 4129 引脚塑封 FCLGA 封装，芯片尺寸为 75.4mm*58.5mm，如下所示：



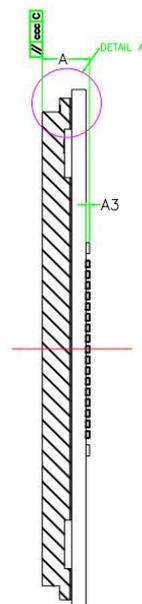
顶视图



底视图



Detail A (90 度旋转)



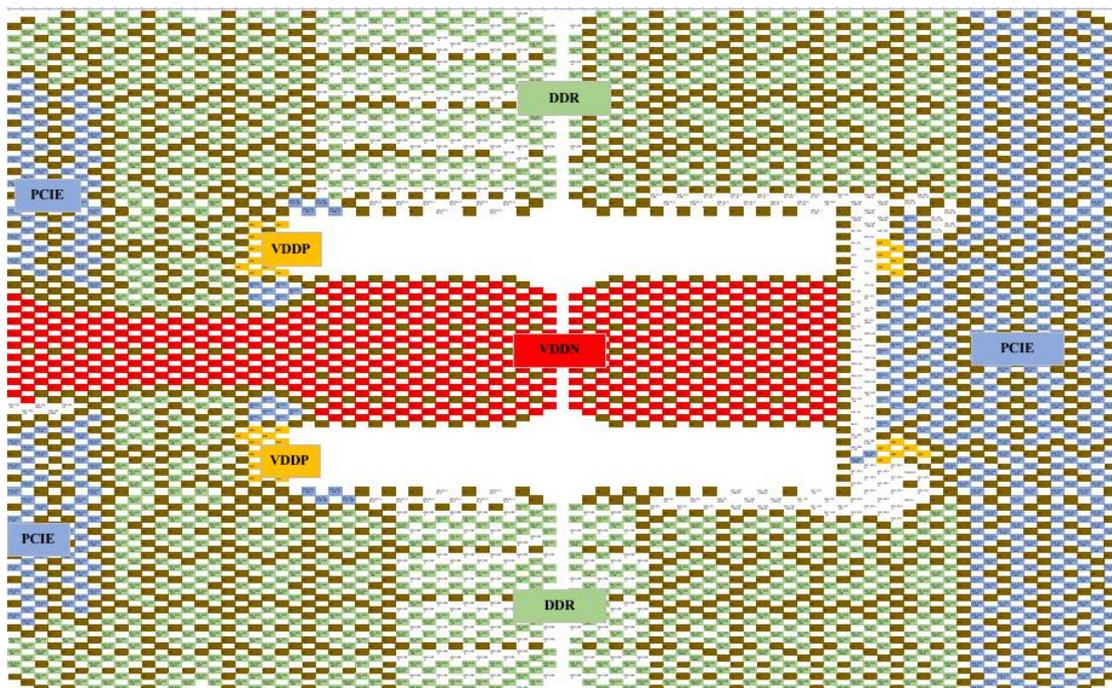
侧视图

COMMON DIMENSIONS

(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	6.494	6.794	7.094
A1	4.230 REF		
A2	1.840	2.044	2.248
A3	0.520 REF		
D	58.400	58.500	58.600
D1	55.000 BASIC		
E	75.300	75.400	75.500
E1	71.750 BASIC		
e1	1.000 BASIC		
e2	0.875 BASIC		
N	4129		
L1	1.825 REF		
L2	1.750 REF		
aaa	0.20		
ccc	0.35		
ddd	0.25		
eee	0.25		
fff	0.05		

12.2.2 信号位置分布

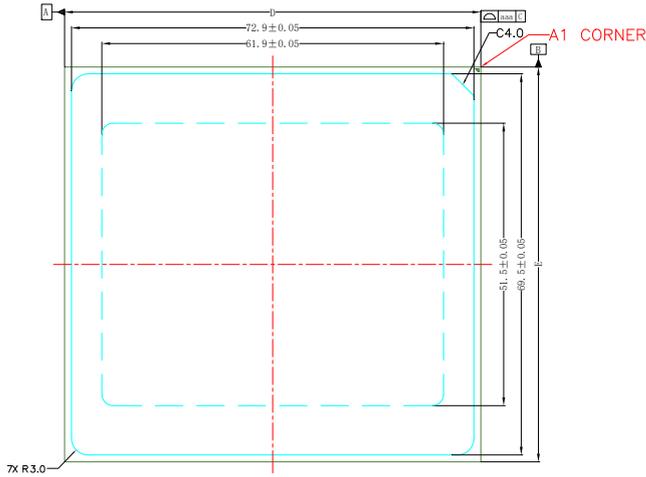


芯片引脚分布图见附录三。

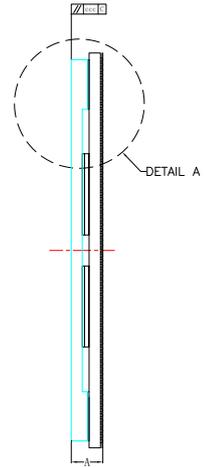
12.3 LS3C6000/Q

12.3.1 封装尺寸

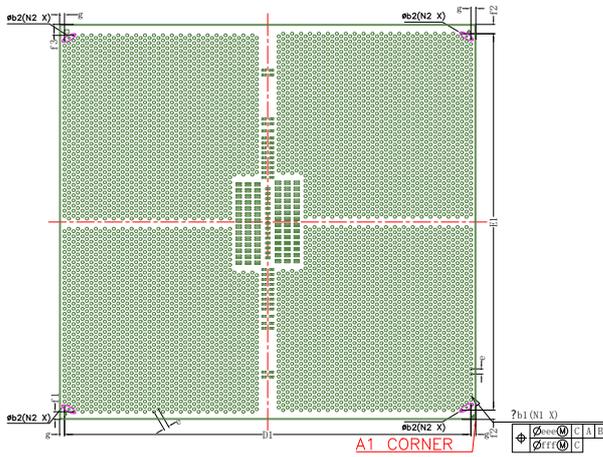
采用 6128 引脚塑封 FCBGA 封装，芯片尺寸为 75.4mm*72mm，如下图所示：



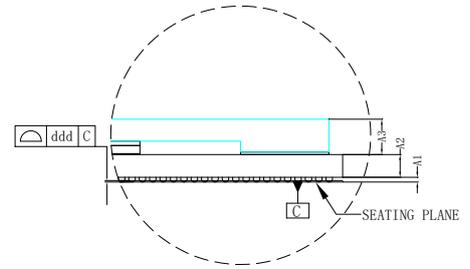
TOP VIEW



SIDE VIEW



BOTTOM VIEW



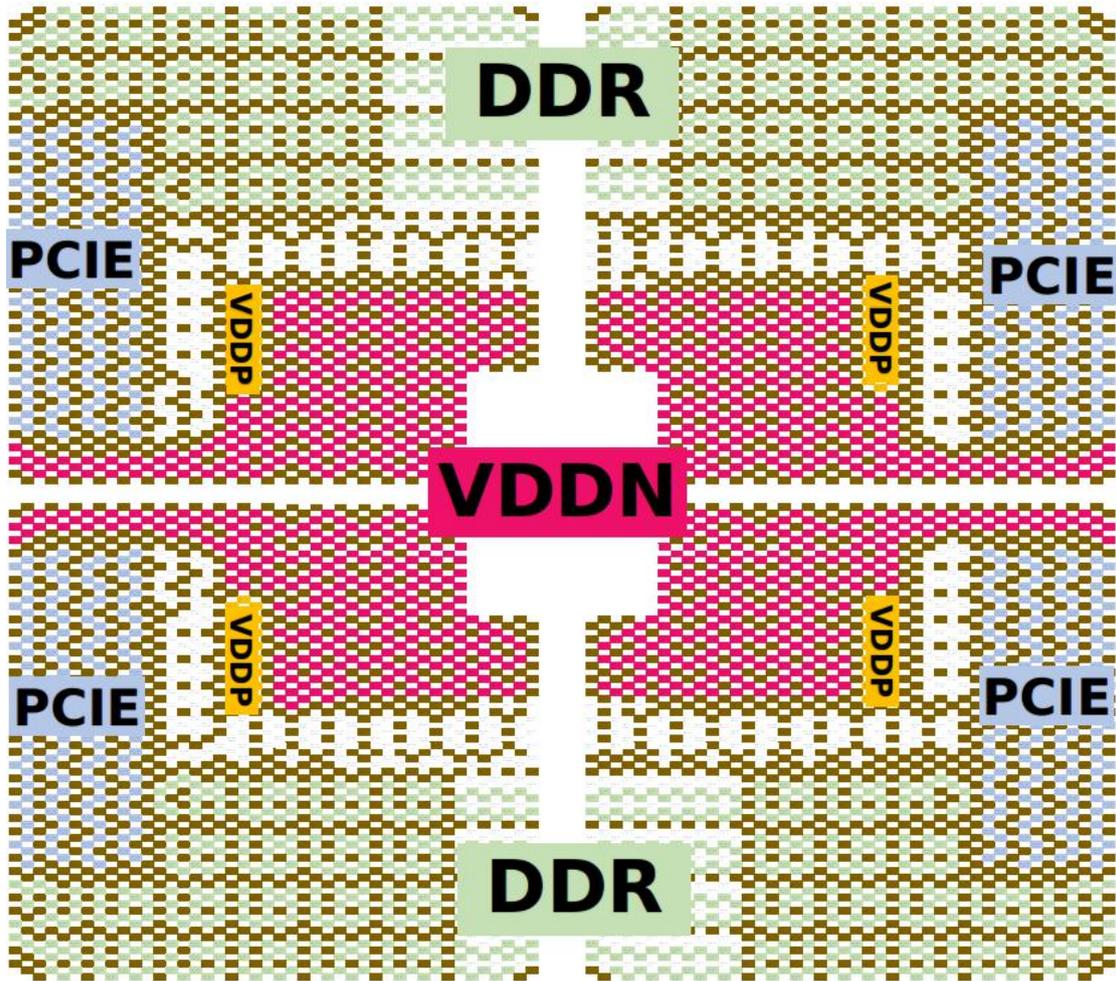
DETAIL A (2:1)
ROTATED 90°

COMMON DIMENSIONS

(UNITS OF MEASURE—MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	5.465	5.725	5.985
A1	0.326	0.426	0.526
A2	1.864	2.074	2.284
A3	3.125	3.225	3.325
D	75.350	75.400	75.450
E	71.950	72.000	72.050
D1	73.620		
E1	68.620		
b1	Refer to Note 4.		
b2	0.4		
e	0.940		
f1	1.390		
f2	1.690		
f3	1.990		
g	0.890		
aaa	0.20		
ccc	0.35		
ddd	0.30		
eee	0.20		
fff	0.10		
N1	6116		
N2	12		

12.3.2 信号位置分布



13. 产品标识

13.1 通用标识

龙芯 3C6000 命名规则如下：

LS	3C6000	/X	-A
龙芯标识	系列标识	型号标识	等级标识
		单硅片：/S 双硅片：/D 四硅片：/Q	商业级：空白

13.2 LS3C6000/S 芯片（示例）



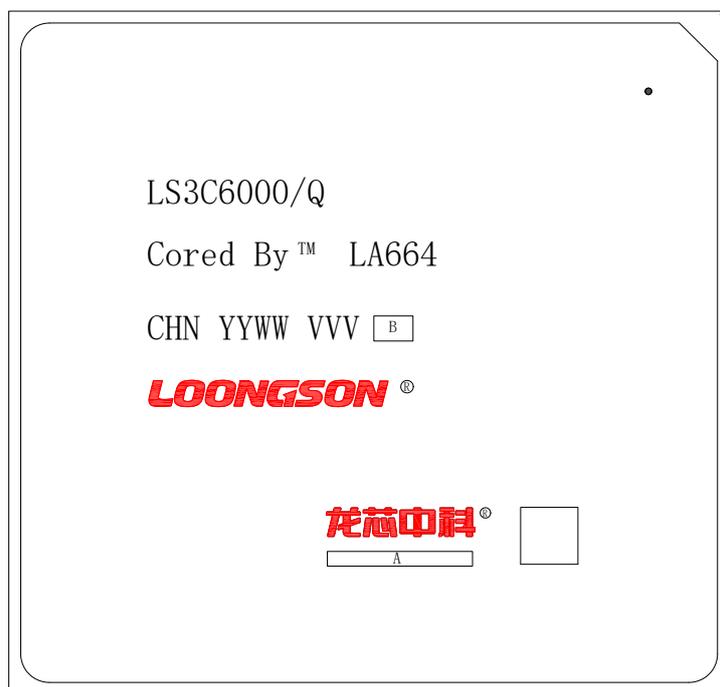
- 1) 定位点：●。
- 2) 器件识别号（PIN）：LS3C6000/S。
- 3) 特殊标志：CHN、YYWW、VV为厂家信息或承制方标识。
- 4) LOONGSON、龙芯中科及其它：厂家信息。
- 5) 二维码及编号A：芯片信息。

13.3 LS3C6000/D 芯片（示例）



- 1) 定位点：●。
- 2) 器件识别号（PIN）：LS3C6000/D。
- 3) 特殊标志： CHN、YYWW、VV为厂家信息或承制方标识。
- 4) LOONGSON、龙芯中科及其它： 厂家信息。
- 5) 二维码及编号A： 芯片信息。

13.4 LS3C6000/Q 芯片（示例）



- 1) 定位点：●。
- 2) 器件识别号（PIN）：LS3C6000/Q。
- 3) 特殊标志： CHN、YYWW、VV为厂家信息或承制方标识。
- 4) 编号B： 64 对应 64 核版本，空白对应 60 核版本
- 5) LOONGSON、龙芯中科及其它： 厂家信息。
- 6) 二维码及编号A： 芯片信息。

14. Layout 及原理图 Checklist

14.1 Layout 设计说明

详见硬件参考设计。

14.2 原理图 Checklist

详见硬件参考设计。

15. 其他

附录一：LS3C6000/S 芯片引脚排布图

	1	2	3	4	5	
A			VSS		MC0_DQ49	A
B		VSS		MC0_DQS06N		B
C	VSS		MC0_DQS06P		VSS	C
D		MC0_DQ54		MC0_DQS15P		D
E	MC0_DQ50		VSS		MC0_DQ48	E
F		MC0_DQ51		MC0_DQS15N		F
G	VSS		MC0_DQ55		VSS	G
H		VSS		VSS		H
J	MC0_DQ61		VSS		MC0_DQ46	J
K		MC0_DQ60		MC0_DQ42		K
L	MC0_DQ57		VSS		VSS	L
M		MC0_DQ56		MC0_DQ43		M
N	VSS		VSS		MC0_DQ47	N
P		MC0_DQS07N		VSS		P
R	MC0_DQ62		MC0_DQS16P		VSS	R
T		MC0_DQS07P		MC0_DQ63		T
U	MC0_DQ59		MC0_DQS16N		MC0_DQ58	U
V		VSS		VSS		V
W	MC1_DQ57		MC1_DQ61		MC1_DQ60	W
Y		MC1_DQS16P		MC1_DQ56		Y
AA	VSS		MC1_DQS16N		VSS	AA
AB		MC1_DQS07N		VSS		AB
AC	MC1_DQS07P		VSS		MC1_DQ54	AC
AD		MC1_DQ62		MC1_DQ50		AD
AE	MC1_DQ63		VSS		VSS	AE
AF		MC1_DQ58		MC1_DQ51		AF
AG	MC1_DQ59		VSS		MC1_DQ55	AG
AH		VSS		VSS		AH
AJ	VSS		VSS		VSS	AJ
AK		VSS		VSS		AK
AL	VDDN		VDDN		VSS	AL
AM		VDDN		VDDN		AM
AN	VDDN		VDDN		VDDN	AN
AP		VDDN		VDDN		AP
AR	VDDN		VDDN		VDDN	AR
AT		VDDN		VDDN		AT

AU	VSS		VSS		VSS	AU
AV		VSS		VSS		AV
AW	VDDN		VSS		VSS	AW
AY		VDDN		VDDN		AY
BA	VDDN		VDDN		VDDN	BA
BB		VDDN		VDDN		BB
BC	VDDN		VDDN		VDDN	BC
BD		VSS		VSS		BD
BE	VDDN		VDDN		VDDN	BE
BF		VDDN		VDDN		BF
BG	VDDN		VDDN		VDDN	BG
BH		VDDN		VDDN		BH
BJ	VDDN		VSS		VSS	BJ
BK		VSS		VSS		BK
BL	VSS		VSS		VSS	BL
BM		VDDN		VDDN		BM
BN	VDDN		VDDN		VDDN	BN
BP		VDDN		VDDN		BP
BR	VDDN		VDDN		VDDN	BR
BT		VDDN		VDDN		BT
BU	VDDN		VDDN		VDDN	BU
BV		VDDN		VDDN		BV
BW	VDDN		VDDN		VSS	BW
BY		VDDN		VSS		BY
CA	VDDN		VSS		VSS	CA
CB		VSS		VSS		CB
CC	VSS		VSS		VSS	CC
CD		VSS		VSS		CD
CE	MC2_DQ04		VSS		MC2_DQ08	CE
CF		MC2_DQ05		MC2_DQ12		CF
CG	MC2_DQ00		VSS		VSS	CG
CH		MC2_DQ01		MC2_DQ13		CH
CJ	MC2_DQS09P		VSS		MC2_DQ09	CJ
CK		MC2_DQS09N		VSS		CK
CL	VSS		MC2_DQS00N		VSS	CL
CM		MC2_DQS00P		MC2_DQ02		CM
CN	MC2_DQ06		MC2_DQ07		MC2_DQ03	CN
CP		VSS		VSS		CP
CR	MC3_DQ04		MC3_DQS00N		MC3_DQ05	CR
CT		MC3_DQS09P		MC3_DQ00		CT

CU	MC3_DQ01		MC3_DQS00P		VSS	CU
CV		MC3_DQS09N		VSS		CV
CW	VSS		VSS		MC3_DQ16	CW
CY		MC3_DQ07		MC3_DQ20		CY
DA	MC3_DQ06		VSS		VSS	DA
DB		MC3_DQ03		MC3_DQ21		DB
DC	MC3_DQ02		VSS		MC3_DQ17	DC
DD		VSS		VSS		DD
DE	VSS		MC3_DQ08		VSS	DE
DF		MC3_DQ12		MC3_DQS01N		DF
DG	MC3_DQ13		VSS		MC3_DQ15	DG
DH		MC3_DQ09		MC3_DQS01P		DH
DJ	VSS		MC3_DQS10P		VSS	DJ
DK		VSS		MC3_DQS10N		DK
DL			VSS		MC3_DQ14	DL
DM			VSS		MC0_DQ49	DM
DN		VSS		MC0_DQS06N		DN
DP	VSS		MC0_DQS06P		VSS	DP
DR		MC0_DQ54		MC0_DQS15P		DR

	6	7	8	9	10	
A		VSS		MC0_DQS13N		A
B	MC0_DQ53		MC0_DQ38		MC0_DQ33	B
C		MC0_DQ34		MC0_DQS13P		C
D	MC0_DQ52		VSS		VSS	D
E		MC0_DQ35		MC0_DQS04P		E
F	VSS		MC0_DQ39		MC0_DQ32	F
G		VSS		MC0_DQS04N		G
H	MC0_DQS05N		VSS		MC0_DQ36	H
J		MC0_DQ41		VSS		J
K	MC0_DQS05P		MC0_DQ40		MC0_DQ37	K
L		VSS		VSS		L
M	MC0_DQS14N		MC0_DQ44		VSS	M
N		MC0_DQ45		VSS		N
P	MC0_DQS14P		VSS		VSS	P
R		VSS		MC1_DQS05N		R
T	VSS		MC1_DQ46		MC1_DQ41	T
U		MC1_DQ42		MC1_DQS05P		U
V	VSS		VSS		VSS	V
W		MC1_DQ43		MC1_DQS14N		W
Y	VSS		MC1_DQ47		MC1_DQ40	Y
AA		VSS		MC1_DQS14P		AA
AB	MC1_DQS06N		VSS		VSS	AB
AC		MC1_DQ49		VSS		AC
AD	MC1_DQS06P		MC1_DQ53		MC1_DQ34	AD
AE		VSS		VSS		AE
AF	MC1_DQS15N		MC1_DQ52		MC1_DQ35	AF
AG		MC1_DQ48		VSS		AG
AH	MC1_DQS15P		VSS		VSS	AH
AJ		VSS		VDD_PHY_DDR_01		AJ
AK	VSS		VSS		VDD_PHY_DDR_01	AK
AL		VSS		VDD_PHY_DDR_01		AL
AM	VSS		VSS		VDD_PHY_DDR_01	AM
AN		VSS		VSS		AN
AP	VDDN		VSS		VSS	AP
AR		VDDN		VSS		AR
AT	VDDN		VDDN		VSS	AT
AU		VDDN		VDDN		AU
AV	VDDN		VDDN		VDDN	AV
AW		VDDN		VDDN		AW

AY	VDDN		VDDN		VDDN	AY
BA		VSS		VSS		BA
BB	VSS		VSS		VSS	BB
BC		VSS		VSS		BC
BD	VDDN		VDDN		VDDN	BD
BE		VDDN		VDDN		BE
BF	VDDN		VDDN		VDDN	BF
BG		VDDN		VDDN		BG
BH	VSS		VSS		VSS	BH
BJ		VDDN		VDDN		BJ
BK	VDDN		VDDN		VDDN	BK
BL		VDDN		VDDN		BL
BM	VDDN		VDDN		VDDN	BM
BN		VSS		VSS		BN
BP	VSS		VSS		VSS	BP
BR		VSS		VSS		BR
BT	VDDN		VDDN		VDDN	BT
BU		VDDN		VDDN		BU
BV	VDDN		VDDN		VDDN	BV
BW		VDDN		VDDN		BW
BY	VDDN		VSS		VSS	BY
CA		VSS		VSS		CA
CB	VSS		VSS		VDD_PHY_DDR_23	CB
CC		AVS_SDATA		VSS		CC
CD	AVS_MDATA		I2C0_SDA		VDD_PHY_DDR_23	CD
CE		AVS_CLK		VSS		CE
CF	VSS		I2C0_SCL		VDD_PHY_DDR_23	CF
CG		VSS		VSS		CG
CH	MC2_DQS01P		VSS		VSS	CH
CJ		MC2_DQ15		VSS		CJ
CK	MC2_DQS01N		MC2_DQ11		MC2_DQ28	CK
CL		VSS		VSS		CL
CM	MC2_DQS10P		MC2_DQ10		MC2_DQ29	CM
CN		MC2_DQ14		VSS		CN
CP	MC2_DQS10N		VSS		VSS	CP
CR		VSS		MC2_DQS02P		CR
CT	VSS		MC2_DQ16		MC2_DQ23	CT
CU		MC2_DQ20		MC2_DQS02N		CU
CV	VSS		VSS		VSS	CV
CW		MC2_DQ21		MC2_DQS11P		CW

CY	VSS		MC2_DQ17		MC2_DQ22	CY
DA		VSS		MC2_DQS11N		DA
DB	MC3_DQS02P		VSS		VSS	DB
DC		MC3_DQ23		VSS		DC
DD	MC3_DQS02N		MC3_DQ19		MC3_CB4	DD
DE		VSS		VSS		DE
DF	MC3_DQS11P		MC3_DQ18		MC3_CB5	DF
DG		MC3_DQ22		VSS		DG
DH	MC3_DQS11N		VSS		VSS	DH
DJ		VSS		MC3_DQS12N		DJ
DK	VSS		MC3_DQ28		MC3_DQS03P	DK
DL		VSS		MC3_DQS12P		DL
DM	MC3_DQ11		MC3_DQ29		MC3_DQS03N	DM
DN		VSS		VSS		DN
DP	MC3_DQ10		MC3_DQ24		VSS	DP
DR		VSS		MC0_DQS13N		DR

	11	12	13	14	15	
A	VSS		VDDIO_DDR_01		VDDIO_DDR_01	A
B		VSS		MCO_SCSN1		B
C	VSS		VSS		MCO_ODT0	C
D		MCO_SCSN3		MCO_A17		D
E	VSS		MCO_ODT1		VSS	E
F		VDDIO_DDR_01		VSS		F
G	VSS		VDDIO_DDR_01		VDDIO_DDR_01	G
H		MCO_SCSN2		MCO_A13		H
J	VSS		VSS		MCO_ODT2	J
K		MCO_CID2		MCO_CASN		K
L	VSS		MCO_ODT3		MCO_REXT	L
M		VDDIO_DDR_01		VSS		M
N	VSS		VDDIO_DDR_01		VSS	N
P		VSS		VDDIO_DDR_01		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	MC1_DQ45		VSS		VDDIO_DDR_01	U
V		VSS		VSS		V
W	MC1_DQ44		MC1_DQ33		MC1_ODT1	W
Y		VSS		VSS		Y
AA	VSS		MC1_DQ32		MC1_SCSN2	AA
AB		MC1_DQS04N		VSS		AB
AC	MC1_DQ38		MC1_DQ37		VDDIO_DDR_01	AC
AD		MC1_DQS04P		VSS		AD
AE	VSS		VSS		MC1_A17	AE
AF		MC1_DQS13N		VSS		AF
AG	MC1_DQ39		MC1_DQ36		MC1_SCSN3	AG
AH		MC1_DQS13P		VSS		AH
AJ	VSS		VSS		VSS	AJ
AK		VSS		VSSZ1V2MEMOPLL		AK
AL	VDD_PHY_DDR_01		VSSZ1V2PCIEOPLL		VDDZ1V8PRG	AL
AM		VDD_PHY_DDR_01		VDDZ1V2MEMOPLL		AM
AN	VDD_PHY_DDR_01		VDDZ1V2PCIEOPLL		VSS	AN
AP		VDD_PHY_DDR_01		VSS		AP
AR	VSS		VSS		VDDN	AR
AT		VSS		VDDN		AT
AU	VDDN		VDDN		VDDN	AU
AV		VDDN		VDDN		AV
AW	VDDN		VDDN		VSS	AW

AY		VDDN		VSS		AY
BA	VSS		VSS		VSS	BA
BB		VSS		VSS		BB
BC	VSS		VSS		VDDN	BC
BD		VDDN		VDDN		BD
BE	VDDN		VDDN		VDDN	BE
BF		VDDN		VDDN		BF
BG	VDDN		VDDN		VSS	BG
BH		VSS		VSS		BH
BJ	VDDN		VDDN		VSS	BJ
BK		VDDN		VDDN		BK
BL	VDDN		VDDN		VDDN	BL
BM		VDDN		VDDN		BM
BN	VSS		VSS		VDDN	BN
BP		VSS		VSS		BP
BR	VSS		VSS		VSS	BR
BT		VDDN		VSS		BT
BU	VDDN		VDDN		VSS	BU
BV		VDDN		VDDN		BV
BW	VDDN		VDDN		VDDN	BW
BY		VSS		VSS		BY
CA	VSS		VSS		VSS	CA
CB		VDD_PHY_DDR_23		VDDE_IO		CB
CC	VDD_PHY_DDR_23		VSS		VDDE_IO	CC
CD		VDD_PHY_DDR_23		VDDZ1V2PCIE1PLL		CD
CE	VDD_PHY_DDR_23		VDD_PHY_DDR_23		VDDZ1V2MEM1PLL	CE
CF		VSS		VSSZ1V2PCIE1PLL		CF
CG	VSS		VSS		VSSZ1V2MEM1PLL	CG
CH		MC2_DQS03P		VSS		CH
CJ	MC2_DQ24		MC2_DQ31		VSS	CJ
CK		MC2_DQS03N		MC2_DQ27		CK
CL	VSS		VSS		VSS	CL
CM		MC2_DQS12P		MC2_DQ26		CM
CN	MC2_DQ25		MC2_DQ30		VSS	CN
CP		MC2_DQS12N		VSS		CP
CR	VSS		VSS		MC2_DQS08P	CR
CT		VSS		MC2_CB0		CT
CU	MC2_DQ19		MC2_CB4		MC2_DQS08N	CU
CV		VSS		VSS		CV
CW	MC2_DQ18		MC2_CB5		MC2_DQS17P	CW

CY		VSS		MC2_CB1		CY
DA	VSS		VSS		MC2_DQS17N	DA
DB		MC3_DQS08P		VSS		DB
DC	MC3_CB0		MC3_CB3		VSS	DC
DD		MC3_DQS08N		VSS		DD
DE	VSS		VSS		MC3_CKE2	DE
DF		MC3_DQS17P		VSS		DF
DG	MC3_CB1		MC3_CB2		MC3_CKE3	DG
DH		MC3_DQS17N		VSS		DH
DJ	VSS		MC3_CB7		MC3_RESETN	DJ
DK		VSS		VSS		DK
DL	MC3_DQ31		MC3_CB6		VDDIO_DDR_23	DL
DM		VSS		VSS		DM
DN	MC3_DQ30		VSS		MC3_CKE0	DN
DP		MC3_DQ26		VSS		DP
DR	VSS		MC3_DQ27		MC3_CKE1	DR

	16	17	18	19	20	
A		VDDIO_DDR_01		VDDIO_DDR_01		A
B	MCO_RASN		MCO_CK3N		MCO_CK1N	B
C		MCO_A00		VDDIO_DDR_01		C
D	VDDIO_DDR_01		MCO_CK3P		MCO_CK1P	D
E		MCO_BA0		MCO_CK0N		E
F	VDDIO_DDR_01		VSS		VDDIO_DDR_01	F
G		VDDIO_DDR_01		MCO_CK0P		G
H	MCO_WEN		MCO_CK2N		MCO_A03	H
J		MCO_A10		VDDIO_DDR_01		J
K	MCO_SCSN0		MCO_CK2P		MCO_A06	K
L		MCO_BA1		MCO_A02		L
M	VDDIO_DDR_01		VSS		VDDIO_DDR_01	M
N		VDDIO_DDR_01		MCO_A01		N
P	VSS		MCO_PAR		VSS	P
R		MC1_BA0		VSS		R
T	MC1_ODT0		MC1_A00		MC1_A06	T
U		VDDIO_DDR_01		VDDIO_DDR_01		U
V	MC1_SCSN1		MC1_PAR		MC1_A08	V
W		VSS		MC1_A02		W
Y	VSS		MC1_ODT2		VSS	Y
AA		MC1_ODT3		MC1_A03		AA
AB	MC1_A13		MC1_A10		MC1_CK0P	AB
AC		VDDIO_DDR_01		VDDIO_DDR_01		AC
AD	MC1_CASN		MC1_RASN		MC1_CK0N	AD
AE		MC1_WEN		MC1_CK2N		AE
AF	VDDIO_DDR_01		VSS		VDDIO_DDR_01	AF
AG		MC1_SCSN0		MC1_CK2P		AG
AH	MC1_CID2		MC1_BA1		VSS	AH
AJ		VDDIO_DDR_01		VDDIO_DDR_01		AJ
AK	VSSZ1V8PRG		MC1_A01		MC1_REXT	AK
AL		SYSCLK_I0N		VSS		AL
AM	SYSCLK_I0P		VSS		VSS	AM
AN		VSS		VDDN		AN
AP	VSS		VDDN		VDDN	AP
AR		VDDN		VDDN		AR
AT	VDDN		VDDN		VDDN	AT
AU		VDDN		VDDN		AU
AV	VSS		VDDN		VDDN	AV
AW		VSS		VDDN		AW

AY	VSS		VDDN		VDDN	AY
BA		VDDN		VDDN		BA
BB	VDDN		VDDN		VDDN	BB
BC		VDDN		VDDN		BC
BD	VDDN		VDDN		VDDN	BD
BE		VDDN		VDDN		BE
BF	VDDN		VDDN		VDDN	BF
BG		VDDN		VDDN		BG
BH	VDDN		VDDN		VDDN	BH
BJ		VDDN		VDDN		BJ
BK	VDDN		VDDN		VDDN	BK
BL		VDDN		VDDN		BL
BM	VDDN		VDDN		VDDN	BM
BN		VDDN		VDDN		BN
BP	VDDN		VDDN		VDDN	BP
BR		VDDN		VDDN		BR
BT	VSS		VDDN		VDDN	BT
BU		VSS		VDDN		BU
BV	VSS		VDDN		VDDN	BV
BW		VDDN		VDDN		BW
BY	VDDN		VDDN		VDDN	BY
CA		VDDN		VDDN		CA
CB	VSS		VDDN		VDDN	CB
CC		VSS		VDDN		CC
CD	VDDE_IO		VSS		VSS	CD
CE		VDDE_IO		VSS		CE
CF	VSS		VSS		VSS	CF
CG		VDDE_IO		VSS		CG
CH	VSS		VSS		MC2_CK3P	CH
CJ		VSS		VDDIO_DDR_23		CJ
CK	MC2_CB3		MC2_ACTN		MC2_BG1	CK
CL		VSS		MC2_A11		CL
CM	MC2_CB2		VDDIO_DDR_23		VSS	CM
CN		VSS		MC2_ALERTN		CN
CP	VSS		MC2_CKE2		MC2_A04	CP
CR		VSS		VDDIO_DDR_23		CR
CT	MC2_CB7		MC2_CKE0		MC2_A05	CT
CU		VSS		NC_NET_2		CU
CV	VSS		VDDIO_DDR_23		VSS	CV
CW		VSS		MC2_CKE3		CW

CY	MC2_CB6		MC2_CKE1		MC2_BG0	CY
DA		VSS		VDDIO_DDR_23		DA
DB	VSS		MC2_RESETN		MC2_A07	DB
DC		VDDIO_DDR_23		VSS		DC
DD	MC3_ACTN		MC3_A07		MC3_A01	DD
DE		VSS		VDDIO_DDR_23		DE
DF	MC3_A12		MC3_A08		MC3_A02	DF
DG		MC3_A11		MC3_A06		DG
DH	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	DH
DJ		MC3_A09		MC3_A03		DJ
DK	MC3_BG1		MC3_A05		MC3_CKOP	DK
DL		VDDIO_DDR_23		VSS		DL
DM	NC_NET_3		MC3_A04		MC3_CKON	DM
DN		MC3_BG0		MC3_CK1P		DN
DP	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	DP
DR		MC3_ALERTN		MC3_CK1N		DR

	21	22	23	24	25	
A	VDDIO_DDR_01		VDDIO_DDR_01		VSS	A
B		MCO_ALERTN		MCO_CKE1		B
C	MCO_A04		NC_NET_0		VSS	C
D		MCO_BG0		MCO_CKE0		D
E	MCO_A05		MCO_BG1		VSS	E
F		VSS		VDDIO_DDR_01		F
G	VDDIO_DDR_01		VDDIO_DDR_01		VSS	G
H		MCO_A09		MCO_CKE3		H
J	MCO_A08		MCO_A12		VSS	J
K		MCO_A11		MCO_RESETN		K
L	MCO_A07		MCO_ACTN		VSS	L
M		VDDIO_DDR_01		MCO_CKE2		M
N	VSS		VDDIO_DDR_01		VSS	N
P		VSS		VSS		P
R	VDDIO_DDR_01		VDDIO_DDR_01		VSS	R
T		MC1_A07		MC1_CKE0		T
U	MC1_A04		MC1_CKE3		VSS	U
V		MC1_BG0		MC1_CKE1		V
W	MC1_A05		NC_NET_1		VSS	W
Y		VSS		VDDIO_DDR_01		Y
AA	VDDIO_DDR_01		VDDIO_DDR_01		VSS	AA
AB		MC1_A09		MC1_RESETN		AB
AC	MC1_CK1P		MC1_ALERTN		VSS	AC
AD		MC1_A11		MC1_CKE2		AD
AE	MC1_CK1N		MC1_A12		VSS	AE
AF		VSS		VDDIO_DDR_01		AF
AG	VDDIO_DDR_01		VDDIO_DDR_01		VSS	AG
AH		MC1_BG1		MC1_ACTN		AH
AJ	MC1_CK3P		VSS		VSS	AJ
AK		MC1_CK3N		VSS		AK
AL	VSS		VSS		SENS_VDDP	AL
AM		VSS		VSS		AM
AN	VDDN		VDDN		VDDN	AN
AP		VDDN		VDDN		AP
AR	VDDN		VDDN		VDDN	AR
AT						AT
AU						AU
AV						AV
AW						AW

AY						AY
BA						BA
BB						BB
BC						BC
BD						BD
BE						BE
BF						BF
BG						BG
BH						BH
BJ						BJ
BK						BK
BL						BL
BM						BM
BN						BN
BP						BP
BR						BR
BT						BT
BU						BU
BV						BV
BW						BW
BY						BY
CA	VDDN		VDDN		VDDN	CA
CB		VDDN		VDDN		CB
CC	VDDN		VDDN		VDDN	CC
CD		VSS		VSS		CD
CE	VSS		VSS		VSS	CE
CF		VSS		VSS		CF
CG	MC2_CK3N		VSS		VSS	CG
CH		MC2_REXT		MC2_PAR		CH
CJ	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	CJ
CK		VDDIO_DDR_23		MC2_BA1		CK
CL	MC2_CK1N		MC2_CK2P		MC2_SCSNO	CL
CM		VDDIO_DDR_23		VSS		CM
CN	MC2_CK1P		MC2_CK2N		MC2_WEN	CN
CP		MC2_CKON		MC2_RASN		CP
CR	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	CR
CT		MC2_CKOP		MC2_A10		CT
CU	MC2_A09		MC2_A03		MC2_ODT3	CU
CV		VDDIO_DDR_23		MC2_ODT2		CV
CW	MC2_A12		MC2_A02		VSS	CW

CY		MC2_A06		MC2_A00		CY
DA	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	DA
DB		MC2_A08		MC2_A01		DB
DC	MC3_PAR		VSS		MC2_BA0	DC
DD		MC3_BA1		MC3_REXT		DD
DE	VSS		VDDIO_DDR_23		VSS	DE
DF		MC3_A10		MC3_ODT2		DF
DG	MC3_CK3P		MC3_SCSNO		MC3_CASN	DG
DH		VDDIO_DDR_23		VDDIO_DDR_23		DH
DJ	MC3_CK3N		MC3_WEN		MC3_A13	DJ
DK		MC3_RASN		VSS		DK
DL	VDDIO_DDR_23		VSS		VDDIO_DDR_23	DL
DM		MC3_A00		MC3_ODT0		DM
DN	MC3_CK2N		VDDIO_DDR_23		MC3_A17	DN
DP		VDDIO_DDR_23		VDDIO_DDR_23		DP
DR	MC3_CK2P		MC3_BA0		MC3_SCSN1	DR

	26	27	28	29	30	
A		MC0_DQS08N		VSS		A
B	MC0_CB6		MC0_CB1		VSS	B
C		MC0_DQS08P		MC0_CB5		C
D	VSS		VSS		VSS	D
E		MC0_DQS17P		MC0_CB4		E
F	MC0_CB7		MC0_CB0		VSS	F
G		MC0_DQS17N		VSS		G
H	MC0_CB2		VSS		MC0_DQS03N	H
J		VSS		MC0_DQ30		J
K	MC0_CB3		MC0_DQ26		MC0_DQS03P	K
L		VSS		VSS		L
M	VSS		MC0_DQ27		MC0_DQS12N	M
N		VSS		MC0_DQ31		N
P	VSS		VSS		MC0_DQS12P	P
R		MC1_DQS08P		VSS		R
T	MC1_CB7		MC1_CB1		VSS	T
U		MC1_DQS08N		MC1_CB5		U
V	VSS		VSS		VSS	V
W		MC1_DQS17N		MC1_CB4		W
Y	MC1_CB6		MC1_CB0		VSS	Y
AA		MC1_DQS17P		VSS		AA
AB	MC1_CB2		VSS		MC1_DQS03N	AB
AC		VSS		MC1_DQ30		AC
AD	MC1_CB3		MC1_DQ26		MC1_DQS03P	AD
AE		VSS		VSS		AE
AF	VSS		MC1_DQ27		MC1_DQS12N	AF
AG		VSS		MC1_DQ31		AG
AH	VSS		VSS		MC1_DQS12P	AH
AJ		VSS		VSS		AJ
AK	SENS_VSSP		VSS		VSS	AK
AL		VSS		VSS		AL
AM	VSS		VSS		VSS	AM
AN		VDDN		VDDN		AN
AP	VDDN		VDDN		VDDN	AP
AR		VDDN		VDDN		AR
AT						AT
AU						AU
AV						AV
AW						AW

AY						AY
BA						BA
BB						BB
BC						BC
BD						BD
BE						BE
BF						BF
BG						BG
BH						BH
BJ						BJ
BK						BK
BL						BL
BM						BM
BN						BN
BP						BP
BR						BR
BT						BT
BU						BU
BV						BV
BW						BW
BY						BY
CA		VDDN		VDDN		CA
CB	VDDN		VDDN		VDDN	CB
CC		VDDN		VDDN		CC
CD	VSS		VSS		VSS	CD
CE		VSS		VSS		CE
CF	VSS		VSS		VSS	CF
CG		VSS		VSS		CG
CH	VSS		VSS		MC2_DQS05P	CH
CJ		VDDIO_DDR_23		MC2_DQ44		CJ
CK	MC2_CID2		VSS		MC2_DQS05N	CK
CL		MC2_SCSN3		VSS		CL
CM	VDDIO_DDR_23		VSS		MC2_DQS14P	CM
CN		MC2_A17		MC2_DQ45		CN
CP	MC2_A13		VSS		MC2_DQS14N	CP
CR		VDDIO_DDR_23		VSS		CR
CT	MC2_CASN		VSS		VSS	CT
CU		MC2_SCSN2		MC2_DQ41		CU
CV	VSS		VSS		VSS	CV
CW		MC2_ODT1		MC2_DQ40		CW

CY	MC2_SCSN1		VSS		VSS	CY
DA		VDDIO_DDR_23		VSS		DA
DB	MC2_ODT0		VSS		MC3_DQS05P	DB
DC		VSS		MC3_DQ44		DC
DD	MC3_ODT3		VSS		MC3_DQS05N	DD
DE		VDDIO_DDR_23		VSS		DE
DF	VSS		VSS		MC3_DQS14P	DF
DG		MC3_CID2		MC3_DQ45		DG
DH	VDDIO_DDR_23		VSS		MC3_DQS14N	DH
DJ		MC3_SCSN2		VSS		DJ
DK	MC3_ODT1		VSS		VSS	DK
DL		VDDIO_DDR_23		MC3_DQ40		DL
DM	VSS		VSS		VSS	DM
DN		MC3_SCSN3		MC3_DQ41		DN
DP	VDDIO_DDR_23		VSS		VSS	DP
DR		VSS		VSS		DR

	31	32	33	34	35	
A	VSS		MC0_DQS02N		VSS	A
B		MC0_DQ22		MC0_DQ17		B
C	MC0_DQ18		MC0_DQS02P		MC0_DQ21	C
D		VSS		VSS		D
E	MC0_DQ19		MC0_DQS11P		MC0_DQ20	E
F		MC0_DQ23		MC0_DQ16		F
G	VSS		MC0_DQS11N		VSS	G
H		VSS		VSS		H
J	MC0_DQ25		VSS		MC0_DQ14	J
K		MC0_DQ29		MC0_DQ10		K
L	VSS		VSS		VSS	L
M		MC0_DQ28		MC0_DQ11		M
N	MC0_DQ24		VSS		MC0_DQ15	N
P		VSS		VSS		P
R	VSS		MC1_DQS02N		VSS	R
T		MC1_DQ22		MC1_DQ17		T
U	MC1_DQ18		MC1_DQS02P		MC1_DQ21	U
V		VSS		VSS		V
W	MC1_DQ19		MC1_DQS11N		MC1_DQ20	W
Y		MC1_DQ23		MC1_DQ16		Y
AA	VSS		MC1_DQS11P		VSS	AA
AB		VSS		VSS		AB
AC	MC1_DQ25		VSS		MC1_DQ15	AC
AD		MC1_DQ29		MC1_DQ11		AD
AE	VSS		VSS		VSS	AE
AF		MC1_DQ28		MC1_DQ10		AF
AG	MC1_DQ24		VSS		MC1_DQ13	AG
AH		VSS		VSS		AH
AJ	VSS		VDDP		VSS	AJ
AK		VSS		VDDP		AK
AL	VSS		VDDP		VDDP	AL
AM		VSS		VSS		AM
AN	VDDN		VDDN		VDDN	AN
AP		VDDN		VDDN		AP
AR	VDDN		VDDN		VSS	AR
AT						AT
AU						AU
AV						AV
AW						AW

AY						AY
BA						BA
BB						BB
BC						BC
BD						BD
BE						BE
BF						BF
BG						BG
BH						BH
BJ						BJ
BK						BK
BL						BL
BM						BM
BN						BN
BP						BP
BR						BR
BT						BT
BU						BU
BV						BV
BW						BW
BY						BY
CA	VDDN		VDDN		VSS	CA
CB		VDDN		VDDN		CB
CC	VDDN		VDDN		VDDN	CC
CD		VSS		VSS		CD
CE	VSS		VSS		VDDP	CE
CF		VDDP		VDDP		CF
CG	VSS		VDDP		VSS	CG
CH		VSS		VSS		CH
CJ	MC2_DQ47		VSS		MC2_DQ58	CJ
CK		MC2_DQ43		MC2_DQ61		CK
CL	VSS		VSS		VSS	CL
CM		MC2_DQ42		MC2_DQ60		CM
CN	MC2_DQ46		VSS		MC2_DQ56	CN
CP		VSS		VSS		CP
CR	VSS		MC2_DQS04P		VSS	CR
CT		MC2_DQ32		MC2_DQ39		CT
CU	MC2_DQ36		MC2_DQS04N		MC2_DQ35	CU
CV		VSS		VSS		CV
CW	MC2_DQ37		MC2_DQS13P		MC2_DQ34	CW

CY		MC2_DQ33		MC2_DQ38		CY
DA	VSS		MC2_DQS13N		VSS	DA
DB		VSS		VSS		DB
DC	MC3_DQ47		VSS		MC3_DQ56	DC
DD		MC3_DQ43		MC3_DQ60		DD
DE	VSS		VSS		VSS	DE
DF		MC3_DQ42		MC3_DQ61		DF
DG	MC3_DQ46		VSS		MC3_DQ57	DG
DH		VSS		VSS		DH
DJ	VSS		MC3_DQS04N		VSS	DJ
DK		MC3_DQ32		MC3_DQ39		DK
DL	MC3_DQ36		MC3_DQS04P		MC3_DQ35	DL
DM		VSS		VSS		DM
DN	MC3_DQ37		MC3_DQS13P		MC3_DQ34	DN
DP		MC3_DQ33		MC3_DQ38		DP
DR	VSS		MC3_DQS13N		VSS	DR

	36	37	38	39	40	
A		VSS		MC0_DQS00N		A
B	VSS		MC0_DQ06		MC0_DQ01	B
C		MC0_DQ02		MC0_DQS00P		C
D	VSS		VSS		VSS	D
E		MC0_DQ03		MC0_DQS09P		E
F	VSS		MC0_DQ07		MC0_DQ00	F
G		VSS		MC0_DQS09N		G
H	MC0_DQS01N		VSS		MC0_DQ05	H
J		MC0_DQ09		VSS		J
K	MC0_DQS01P		MC0_DQ13		MC0_DQ04	K
L		VSS		VSS		L
M	MC0_DQS10N		MC0_DQ12		MC1_DQ01	M
N		MC0_DQ08		VSS		N
P	MC0_DQS10P		VSS		MC1_DQ00	P
R		VSS		MC1_DQS00N		R
T	VSS		MC1_DQ06		MC1_DQ05	T
U		MC1_DQ02		MC1_DQS00P		U
V	VSS		VSS		VSS	V
W		MC1_DQ03		MC1_DQS09N		W
Y	VSS		MC1_DQ07		MC1_DQ04	Y
AA		VSS		MC1_DQS09P		AA
AB	MC1_DQ14		VSS		VSS	AB
AC		MC1_DQS01N		VSS		AC
AD	MC1_DQS01P		MC1_DQ09		I2C1_SDA	AD
AE		VSS		VSS		AE
AF	MC1_DQS10N		MC1_DQ08		VSS	AF
AG		MC1_DQS10P		VSS		AG
AH	MC1_DQ12		VSS		SYSRESETN	AH
AJ		VSS		VSS		AJ
AK	VSS		VDDP		I2C1_SCL	AK
AL		VDDP		VSS		AL
AM	VSS		VDDP		VSS	AM
AN		VSS		VSS		AN
AP	VSS		VSS		UART0_RXD	AP
AR		VSS		VSS		AR
AT	VSS		VSS		VSS	AT
AU		VDDN		VSS		AU
AV	VDDN		VDDN		VSS	AV
AW		VDDN		VSS		AW

AY	VDDN		VDDN		VSS	AY
BA		VDDN		VSS		BA
BB	VDDN		VDDN		VSS	BB
BC		VDDN		VSS		BC
BD	VDDN		VDDN		VSS	BD
BE		VDDN		VSS		BE
BF	VDDN		VDDN		VSS	BF
BG		VDDN		SENS_VDDN		BG
BH	VDDN		VDDN		VSS	BH
BJ		VDDN		SENS_VSSN		BJ
BK	VDDN		VDDN		VSS	BK
BL		VDDN		VSS		BL
BM	VDDN		VDDN		VSS	BM
BN		VDDN		VSS		BN
BP	VDDN		VDDN		VSS	BP
BR		VDDN		VSS		BR
BT	VDDN		VDDN		VSS	BT
BU		VDDN		VSS		BU
BV	VDDN		VDDN		VSS	BV
BW		VDDN		VSS		BW
BY	VSS		VSS		VSS	BY
CA		VSS		VSS		CA
CB	VSS		VSS		TRSTN	CB
CC		VDDP		VSS		CC
CD	VDDP		VSS		TESTCLK	CD
CE		VSS		DOTESTN		CE
CF	VSS		CHIP_ID0		TCK	CF
CG		VSS		CHIP_ID1		CG
CH	MC2_DQ59		VSS		CHIP_ID2	CH
CJ		MC2_DQS07P		VSS		CJ
CK	MC2_DQS07N		MC2_DQ63		CHIP_ID3	CK
CL		VSS		VSS		CL
CM	MC2_DQS16P		MC2_DQ62		CHIP_CONFIG6	CM
CN		MC2_DQS16N		VSS		CN
CP	MC2_DQ57		VSS		VSS	CP
CR		VSS		MC2_DQS06P		CR
CT	VSS		MC2_DQ48		MC2_DQ51	CT
CU		MC2_DQ52		MC2_DQS06N		CU
CV	VSS		VSS		VSS	CV
CW		MC2_DQ53		MC2_DQS15P		CW

CY	VSS		MC2_DQ49		MC2_DQ50	CY
DA		VSS		MC2_DQS15N		DA
DB	MC3_DQS07P		VSS		MC2_DQ55	DB
DC		MC3_DQ63		VSS		DC
DD	MC3_DQS07N		MC3_DQ59		MC2_DQ54	DD
DE		VSS		VSS		DE
DF	MC3_DQS16P		MC3_DQ58		MC3_DQ51	DF
DG		MC3_DQ62		VSS		DG
DH	MC3_DQS16N		VSS		MC3_DQ50	DH
DJ		VSS		MC3_DQS06N		DJ
DK	VSS		MC3_DQ48		MC3_DQ55	DK
DL		MC3_DQ52		MC3_DQS06P		DL
DM	VSS		VSS		VSS	DM
DN		MC3_DQ53		MC3_DQS15P		DN
DP	VSS		MC3_DQ49		MC3_DQ54	DP
DR		VSS		MC3_DQS15N		DR

	41	42	43	44	45	
A	VSS		VSS		VSS	A
B		SPI_HOLDN		VSS		B
C	VSS		GPI004		PCIE2_TX00P	C
D		SPI_SDI		VSS		D
E	VSS		SPI_CSN		PCIE2_TX01P	E
F		SPI_WPN		VSS		F
G	VSS		SPI_SDO		PCIE2_TX01N	G
H		SPI_SCK		VSS		H
J	VSS		GPI015		PCIE2_TX02N	J
K		SYSCLK		VSS		K
L	VSS		GPI013		PCIE2_TX03P	L
M		SYSCLK_I1P		VSS		M
N	VSS		I2C2_SDA		PCIE2_TX04P	N
P		SYSCLK_I1N		VSS		P
R	VSS		NMIN		PCIE2_TX04N	R
T		SYSCLK_ON		VSS		T
U	VSS		GPI001		PCIE2_TX05P	U
V		SYSCLK_OP		VSS		V
W	VSS		GPI003		PCIE2_TX06P	W
Y		GPI000		VSS		Y
AA	VSS		GPI005		PCIE2_TX06N	AA
AB		GPI006		VSS		AB
AC	VSS		GPI011		PCIE2_TX07N	AC
AD		GPI007		VSS		AD
AE	GPI008		GPI009		PCIE2_TX08P	AE
AF		GPI010		VSS		AF
AG	GPI002		VSS		PCIE2_TX08N	AG
AH		VSS		VSS		AH
AJ	GPI014		VDD_PCIE_1V0		PCIE2_TX09N	AJ
AK		VSS		VSS		AK
AL	GPI012		VDD_PCIE_1V0		PCIE2_TX10P	AL
AM		VSS		VSS		AM
AN	I2C2_SCL		VDD_PCIE_1V0		PCIE2_TX11P	AN
AP		VSS		VSS		AP
AR	UART0_TXD		VDD_PCIE_1V0		PCIE2_TX11N	AR
AT		VSS		VSS		AT
AU	VSS		VDD_PCIE_1V0		PCIE2_TX12P	AU
AV		VSS		VSS		AV
AW	VDDP		VDD_PCIE_1V0		PCIE2_TX13P	AW

AY		VSS		VSS		AY
BA	VDDP		VDD_PCIE_1V0		PCIE2_TX13N	BA
BB		VSS		VSS		BB
BC	VDDP		VDD_PCIE_1V0		PCIE2_TX14N	BC
BD		VDD_PCIE_1V8		VSS		BD
BE	VDDP		VDD_PCIE_1V0		PCIE2_TX15P	BE
BF		VDD_PCIE_1V8		VSS		BF
BG	VDDP		VDD_PCIE_1V0		VSS	BG
BH		VDD_PCIE_1V8		PCIE_REFRES		BH
BJ	VDDP		VDD_PCIE_1V0		VSS	BJ
BK		VDD_PCIE_1V8		VSS		BK
BL	VDDP		VDD_PCIE_1V0		PCIE3_TX15P	BL
BM		VDD_PCIE_1V8		VSS		BM
BN	VDDP		VDD_PCIE_1V0		PCIE3_TX14N	BN
BP		VSS		VSS		BP
BR	VDDP		VDD_PCIE_1V0		PCIE3_TX13N	BR
BT		VSS		VSS		BT
BU	VDDP		VDD_PCIE_1V0		PCIE3_TX13P	BU
BV		VSS		VSS		BV
BW	VDDP		VDD_PCIE_1V0		PCIE3_TX12P	BW
BY		VSS		VSS		BY
CA	VSS		VDD_PCIE_1V0		PCIE3_TX11N	CA
CB		VSS		VSS		CB
CC	TMS		VDD_PCIE_1V0		PCIE3_TX11P	CC
CD		VSS		VSS		CD
CE	TDO		VDD_PCIE_1V0		PCIE3_TX10P	CE
CF		VSS		VSS		CF
CG	TDI		VDD_PCIE_1V0		PCIE3_TX09N	CG
CH		VSS		VSS		CH
CJ	ICCC_EN1		VDD_PCIE_1V0		PCIE3_TX08N	CJ
CK		VSS		VSS		CK
CL	ICCC_EN0		VSS		PCIE3_TX08P	CL
CM		CHIP_CONFIG5		VSS		CM
CN	CHIP_CONFIG4		CHIP_CONFIG3		PCIE3_TX07N	CN
CP		CHIP_CONFIG2		VSS		CP
CR	VSS		CHIP_CONFIG1		PCIE3_TX06N	CR
CT		CHIP_CONFIG0		VSS		CT
CU	VSS		SE_UART0_TX		PCIE3_TX06P	CU
CV		SE_UART0_RX		VSS		CV
CW	VSS		SE_QSPI_I03		PCIE3_TX05P	CW

CY		SE_QSPI_I02		VSS		CY
DA	VSS		SE_QSPI_I01		PCIE3_TX04N	DA
DB		SE_QSPI_I00		VSS		DB
DC	VSS		SE_QSPI_CSN		PCIE3_TX04P	DC
DD		SE_QSPI_CLK		VSS		DD
DE	VSS		SE_I2C_SDA		PCIE3_TX03P	DE
DF		SE_I2C_SCL		VSS		DF
DG	VSS		SE_GPIO03		PCIE3_TX02N	DG
DH		SE_GPIO02		VSS		DH
DJ	VSS		SE_GPIO01		PCIE3_TX01N	DJ
DK		SE_GPIO00		VSS		DK
DL	VSS		VSS		PCIE3_TX01P	DL
DM		TSEL0		VSS		DM
DN	VSS		TSEL1		PCIE3_TX00P	DN
DP		VSS		VSS		DP
DR	VSS		VSS		VSS	DR

	46	47	48	49	50	
A		VSS		VSS		A
B	VSS		VSS		VSS	B
C		VSS		PCIE0_TX00P		C
D	PCIE2_TX00N		PCIE0_TX00N		VSS	D
E		VSS		VSS		E
F	VSS		PCIE0_TX01P		VSS	F
G		VSS		PCIE0_TX01N		G
H	PCIE2_TX02P		PCIE0_TX02P		VSS	H
J		VSS		VSS		J
K	VSS		PCIE0_TX02N		VSS	K
L		VSS		VSS		L
M	PCIE2_TX03N		PCIE0_TX03P		VSS	M
N		VSS		PCIE0_TX03N		N
P	VSS		PCIE0_TX04P		VSS	P
R		VSS		VSS		R
T	VSS		PCIE0_TX04N		VSS	T
U		VSS		PCIE0_TX05P		U
V	PCIE2_TX05N		PCIE0_TX05N		VSS	V
W		VSS		VSS		W
Y	VSS		PCIE0_TX06P		VSS	Y
AA		VSS		PCIE0_TX06N		AA
AB	PCIE2_TX07P		PCIE0_TX07P		VSS	AB
AC		VSS		VSS		AC
AD	VSS		PCIE0_TX07N		VSS	AD
AE		VSS		VSS		AE
AF	VSS		PCIE0_TX08P		VSS	AF
AG		VSS		PCIE0_TX08N		AG
AH	PCIE2_TX09P		PCIE0_TX09P		VSS	AH
AJ		VSS		VSS		AJ
AK	VSS		PCIE0_TX09N		VSS	AK
AL		VSS		PCIE0_TX10P		AL
AM	PCIE2_TX10N		PCIE0_TX10N		VSS	AM
AN		VSS		VSS		AN
AP	VSS		PCIE0_TX11P		VSS	AP
AR		VSS		PCIE0_TX11N		AR
AT	VSS		PCIE0_TX12P		VSS	AT
AU		VSS		VSS		AU
AV	PCIE2_TX12N		PCIE0_TX12N		VSS	AV
AW		VSS		VSS		AW

AY	VSS		PCIE0_TX13P		VSS	AY
BA		VSS		PCIE0_TX13N		BA
BB	PCIE2_TX14P		PCIE0_TX14P		VSS	BB
BC		VSS		VSS		BC
BD	VSS		PCIE0_TX14N		VSS	BD
BE		VSS		PCIE0_TX15P		BE
BF	PCIE2_TX15N		PCIE0_TX15N		VSS	BF
BG		VSS		VSS		BG
BH	VSS		VSS		VSS	BH
BJ		VSS		VSS		BJ
BK	PCIE3_TX15N		PCIE1_TX15N		VSS	BK
BL		VSS		PCIE1_TX15P		BL
BM	VSS		PCIE1_TX14N		VSS	BM
BN		VSS		VSS		BN
BP	PCIE3_TX14P		PCIE1_TX14P		VSS	BP
BR		VSS		PCIE1_TX13N		BR
BT	VSS		PCIE1_TX13P		VSS	BT
BU		VSS		VSS		BU
BV	PCIE3_TX12N		PCIE1_TX12N		VSS	BV
BW		VSS		VSS		BW
BY	VSS		PCIE1_TX12P		VSS	BY
CA		VSS		PCIE1_TX11N		CA
CB	VSS		PCIE1_TX11P		VSS	CB
CC		VSS		VSS		CC
CD	PCIE3_TX10N		PCIE1_TX10N		VSS	CD
CE		VSS		PCIE1_TX10P		CE
CF	VSS		PCIE1_TX09N		VSS	CF
CG		VSS		VSS		CG
CH	PCIE3_TX09P		PCIE1_TX09P		VSS	CH
CJ		VSS		PCIE1_TX08N		CJ
CK	VSS		PCIE1_TX08P		VSS	CK
CL		VSS		VSS		CL
CM	VSS		PCIE1_TX07N		VSS	CM
CN		VSS		VSS		CN
CP	PCIE3_TX07P		PCIE1_TX07P		VSS	CP
CR		VSS		PCIE1_TX06N		CR
CT	VSS		PCIE1_TX06P		VSS	CT
CU		VSS		VSS		CU
CV	PCIE3_TX05N		PCIE1_TX05N		VSS	CV
CW		VSS		PCIE1_TX05P		CW

CY	VSS		PCIE1_TX04N		VSS	CY
DA		VSS		VSS		DA
DB	VSS		PCIE1_TX04P		VSS	DB
DC		VSS		PCIE1_TX03N		DC
DD	PCIE3_TX03N		PCIE1_TX03P		VSS	DD
DE		VSS		VSS		DE
DF	VSS		PCIE1_TX02N		VSS	DF
DG		VSS		VSS		DG
DH	PCIE3_TX02P		PCIE1_TX02P		VSS	DH
DJ		VSS		PCIE1_TX01N		DJ
DK	VSS		PCIE1_TX01P		VSS	DK
DL		VSS		VSS		DL
DM	PCIE3_TX00N		PCIE1_TX00N		VSS	DM
DN		VSS		PCIE1_TX00P		DN
DP	VSS		VSS		VSS	DP
DR		VSS		VSS		DR

	51	52	53	54	55	
A	VSS		VSS			A
B		VSS		VSS		B
C	PCIE2_RX00P		VSS		VSS	C
D		PCIE2_RX00N		PCIE0_RX00P		D
E	PCIE2_RX01P		VSS		PCIE0_RX00N	E
F		VSS		PCIE0_RX01P		F
G	PCIE2_RX01N		VSS		VSS	G
H		PCIE2_RX02P		PCIE0_RX01N		H
J	PCIE2_RX02N		VSS		PCIE0_RX02P	J
K		VSS		PCIE0_RX02N		K
L	PCIE2_RX03P		VSS		VSS	L
M		PCIE2_RX03N		PCIE0_RX03P		M
N	PCIE2_RX04P		VSS		PCIE0_RX03N	N
P		VSS		PCIE0_RX04P		P
R	PCIE2_RX04N		VSS		VSS	R
T		VSS		PCIE0_RX04N		T
U	PCIE2_RX05P		VSS		PCIE0_RX05P	U
V		PCIE2_RX05N		PCIE0_RX05N		V
W	PCIE2_RX06P		VSS		VSS	W
Y		VSS		PCIE0_RX06P		Y
AA	PCIE2_RX06N		VSS		PCIE0_RX06N	AA
AB		PCIE2_RX07P		PCIE0_RX07P		AB
AC	PCIE2_RX07N		VSS		VSS	AC
AD		VSS		PCIE0_RX07N		AD
AE	PCIE2_RX08P		VSS		VSS	AE
AF		VSS		PCIE0_RX08P		AF
AG	PCIE2_RX08N		VSS		PCIE0_RX08N	AG
AH		PCIE2_RX09P		PCIE0_RX09P		AH
AJ	PCIE2_RX09N		VSS		VSS	AJ
AK		VSS		PCIE0_RX09N		AK
AL	PCIE2_RX10P		VSS		PCIE0_RX10P	AL
AM		PCIE2_RX10N		PCIE0_RX10N		AM
AN	PCIE2_RX11P		VSS		VSS	AN
AP		VSS		PCIE0_RX11P		AP
AR	PCIE2_RX11N		VSS		PCIE0_RX11N	AR
AT		VSS		PCIE0_RX12P		AT
AU	PCIE2_RX12P		VSS		VSS	AU
AV		PCIE2_RX12N		PCIE0_RX12N		AV
AW	PCIE2_RX13P		VSS		VSS	AW

AY		VSS		PCIE0_RX13P		AY
BA	PCIE2_RX13N		VSS		PCIE0_RX13N	BA
BB		PCIE2_RX14P		PCIE0_RX14P		BB
BC	PCIE2_RX14N		VSS		VSS	BC
BD		VSS		PCIE0_RX14N		BD
BE	PCIE2_RX15P		VSS		PCIE0_RX15P	BE
BF		PCIE2_RX15N		PCIE0_RX15N		BF
BG	VSS		VSS		VSS	BG
BH		VSS		VSS		BH
BJ	VSS		VSS		VSS	BJ
BK		PCIE3_RX15N		PCIE1_RX15N		BK
BL	PCIE3_RX15P		VSS		PCIE1_RX15P	BL
BM		VSS		PCIE1_RX14N		BM
BN	PCIE3_RX14N		VSS		VSS	BN
BP		PCIE3_RX14P		PCIE1_RX14P		BP
BR	PCIE3_RX13N		VSS		PCIE1_RX13N	BR
BT		VSS		PCIE1_RX13P		BT
BU	PCIE3_RX13P		VSS		VSS	BU
BV		PCIE3_RX12N		PCIE1_RX12N		BV
BW	PCIE3_RX12P		VSS		VSS	BW
BY		VSS		PCIE1_RX12P		BY
CA	PCIE3_RX11N		VSS		PCIE1_RX11N	CA
CB		VSS		PCIE1_RX11P		CB
CC	PCIE3_RX11P		VSS		VSS	CC
CD		PCIE3_RX10N		PCIE1_RX10N		CD
CE	PCIE3_RX10P		VSS		PCIE1_RX10P	CE
CF		VSS		PCIE1_RX09N		CF
CG	PCIE3_RX09N		VSS		VSS	CG
CH		PCIE3_RX09P		PCIE1_RX09P		CH
CJ	PCIE3_RX08N		VSS		PCIE1_RX08N	CJ
CK		VSS		PCIE1_RX08P		CK
CL	PCIE3_RX08P		VSS		VSS	CL
CM		VSS		PCIE1_RX07N		CM
CN	PCIE3_RX07N		VSS		VSS	CN
CP		PCIE3_RX07P		PCIE1_RX07P		CP
CR	PCIE3_RX06N		VSS		PCIE1_RX06N	CR
CT		VSS		PCIE1_RX06P		CT
CU	PCIE3_RX06P		VSS		VSS	CU
CV		PCIE3_RX05N		PCIE1_RX05N		CV
CW	PCIE3_RX05P		VSS		PCIE1_RX05P	CW

CY		VSS		PCIE1_RX04N		CY
DA	PCIE3_RX04N		VSS		VSS	DA
DB		VSS		PCIE1_RX04P		DB
DC	PCIE3_RX04P		VSS		PCIE1_RX03N	DC
DD		PCIE3_RX03N		PCIE1_RX03P		DD
DE	PCIE3_RX03P		VSS		VSS	DE
DF		VSS		PCIE1_RX02N		DF
DG	PCIE3_RX02N		VSS		PCIE1_RX02P	DG
DH		PCIE3_RX02P		PCIE1_RX01N		DH
DJ	PCIE3_RX01N		VSS		VSS	DJ
DK		VSS		PCIE1_RX01P		DK
DL	PCIE3_RX01P		VSS		PCIE1_RX00N	DL
DM		PCIE3_RX00N		PCIE1_RX00P		DM
DN	PCIE3_RX00P		VSS		VSS	DN
DP		VSS		VSS		DP
DR	VSS		VSS			DR

附录二：LS3C6000/S 芯片引脚内部延迟数据

NET NAME	OVERALL TOTAL (um)	NET NAME	OVERALL TOTAL (um)
AVS_CLK	34780.32	MC2_DQS12N	18602.1
AVS_MDATA	34975.54	MC2_DQS12P	18562.76
AVS_SDATA	32324.64	MC2_DQS13N	18734
CHIP_CONFIG0	73788.77	MC2_DQS13P	18703.43
CHIP_CONFIG1	74005.29	MC2_DQS14N	13528.48
CHIP_CONFIG2	72590.38	MC2_DQS14P	13480.4
CHIP_CONFIG3	74374.27	MC2_DQS15N	19652.71
CHIP_CONFIG4	72753.29	MC2_DQS15P	19661.71
CHIP_CONFIG5	74180.72	MC2_DQS16N	11724.83
CHIP_CONFIG6	73411.68	MC2_DQS16P	11697.15
CHIP_ID0	81052.73	MC2_DQS17N	17966.02
CHIP_ID1	81202.91	MC2_DQS17P	17975.91
CHIP_ID2	78876.84	MC2_ODT0	15770.6
CHIP_ID3	78546.33	MC2_ODT1	15682.49
DOTESTN	83551.26	MC2_ODT2	15696
GPI000	75019.42	MC2_ODT3	15665.71
GPI001	73620.16	MC2_PAR	15647.49
GPI002	79007.21	MC2_RASN	15621.71
GPI003	75300.94	MC2_RESETN	15524.41
GPI004	66224.62	MC2_REXT	8841.59
GPI005	76960.77	MC2_SCSN0	15736.18
GPI006	77376.71	MC2_SCSN1	15693.34
GPI007	79379.6	MC2_SCSN2	15693.96
GPI008	79719.07	MC2_SCSN3	15670.16
GPI009	80310.33	MC2_WEN	15648.18
GPI010	80886.61	MC3_A00	23204.87
GPI011	79743.62	MC3_A01	23224.92
GPI012	84035.5	MC3_A02	23372.77
GPI013	72341.96	MC3_A03	23233.72
GPI014	84024.86	MC3_A04	23236.78
GPI015	71652.47	MC3_A05	23225.3
I2C0_SCL	34865.02	MC3_A06	23292.39
I2C0_SDA	34558.77	MC3_A07	23201.76
I2C1_SCL	79819.84	MC3_A08	23256.4
I2C1_SDA	76947.61	MC3_A09	23343.97
I2C2_SCL	80748.47	MC3_A10	23248.89
I2C2_SDA	69382.96	MC3_A11	23228.71
ICCC_EN0	78339.12	MC3_A12	23280.4

ICCC_EN1	79176.95	MC3_A13	23242.73
MCO_A00	22218.94	MC3_A17	23232.52
MCO_A01	22251.35	MC3_ACTN	23261.4
MCO_A02	22175.52	MC3_ALERTN	23187.61
MCO_A03	22245.19	MC3_BA0	23239.72
MCO_A04	22242.98	MC3_BA1	23203.8
MCO_A05	22239.6	MC3_BG0	23182.69
MCO_A06	22200.32	MC3_BG1	23187.38
MCO_A07	22206.51	MC3_CASN	23317.56
MCO_A08	22212.57	MC3_CB0	23268.36
MCO_A09	22211.52	MC3_CB1	23269.47
MCO_A10	22227.01	MC3_CB2	23299.08
MCO_A11	22273.1	MC3_CB3	23286.36
MCO_A12	22240.25	MC3_CB4	23257.68
MCO_A13	22203.82	MC3_CB5	23293.75
MCO_A17	22221.33	MC3_CB6	23264.7
MCO_ACTN	22205.57	MC3_CB7	23258.14
MCO_ALERTN	22265.44	MC3_CID2	23279.63
MCO_BA0	22246.22	MC3_CK0N	23264.24
MCO_BA1	22218.41	MC3_CK0P	23314.23
MCO_BG0	22209.79	MC3_CK1N	23292.4
MCO_BG1	22215.84	MC3_CK1P	23337.63
MCO_CASN	22267.26	MC3_CK2N	23286.38
MCO_CB0	20137.54	MC3_CK2P	23330.98
MCO_CB1	20152.22	MC3_CK3N	23282.67
MCO_CB2	20152.66	MC3_CK3P	23292.41
MCO_CB3	20145.44	MC3_CKE0	23237.12
MCO_CB4	20148.34	MC3_CKE1	23314.84
MCO_CB5	20183.37	MC3_CKE2	23200.28
MCO_CB6	20134.96	MC3_CKE3	23323.49
MCO_CB7	20139.66	MC3_DQ00	24508.61
MCO_CID2	22230.21	MC3_DQ01	24534.5
MCO_CK0N	22257.79	MC3_DQ02	24559.84
MCO_CK0P	22268.53	MC3_DQ03	24504.42
MCO_CK1N	22222.65	MC3_DQ04	24523.29
MCO_CK1P	22251.99	MC3_DQ05	24515.92
MCO_CK2N	22185.18	MC3_DQ06	24497.9
MCO_CK2P	22210.34	MC3_DQ07	24555.68
MCO_CK3N	22204.94	MC3_DQ08	28256.16
MCO_CK3P	22219.77	MC3_DQ09	28312.11
MCO_CKE0	22203.76	MC3_DQ10	28262.19
MCO_CKE1	22271.82	MC3_DQ11	28240.05

MCO_CKE2	22218.7	MC3_DQ12	28232.61
MCO_CKE3	22198.29	MC3_DQ13	28273.85
MCO_DQ00	22363.77	MC3_DQ14	28283.82
MCO_DQ01	22332.56	MC3_DQ15	28275.14
MCO_DQ02	22313.75	MC3_DQ16	24612.08
MCO_DQ03	22336.52	MC3_DQ17	24666.82
MCO_DQ04	22319.95	MC3_DQ18	24624.02
MCO_DQ05	22357.75	MC3_DQ19	24577.16
MCO_DQ06	22334.67	MC3_DQ20	24650.52
MCO_DQ07	22336.22	MC3_DQ21	24586.86
MCO_DQ08	17121.87	MC3_DQ22	24587.44
MCO_DQ09	17133.88	MC3_DQ23	24611.23
MCO_DQ10	17129.83	MC3_DQ24	25988.31
MCO_DQ11	17170.55	MC3_DQ25	25963.39
MCO_DQ12	17185.71	MC3_DQ26	26016.45
MCO_DQ13	17167.09	MC3_DQ27	26037.65
MCO_DQ14	17123.12	MC3_DQ28	25965.55
MCO_DQ15	17122.17	MC3_DQ29	25948.14
MCO_DQ16	20719.76	MC3_DQ30	25993.59
MCO_DQ17	20695.88	MC3_DQ31	26028.5
MCO_DQ18	20713.31	MC3_DQ32	25474.83
MCO_DQ19	20701.12	MC3_DQ33	25468.54
MCO_DQ20	20689.11	MC3_DQ34	25462.87
MCO_DQ21	20675.4	MC3_DQ35	25406.52
MCO_DQ22	20707.03	MC3_DQ36	25450.79
MCO_DQ23	20672.73	MC3_DQ37	25424.49
MCO_DQ24	16866.97	MC3_DQ38	25397.27
MCO_DQ25	16822.02	MC3_DQ39	25432.66
MCO_DQ26	16846.44	MC3_DQ40	20621.35
MCO_DQ27	16868.12	MC3_DQ41	20603.92
MCO_DQ28	16819.09	MC3_DQ42	20647.94
MCO_DQ29	16866.16	MC3_DQ43	20645.53
MCO_DQ30	16836.11	MC3_DQ44	20671.23
MCO_DQ31	16870.52	MC3_DQ45	20646.96
MCO_DQ32	24715.84	MC3_DQ46	20633.05
MCO_DQ33	24752.56	MC3_DQ47	20657.8
MCO_DQ34	24743.5	MC3_DQ48	24415.43
MCO_DQ35	24706.92	MC3_DQ49	24417.97
MCO_DQ36	24699.1	MC3_DQ50	24485.83
MCO_DQ37	24751.58	MC3_DQ51	24413.63
MCO_DQ38	24746.42	MC3_DQ52	24420.53
MCO_DQ39	24745.65	MC3_DQ53	24458.22

MCO_DQ40	24242.92	MC3_DQ54	24483.97
MCO_DQ41	24276.1	MC3_DQ55	24418.22
MCO_DQ42	24256.44	MC3_DQ56	18503.31
MCO_DQ43	24227.94	MC3_DQ57	18474.82
MCO_DQ44	24266.91	MC3_DQ58	18460.09
MCO_DQ45	24223.54	MC3_DQ59	18426.17
MCO_DQ46	24261.11	MC3_DQ60	18450.31
MCO_DQ47	24233.21	MC3_DQ61	18437.17
MCO_DQ48	28997.45	MC3_DQ62	18474.36
MCO_DQ49	28979.17	MC3_DQ63	18449.33
MCO_DQ50	28939.31	MC3_DQS00N	24526.3
MCO_DQ51	28934.56	MC3_DQS00P	24522.08
MCO_DQ52	28954.37	MC3_DQS01N	28263.8
MCO_DQ53	28955.24	MC3_DQS01P	28267.57
MCO_DQ54	28969.47	MC3_DQS02N	24626.68
MCO_DQ55	28963.94	MC3_DQS02P	24634.97
MCO_DQ56	24712.3	MC3_DQS03N	25991.31
MCO_DQ57	24762.5	MC3_DQS03P	25999.72
MCO_DQ58	24712.22	MC3_DQS04N	25436.6
MCO_DQ59	24712.32	MC3_DQS04P	25442.74
MCO_DQ60	24761.25	MC3_DQS05N	20644.73
MCO_DQ61	24724.26	MC3_DQS05P	20652.38
MCO_DQ62	24703.69	MC3_DQS06N	24457.98
MCO_DQ63	24744.06	MC3_DQS06P	24451.76
MCO_DQS00N	22325.21	MC3_DQS07N	18468.5
MCO_DQS00P	22344.5	MC3_DQS07P	18469.6
MCO_DQS01N	17156.91	MC3_DQS08N	23281.69
MCO_DQS01P	17154.83	MC3_DQS08P	23282.42
MCO_DQS02N	20693.08	MC3_DQS09N	24483.63
MCO_DQS02P	20713.72	MC3_DQS09P	24498.07
MCO_DQS03N	16843.92	MC3_DQS10N	28293.95
MCO_DQS03P	16852.22	MC3_DQS10P	28278.49
MCO_DQS04N	24739.01	MC3_DQS11N	24652.3
MCO_DQS04P	24729.81	MC3_DQS11P	24636.9
MCO_DQS05N	24258.79	MC3_DQS12N	26029.94
MCO_DQS05P	24260.61	MC3_DQS12P	25995.12
MCO_DQS06N	28952.1	MC3_DQS13N	25452.85
MCO_DQS06P	28961	MC3_DQS13P	25431.88
MCO_DQS07N	24731.88	MC3_DQS14N	20637.99
MCO_DQS07P	24739.39	MC3_DQS14P	20657.33
MCO_DQS08N	20133.68	MC3_DQS15N	24463.44
MCO_DQS08P	20164.46	MC3_DQS15P	24484.92

MCO_DQS09N	22360.2	MC3_DQS16N	18475.45
MCO_DQS09P	22356.15	MC3_DQS16P	18442.66
MCO_DQS10N	17183.04	MC3_DQS17N	23311.67
MCO_DQS10P	17165.25	MC3_DQS17P	23331.6
MCO_DQS11N	20685.55	MC3_ODT0	23190.97
MCO_DQS11P	20682.73	MC3_ODT1	23192.3
MCO_DQS12N	16840.6	MC3_ODT2	23225.71
MCO_DQS12P	16848.98	MC3_ODT3	23292.26
MCO_DQS13N	24764.72	MC3_PAR	23224.32
MCO_DQS13P	24752.52	MC3_RASN	23238.72
MCO_DQS14N	24261.97	MC3_RESETN	19516.24
MCO_DQS14P	24238.09	MC3_REXT	14649.06
MCO_DQS15N	28988.18	MC3_SCSN0	23228.33
MCO_DQS15P	28961.88	MC3_SCSN1	23210.17
MCO_DQS16N	24756.38	MC3_SCSN2	23314.17
MCO_DQS16P	24739.51	MC3_SCSN3	23285.64
MCO_DQS17N	20161.98	MC3_WEN	23204.47
MCO_DQS17P	20127.32	NMIN	74669.85
MCO_ODT0	22227.65	PCIE0_RX00N	27977.12
MCO_ODT1	22223.34	PCIE0_RX00P	27983.75
MCO_ODT2	22238.02	PCIE0_RX01N	26658.12
MCO_ODT3	22275.98	PCIE0_RX01P	26665.56
MCO_PAR	22193.35	PCIE0_RX02N	26513.4
MCO_RASN	22229.2	PCIE0_RX02P	26504.06
MCO_RESETN	15374.69	PCIE0_RX03N	25204.08
MCO_REXT	18956.93	PCIE0_RX03P	25196.62
MCO_SCSN0	22224.74	PCIE0_RX04N	23868.63
MCO_SCSN1	22195.99	PCIE0_RX04P	23877.66
MCO_SCSN2	22191.94	PCIE0_RX05N	23744.01
MCO_SCSN3	22200.26	PCIE0_RX05P	23746.91
MCO_WEN	22239	PCIE0_RX06N	23687.86
MC1_A00	16042.83	PCIE0_RX06P	23689.94
MC1_A01	16089.24	PCIE0_RX07N	22763.82
MC1_A02	16054.22	PCIE0_RX07P	22772.19
MC1_A03	16076.54	PCIE0_RX08N	24044.74
MC1_A04	16090.72	PCIE0_RX08P	24045.22
MC1_A05	16148.38	PCIE0_RX09N	23748.99
MC1_A06	16133.76	PCIE0_RX09P	23746.6
MC1_A07	16072.59	PCIE0_RX10N	24138.86
MC1_A08	16089.12	PCIE0_RX10P	24148.35
MC1_A09	16096.49	PCIE0_RX11N	25401.31
MC1_A10	16047.82	PCIE0_RX11P	25409.31

MC1_A11	16150.63	PCIE0_RX12N	25195.3
MC1_A12	16103.31	PCIE0_RX12P	25203.18
MC1_A13	16043.48	PCIE0_RX13N	26746.41
MC1_A17	16090.95	PCIE0_RX13P	26738.37
MC1_ACTN	16082.71	PCIE0_RX14N	26537.12
MC1_ALERTN	16057.72	PCIE0_RX14P	26534.23
MC1_BA0	16193.49	PCIE0_RX15N	27169.85
MC1_BA1	16086.37	PCIE0_RX15P	27165.32
MC1_BG0	16080.61	PCIE0_TX00N	24262.01
MC1_BG1	16175.89	PCIE0_TX00P	24260.14
MC1_CASN	16116.33	PCIE0_TX01N	22949.24
MC1_CBO	14338.54	PCIE0_TX01P	22942.91
MC1_CB1	14342.87	PCIE0_TX02N	21636.32
MC1_CB2	14388.01	PCIE0_TX02P	21631.29
MC1_CB3	14425.56	PCIE0_TX03N	20943.59
MC1_CB4	14379.9	PCIE0_TX03P	20943.89
MC1_CB5	14394.43	PCIE0_TX04N	19632.79
MC1_CB6	14382.8	PCIE0_TX04P	19624.37
MC1_CB7	14386.59	PCIE0_TX05N	19480.35
MC1_CID2	16067.17	PCIE0_TX05P	19478.34
MC1_CK0N	16091.61	PCIE0_TX06N	18659.84
MC1_CK0P	16133.23	PCIE0_TX06P	18650.23
MC1_CK1N	16195.84	PCIE0_TX07N	18145.08
MC1_CK1P	16210.53	PCIE0_TX07P	18138.85
MC1_CK2N	16126.01	PCIE0_TX08N	19054.1
MC1_CK2P	16100.52	PCIE0_TX08P	19059.73
MC1_CK3N	16111.64	PCIE0_TX09N	18987.69
MC1_CK3P	16150.96	PCIE0_TX09P	18979.56
MC1_CKE0	16177.44	PCIE0_TX10N	19465.24
MC1_CKE1	16102.04	PCIE0_TX10P	19473.36
MC1_CKE2	16152.8	PCIE0_TX11N	20517.05
MC1_CKE3	16095.77	PCIE0_TX11P	20520.81
MC1_DQ00	18350.68	PCIE0_TX12N	20412.6
MC1_DQ01	18312.38	PCIE0_TX12P	20404.82
MC1_DQ02	18358.67	PCIE0_TX13N	21920.35
MC1_DQ03	18320.13	PCIE0_TX13P	21927.77
MC1_DQ04	18332.56	PCIE0_TX14N	21741.65
MC1_DQ05	18344.98	PCIE0_TX14P	21741.79
MC1_DQ06	18340.7	PCIE0_TX15N	22295.31
MC1_DQ07	18353.72	PCIE0_TX15P	22302.47
MC1_DQ08	12729.14	PCIE1_RX00N	27982.11
MC1_DQ09	12737.62	PCIE1_RX00P	27981.79

MC1_DQ10	12757.52	PCIE1_RX01N	26665.12
MC1_DQ11	12751.41	PCIE1_RX01P	26658.57
MC1_DQ12	12758.7	PCIE1_RX02N	26508.89
MC1_DQ13	12742.31	PCIE1_RX02P	26499.11
MC1_DQ14	12761.59	PCIE1_RX03N	25202.61
MC1_DQ15	12735.04	PCIE1_RX03P	25194.66
MC1_DQ16	14646.59	PCIE1_RX04N	23879.61
MC1_DQ17	14584.45	PCIE1_RX04P	23870.67
MC1_DQ18	14612.84	PCIE1_RX05N	23746.12
MC1_DQ19	14581.31	PCIE1_RX05P	23741.97
MC1_DQ20	14633.29	PCIE1_RX06N	23692.84
MC1_DQ21	14636.95	PCIE1_RX06P	23687.98
MC1_DQ22	14622.69	PCIE1_RX07N	22770.82
MC1_DQ23	14618.76	PCIE1_RX07P	22765.2
MC1_DQ24	10173.76	PCIE1_RX08N	24049.72
MC1_DQ25	10141.27	PCIE1_RX08P	24043.27
MC1_DQ26	10180.53	PCIE1_RX09N	23747.96
MC1_DQ27	10160.65	PCIE1_RX09P	23739.6
MC1_DQ28	10185.65	PCIE1_RX10N	24140.97
MC1_DQ29	10125.51	PCIE1_RX10P	24143.4
MC1_DQ30	10142.34	PCIE1_RX11N	25406.3
MC1_DQ31	10141.2	PCIE1_RX11P	25407.35
MC1_DQ32	19607.4	PCIE1_RX12N	25202.3
MC1_DQ33	19667.24	PCIE1_RX12P	25196.19
MC1_DQ34	19642.63	PCIE1_RX13N	26743.27
MC1_DQ35	19617.53	PCIE1_RX13P	26736.41
MC1_DQ36	19632.8	PCIE1_RX14N	26534.35
MC1_DQ37	19627.9	PCIE1_RX14P	26527.24
MC1_DQ38	19604.75	PCIE1_RX15N	27169.22
MC1_DQ39	19587.01	PCIE1_RX15P	27160.37
MC1_DQ40	23248.91	PCIE1_TX00N	24264.12
MC1_DQ41	23234.7	PCIE1_TX00P	24255.2
MC1_DQ42	23285	PCIE1_TX01N	22947.35
MC1_DQ43	23297.76	PCIE1_TX01P	22940.95
MC1_DQ44	23260.44	PCIE1_TX02N	21628
MC1_DQ45	23227.39	PCIE1_TX02P	21624.3
MC1_DQ46	23218.88	PCIE1_TX03N	20948.58
MC1_DQ47	23268.74	PCIE1_TX03P	20941.93
MC1_DQ48	21299.17	PCIE1_TX04N	19624.89
MC1_DQ49	21302.62	PCIE1_TX04P	19617.38
MC1_DQ50	21293.15	PCIE1_TX05N	19482.46
MC1_DQ51	21265.02	PCIE1_TX05P	19473.4

MC1_DQ52	21284.04	PCIE1_TX06N	18652.35
MC1_DQ53	21302.76	PCIE1_TX06P	18648.27
MC1_DQ54	21280.83	PCIE1_TX07N	18135.82
MC1_DQ55	21285.55	PCIE1_TX07P	18131.86
MC1_DQ56	24904.55	PCIE1_TX08N	19059.09
MC1_DQ57	24894.42	PCIE1_TX08P	19057.77
MC1_DQ58	24919.83	PCIE1_TX09N	18965.12
MC1_DQ59	24925.59	PCIE1_TX09P	18972.57
MC1_DQ60	24870.71	PCIE1_TX10N	19467.35
MC1_DQ61	24885.83	PCIE1_TX10P	19468.41
MC1_DQ62	24928.78	PCIE1_TX11N	20522.04
MC1_DQ63	24906.97	PCIE1_TX11P	20518.85
MC1_DQS00N	18322.13	PCIE1_TX12N	20406.93
MC1_DQS00P	18339.02	PCIE1_TX12P	20397.83
MC1_DQS01N	12746.45	PCIE1_TX13N	21925.33
MC1_DQS01P	12745.87	PCIE1_TX13P	21925.82
MC1_DQS02N	14606.13	PCIE1_TX14N	21732.42
MC1_DQS02P	14604.46	PCIE1_TX14P	21734.8
MC1_DQS03N	10139.15	PCIE1_TX15N	22297.41
MC1_DQS03P	10145.31	PCIE1_TX15P	22297.52
MC1_DQS04N	19631.78	PCIE2_RX00N	27916.85
MC1_DQS04P	19624.7	PCIE2_RX00P	27921.08
MC1_DQS05N	23257.09	PCIE2_RX01N	26647.87
MC1_DQS05P	23248.81	PCIE2_RX01P	26646.64
MC1_DQS06N	21306.95	PCIE2_RX02N	25124.53
MC1_DQS06P	21297.1	PCIE2_RX02P	25115.12
MC1_DQS07N	24897.32	PCIE2_RX03N	24119.57
MC1_DQS07P	24913.84	PCIE2_RX03P	24124
MC1_DQS08N	14386.75	PCIE2_RX04N	21774.85
MC1_DQS08P	14391.46	PCIE2_RX04P	21770.38
MC1_DQS09N	18362.21	PCIE2_RX05N	21879.79
MC1_DQS09P	18325.42	PCIE2_RX05P	21875
MC1_DQS10N	12769.24	PCIE2_RX06N	19511.92
MC1_DQS10P	12776.4	PCIE2_RX06P	19515.75
MC1_DQS11N	14573.29	PCIE2_RX07N	18441.14
MC1_DQS11P	14577.65	PCIE2_RX07P	18449.63
MC1_DQS12N	10129.84	PCIE2_RX08N	17501.17
MC1_DQS12P	10112.61	PCIE2_RX08P	17508.79
MC1_DQS13N	19673.15	PCIE2_RX09N	17249.93
MC1_DQS13P	19640.05	PCIE2_RX09P	17258.7
MC1_DQS14N	23268.5	PCIE2_RX10N	15923.19
MC1_DQS14P	23231.35	PCIE2_RX10P	15917.57

MC1_DQS15N	21333.82	PCIE2_RX11N	15102.61
MC1_DQS15P	21323.53	PCIE2_RX11P	15098.41
MC1_DQS16N	24850.63	PCIE2_RX12N	14723.96
MC1_DQS16P	24882.72	PCIE2_RX12P	14715.11
MC1_DQS17N	14406.64	PCIE2_RX13N	13888.45
MC1_DQS17P	14376.2	PCIE2_RX13P	13881.49
MC1_ODT0	16148.66	PCIE2_RX14N	14293.76
MC1_ODT1	16067.19	PCIE2_RX14P	14303.04
MC1_ODT2	16086.49	PCIE2_RX15N	13441.52
MC1_ODT3	16151.32	PCIE2_RX15P	13443.79
MC1_PAR	16167.34	PCIE2_TX00N	23861.52
MC1_RASN	16108.05	PCIE2_TX00P	23856.25
MC1_RESETN	12101.41	PCIE2_TX01N	21570.22
MC1_REXT	10192.81	PCIE2_TX01P	21565
MC1_SCSN0	16194.3	PCIE2_TX02N	20426.8
MC1_SCSN1	16153.74	PCIE2_TX02P	20430.43
MC1_SCSN2	16028.74	PCIE2_TX03N	20943.47
MC1_SCSN3	16121.59	PCIE2_TX03P	20944.96
MC1_WEN	16095.67	PCIE2_TX04N	18737.61
MC2_A00	15717.71	PCIE2_TX04P	18738.43
MC2_A01	15751.55	PCIE2_TX05N	18156.28
MC2_A02	15740.96	PCIE2_TX05P	18166.15
MC2_A03	15725.92	PCIE2_TX06N	16535.28
MC2_A04	15737.12	PCIE2_TX06P	16535.49
MC2_A05	15804.07	PCIE2_TX07N	15467.92
MC2_A06	15798.22	PCIE2_TX07P	15477.62
MC2_A07	15711.28	PCIE2_TX08N	14035.06
MC2_A08	15644.78	PCIE2_TX08P	14041.28
MC2_A09	15717.72	PCIE2_TX09N	14242.32
MC2_A10	15645.47	PCIE2_TX09P	14240.84
MC2_A11	15806.61	PCIE2_TX10N	12192.88
MC2_A12	15681.44	PCIE2_TX10P	12191.07
MC2_A13	15696.21	PCIE2_TX11N	11329.19
MC2_A17	15740.95	PCIE2_TX11P	11323.68
MC2_ACTN	15802.14	PCIE2_TX12N	10009.14
MC2_ALERTN	15721.93	PCIE2_TX12P	10012.13
MC2_BA0	15717.36	PCIE2_TX13N	9241.23
MC2_BA1	15748.05	PCIE2_TX13P	9246.17
MC2_BG0	15692.88	PCIE2_TX14N	9243.36
MC2_BG1	15671.98	PCIE2_TX14P	9236.78
MC2_CASN	15666.35	PCIE2_TX15N	8512.13
MC2_CBO	17988.12	PCIE2_TX15P	8504.04

MC2_CB1	18007.76	PCIE3_RX00N	27921.84
MC2_CB2	18017.65	PCIE3_RX00P	27919.12
MC2_CB3	17966.63	PCIE3_RX01N	26646.26
MC2_CB4	17949.98	PCIE3_RX01P	26639.65
MC2_CB5	17992.23	PCIE3_RX02N	25118.85
MC2_CB6	17980.96	PCIE3_RX02P	25110.18
MC2_CB7	17952.68	PCIE3_RX03N	24124.55
MC2_CID2	15670.02	PCIE3_RX03P	24122.04
MC2_CK0N	15768.29	PCIE3_RX04N	21770.34
MC2_CK0P	15765.19	PCIE3_RX04P	21763.39
MC2_CK1N	15722.83	PCIE3_RX05N	21879.14
MC2_CK1P	15716.14	PCIE3_RX05P	21873.04
MC2_CK2N	15673.1	PCIE3_RX06N	19515.69
MC2_CK2P	15692.26	PCIE3_RX06P	19508.76
MC2_CK3N	15716.93	PCIE3_RX07N	18443.25
MC2_CK3P	15712.13	PCIE3_RX07P	18444.68
MC2_CKE0	15672.35	PCIE3_RX08N	17508.17
MC2_CKE1	15752.87	PCIE3_RX08P	17501.8
MC2_CKE2	15665.03	PCIE3_RX09N	17252.04
MC2_CKE3	15741.88	PCIE3_RX09P	17253.75
MC2_DQ00	23161.54	PCIE3_RX10N	15922.15
MC2_DQ01	23167.09	PCIE3_RX10P	15915.61
MC2_DQ02	23152.66	PCIE3_RX11N	15099.96
MC2_DQ03	23133.15	PCIE3_RX11P	15091.42
MC2_DQ04	23133.17	PCIE3_RX12N	14720.83
MC2_DQ05	23187.84	PCIE3_RX12P	14713.15
MC2_DQ06	23188.91	PCIE3_RX13N	13876.65
MC2_DQ07	23170.09	PCIE3_RX13P	13874.49
MC2_DQ08	20843.47	PCIE3_RX14N	14296.87
MC2_DQ09	20788.65	PCIE3_RX14P	14298.1
MC2_DQ10	20772.43	PCIE3_RX15N	13446.51
MC2_DQ11	20798.11	PCIE3_RX15P	13441.83
MC2_DQ12	20832.17	PCIE3_TX00N	23863.62
MC2_DQ13	20817.66	PCIE3_TX00P	23854.29
MC2_DQ14	20797.13	PCIE3_TX01N	21559.12
MC2_DQ15	20842.33	PCIE3_TX01P	21558.01
MC2_DQ16	21310.81	PCIE3_TX02N	20428.26
MC2_DQ17	21342.74	PCIE3_TX02P	20425.48
MC2_DQ18	21309.63	PCIE3_TX03N	20948.46
MC2_DQ19	21342.42	PCIE3_TX03P	20943
MC2_DQ20	21330.19	PCIE3_TX04N	18738.94
MC2_DQ21	21323.23	PCIE3_TX04P	18731.44

MC2_DQ22	21352.31	PCIE3_TX05N	18161.26
MC2_DQ23	21326.04	PCIE3_TX05P	18164.19
MC2_DQ24	18512.06	PCIE3_TX06N	16533.21
MC2_DQ25	18528.93	PCIE3_TX06P	16528.49
MC2_DQ26	18533.15	PCIE3_TX07N	15470.03
MC2_DQ27	18587.87	PCIE3_TX07P	15472.67
MC2_DQ28	18565.89	PCIE3_TX08N	14042.07
MC2_DQ29	18584.05	PCIE3_TX08P	14034.29
MC2_DQ30	18539.65	PCIE3_TX09N	14244.43
MC2_DQ31	18529.67	PCIE3_TX09P	14235.9
MC2_DQ32	18731.06	PCIE3_TX10N	12197.87
MC2_DQ33	18741.03	PCIE3_TX10P	12189.11
MC2_DQ34	18701.06	PCIE3_TX11N	11317.91
MC2_DQ35	18775.99	PCIE3_TX11P	11309.59
MC2_DQ36	18744.48	PCIE3_TX12N	10014.12
MC2_DQ37	18726.65	PCIE3_TX12P	10010.17
MC2_DQ38	18707.15	PCIE3_TX13N	9248.24
MC2_DQ39	18739.58	PCIE3_TX13P	9239.18
MC2_DQ40	13497.67	PCIE3_TX14N	9242.19
MC2_DQ41	13513.7	PCIE3_TX14P	9237.16
MC2_DQ42	13506.66	PCIE3_TX15N	8494.99
MC2_DQ43	13557.66	PCIE3_TX15P	8502.08
MC2_DQ44	13519.68	PCIE_REFRES	5876.31
MC2_DQ45	13509.18	SENS_VDDN	4860.61
MC2_DQ46	13485.66	SENS_VDDP	9981.81
MC2_DQ47	13502.89	SENS_VSSN	6072.03
MC2_DQ48	19694.23	SENS_VSSP	11669.21
MC2_DQ49	19686.53	SE_GPI000	64773.19
MC2_DQ50	19678.29	SE_GPI001	66527.76
MC2_DQ51	19711.72	SE_GPI002	66353.36
MC2_DQ52	19677.15	SE_GPI003	68040.73
MC2_DQ53	19664.87	SE_I2C_SCL	69234.16
MC2_DQ54	19680.66	SE_I2C_SDA	69252.99
MC2_DQ55	19636.42	SE_QSPI_CLK	66670.68
MC2_DQ56	11717.71	SE_QSPI_CSN	71365.71
MC2_DQ57	11758.54	SE_QSPI_I00	68674.92
MC2_DQ58	11701.55	SE_QSPI_I01	73291.82
MC2_DQ59	11719.94	SE_QSPI_I02	73548.19
MC2_DQ60	11701.24	SE_QSPI_I03	74687.79
MC2_DQ61	11728.52	SE_UART0_RX	72569.32
MC2_DQ62	11697.23	SE_UART0_TX	74001.62
MC2_DQ63	11703.07	SPI_CSN	68698.08

MC2_DQS00N	23171.3	SPI_HOLDN	64016.84
MC2_DQS00P	23131.84	SPI_SCK	68283.58
MC2_DQS01N	20813.01	SPI_SDI	67472.6
MC2_DQS01P	20809.47	SPI_SDO	69318.79
MC2_DQS02N	21342.88	SPI_WPN	65721.46
MC2_DQS02P	21344.28	SYSCLK	67038.71
MC2_DQS03N	18557.79	SYSCLK_I0N	4171.52
MC2_DQS03P	18560.22	SYSCLK_I0P	3912.64
MC2_DQS04N	18750.59	SYSCLK_I1N	68174.84
MC2_DQS04P	18757.38	SYSCLK_I1P	68110.89
MC2_DQS05N	13519.54	SYSCLK_ON	70057.89
MC2_DQS05P	13521.65	SYSCLK_OP	69773
MC2_DQS06N	19681.76	SYSRESETN	77157.6
MC2_DQS06P	19690.65	TCK	81945.35
MC2_DQS07N	11717.06	TDI	80727.01
MC2_DQS07P	11745.1	TDO	81765.95
MC2_DQS08N	17986.33	TESTCLK	82664.81
MC2_DQS08P	17991.86	TMS	83662.76
MC2_DQS09N	23149.77	TRSTN	80066.05
MC2_DQS09P	23126.9	TSELO	65667.6
MC2_DQS10N	20778.25	TSEL1	66125.65
MC2_DQS10P	20816.39	UART0_RXD	82085.95
MC2_DQS11N	21354.44	UART0_TXD	82803.92
MC2_DQS11P	21332.31		

附录三：LS3C6000/D 芯片引脚排布图

	E	D	C	B	A	
1	DIE1_PCIE0_TX0P		VSS			1
2		DIE1_PCIE0_TX0N		VSS		2
3	DIE1_PCIE0_TX1P		DIE0_PCIE1_TX0P		VSS	3
4		VSS		DIE0_PCIE1_TX0N		4
5	DIE1_PCIE0_TX1N		VSS		DIE0_PCIE1_TX1P	5
6		DIE1_PCIE0_TX2P		DIE0_PCIE1_TX1N		6
7	DIE1_PCIE0_TX2N		DIE0_PCIE1_TX2P		VSS	7
8		VSS		DIE0_PCIE1_TX2N		8
9	DIE1_PCIE0_TX3P		VSS		DIE0_PCIE1_TX3P	9
10		DIE1_PCIE0_TX3N		DIE0_PCIE1_TX3N		10
11	DIE1_PCIE0_TX4P		DIE0_PCIE1_TX4P		VSS	11
12		VSS		DIE0_PCIE1_TX4N		12
13	DIE1_PCIE0_TX4N		VSS		DIE0_PCIE1_TX5P	13
14		DIE1_PCIE0_TX5P		DIE0_PCIE1_TX5N		14
15	DIE1_PCIE0_TX5N		DIE0_PCIE1_TX6P		VSS	15
16		VSS		DIE0_PCIE1_TX6N		16
17	DIE1_PCIE0_TX6P		VSS		VSS	17
18		DIE1_PCIE0_TX6N		VSS		18
19	DIE1_PCIE0_TX8P		DIE1_PCIE0_TX7P		DIE0_PCIE1_TX7P	19
20		VSS		VSS		20
21	DIE1_PCIE0_TX8N		DIE1_PCIE0_TX7N		DIE0_PCIE1_TX7N	21
22		DIE1_PCIE0_TX9P		VSS		22
23	DIE1_PCIE0_TX9N		VSS		VSS	23
24		VSS		DIE0_PCIE1_TX8P		24
25	DIE1_PCIE0_TX10P		DIE0_PCIE1_TX8N		VSS	25
26		DIE1_PCIE0_TX10N		DIE0_PCIE1_TX9P		26
27	DIE1_PCIE0_TX11P		VSS		DIE0_PCIE1_TX9N	27
28		VSS		DIE0_PCIE1_TX10P		28
29	DIE1_PCIE0_TX11N		DIE0_PCIE1_TX10N		VSS	29
30		DIE1_PCIE0_TX12P		DIE0_PCIE1_TX11P		30
31	DIE1_PCIE0_TX12N		VSS		DIE0_PCIE1_TX11N	31
32		VSS		DIE0_PCIE1_TX12P		32
33	DIE1_PCIE0_TX13P		DIE0_PCIE1_TX12N		VSS	33
34		DIE1_PCIE0_TX13N		DIE0_PCIE1_TX13P		34
35	DIE1_PCIE0_TX14P		VSS		DIE0_PCIE1_TX13N	35
36		VSS		DIE0_PCIE1_TX14P		36

37	DIE1_PCIE0_TX14N		DIE0_PCIE1_TX14N		VSS	37
38		DIE1_PCIE0_TX15P		DIE0_PCIE1_TX15P		38
39	DIE1_PCIE0_TX15N		VSS		DIE0_PCIE1_TX15N	39
40		VSS		VSS		40
41	DIE1_PCIE3_RX15P		VSS		DIE1_PCIE2_RX0P	41
42		DIE1_PCIE2_RX1P		DIE1_PCIE2_RX0N		42
43	VSS		DIE1_PCIE2_RX1N		VSS	43
44		VSS		DIE1_PCIE2_RX2P		44
45	DIE1_PCIE3_RX13P		VSS		DIE1_PCIE2_RX2N	45
46		VSS		DIE1_PCIE2_RX3P		46
47	VSS		DIE1_PCIE2_RX3N		VSS	47
48		VSS		DIE1_PCIE2_RX4P		48
49	DIE1_PCIE3_RX11P		VSS		DIE1_PCIE2_RX4N	49
50		VSS		DIE1_PCIE2_RX5P		50
51	VSS		DIE1_PCIE2_RX5N		VSS	51
52		VSS		DIE1_PCIE2_RX6P		52
53	DIE1_PCIE3_RX9P		VSS		DIE1_PCIE2_RX6N	53
54		VSS		DIE1_PCIE2_RX7P		54
55	VSS		DIE1_PCIE2_RX7N		VSS	55
56		VSS		DIE1_PCIE2_RX8P		56
57	DIE1_PCIE3_RX7P		VSS		DIE1_PCIE2_RX8N	57
58		VSS		DIE1_PCIE2_RX9P		58
59	VSS		DIE1_PCIE2_RX9N		VSS	59
60		VSS		DIE1_PCIE2_RX10P		60
61	DIE1_PCIE3_RX5P		VSS		DIE1_PCIE2_RX10N	61
62		VSS		DIE1_PCIE2_RX11P		62
63	VSS		DIE1_PCIE2_RX11N		VSS	63
64		VSS		DIE1_PCIE2_RX12P		64
65	DIE1_PCIE3_RX3P		VSS		DIE1_PCIE2_RX12N	65
66		VSS		DIE1_PCIE2_RX13P		66
67	VSS		DIE1_PCIE2_RX13N		VSS	67
68		VSS		DIE1_PCIE2_RX14P		68
69	DIE1_PCIE3_RX1P		VSS		DIE1_PCIE2_RX14N	69
70		DIE1_PCIE3_RX1N		DIE1_PCIE2_RX15P		70
71	VSS		DIE1_PCIE2_RX15N		VSS	71
72		VSS		VSS		72
73	DIE0_PCIE0_TX15N		VSS		DIE1_PCIE1_TX15N	73
74		DIE0_PCIE0_TX15P		DIE1_PCIE1_TX15P		74
75	DIE0_PCIE0_TX14N		DIE1_PCIE1_TX14N		VSS	75
76		VSS		DIE1_PCIE1_TX14P		76
77	DIE0_PCIE0_TX14P		VSS		DIE1_PCIE1_TX13N	77

78		DIE0_PCIE0_TX13N		DIE1_PCIE1_TX13P		78
79	DIE0_PCIE0_TX13P		DIE1_PCIE1_TX12N		VSS	79
80		VSS		DIE1_PCIE1_TX12P		80
81	DIE0_PCIE0_TX12N		VSS		DIE1_PCIE1_TX11N	81
82		DIE0_PCIE0_TX12P		DIE1_PCIE1_TX11P		82
83	DIE0_PCIE0_TX11N		DIE1_PCIE1_TX10N		VSS	83
84		VSS		DIE1_PCIE1_TX10P		84
85	DIE0_PCIE0_TX11P		VSS		DIE1_PCIE1_TX9N	85
86		DIE0_PCIE0_TX10N		DIE1_PCIE1_TX9P		86
87	DIE0_PCIE0_TX10P		DIE1_PCIE1_TX8N		VSS	87
88		VSS		DIE1_PCIE1_TX8P		88
89	DIE0_PCIE0_TX9N		VSS		VSS	89
90		DIE0_PCIE0_TX9P		VSS		90
91	DIE0_PCIE0_TX7N		DIE0_PCIE0_TX8N		DIE1_PCIE1_TX7N	91
92		VSS		VSS		92
93	DIE0_PCIE0_TX7P		DIE0_PCIE0_TX8P		DIE1_PCIE1_TX7P	93
94		DIE0_PCIE0_TX6N		VSS		94
95	DIE0_PCIE0_TX6P		VSS		VSS	95
96		VSS		DIE1_PCIE1_TX6N		96
97	DIE0_PCIE0_TX5N		DIE1_PCIE1_TX6P		VSS	97
98		DIE0_PCIE0_TX5P		DIE1_PCIE1_TX5N		98
99	DIE0_PCIE0_TX4N		VSS		DIE1_PCIE1_TX5P	99
100		VSS		DIE1_PCIE1_TX4N		100
101	DIE0_PCIE0_TX4P		DIE1_PCIE1_TX4P		VSS	101
102		DIE0_PCIE0_TX3N		DIE1_PCIE1_TX3N		102
103	DIE0_PCIE0_TX3P		VSS		DIE1_PCIE1_TX3P	103
104		VSS		DIE1_PCIE1_TX2N		104
105	DIE0_PCIE0_TX2N		DIE1_PCIE1_TX2P		VSS	105
106		DIE0_PCIE0_TX2P		DIE1_PCIE1_TX1N		106
107	DIE0_PCIE0_TX1N		VSS		DIE1_PCIE1_TX1P	107
108		VSS		DIE1_PCIE1_TX0N		108
109	DIE0_PCIE0_TX1P		DIE1_PCIE1_TX0P		VSS	109
110		DIE0_PCIE0_TX0N		VSS		110
111	DIE0_PCIE0_TX0P		VSS			111

	K	J	H	G	F	
1		VSS		DIE0_PCIE1_RX0P		1
2	DIE1_PCIE0_RX0P		DIE0_PCIE1_RX0N		VSS	2
3		DIE1_PCIE0_RX1N		VSS		3
4	DIE1_PCIE0_RX1P		DIE0_PCIE1_RX1P		VSS	4
5		VSS		DIE0_PCIE1_RX1N		5
6	DIE1_PCIE0_RX2P		DIE0_PCIE1_RX2P		VSS	6
7		VSS		VSS		7
8	VSS		DIE0_PCIE1_RX2N		VSS	8
9		VSS		DIE0_PCIE1_RX3P		9
10	DIE1_PCIE0_RX4N		DIE0_PCIE1_RX3N		VSS	10
11		VSS		VSS		11
12	VSS		DIE0_PCIE1_RX4P		VSS	12
13		VSS		DIE0_PCIE1_RX4N		13
14	DIE1_PCIE0_RX5P		DIE0_PCIE1_RX5P		VSS	14
15		DIE0_PCIE1_RX5N		VSS		15
16	VSS		DIE0_PCIE1_RX6P		VSS	16
17		VSS		DIE0_PCIE1_RX6N		17
18	DIE1_PCIE0_RX7N		DIE0_PCIE1_RX7P		VSS	18
19		VSS		VSS		19
20	VSS		DIE0_PCIE1_RX7N		VSS	20
21		VSS		DIE0_PCIE1_RX8P		21
22	DIE1_PCIE0_RX8P		DIE0_PCIE1_RX8N		VSS	22
23		VSS		VSS		23
24	VSS		DIE0_PCIE1_RX9P		VSS	24
25		VSS		DIE0_PCIE1_RX9N		25
26	DIE1_PCIE0_RX10N		DIE0_PCIE1_RX10P		VSS	26
27		DIE0_PCIE1_RX10N		VSS		27
28	VSS		DIE0_PCIE1_RX11P		VSS	28
29		VSS		DIE0_PCIE1_RX11N		29
30	DIE1_PCIE0_RX11P		DIE0_PCIE1_RX12P		VSS	30
31		VSS		VSS		31
32	VSS		DIE0_PCIE1_RX12N		VSS	32
33		VSS		DIE0_PCIE1_RX13P		33
34	DIE1_PCIE0_RX13N		DIE0_PCIE1_RX13N		VSS	34
35		VSS		VSS		35
36	DIE1_PCIE0_RX14N		DIE0_PCIE1_RX14P		VSS	36
37		DIE1_PCIE0_RX14P		DIE0_PCIE1_RX14N		37
38	VSS		VSS		VSS	38
39		VSS		DIE0_PCIE1_RX15P		39
40	VSS		DIE0_PCIE1_RX15N		VSS	40

41		VSS		VSS		41
42	DIE1_PCIE2_TX0N		VSS		DIE1_PCIE3_RX15N	42
43		DIE1_PCIE2_TX1P		DIE1_PCIE3_RX14P		43
44	DIE1_PCIE2_TX1N		VSS		DIE1_PCIE3_RX14N	44
45		VSS		VSS		45
46	DIE1_PCIE2_TX2N		VSS		DIE1_PCIE3_RX13N	46
47		DIE1_PCIE2_TX3P		DIE1_PCIE3_RX12P		47
48	DIE1_PCIE2_TX3N		VSS		DIE1_PCIE3_RX12N	48
49		VSS		VSS		49
50	DIE1_PCIE2_TX4N		VSS		DIE1_PCIE3_RX11N	50
51		DIE1_PCIE2_TX5P		DIE1_PCIE3_RX10P		51
52	DIE1_PCIE2_TX5N		VSS		DIE1_PCIE3_RX10N	52
53		VSS		VSS		53
54	DIE1_PCIE2_TX6N		VSS		DIE1_PCIE3_RX9N	54
55		DIE1_PCIE2_TX7P		DIE1_PCIE3_RX8P		55
56	DIE1_PCIE2_TX7N		VSS		DIE1_PCIE3_RX8N	56
57		VSS		VSS		57
58	DIE1_PCIE2_TX8N		VSS		DIE1_PCIE3_RX7N	58
59		DIE1_PCIE2_TX9P		DIE1_PCIE3_RX6P		59
60	DIE1_PCIE2_TX9N		VSS		DIE1_PCIE3_RX6N	60
61		VSS		VSS		61
62	DIE1_PCIE2_TX10N		VSS		DIE1_PCIE3_RX5N	62
63		DIE1_PCIE2_TX11P		DIE1_PCIE3_RX4P		63
64	DIE1_PCIE2_TX11N		VSS		DIE1_PCIE3_RX4N	64
65		VSS		VSS		65
66	DIE1_PCIE2_TX12N		VSS		DIE1_PCIE3_RX3N	66
67		DIE1_PCIE2_TX13P		DIE1_PCIE3_RX2P		67
68	DIE1_PCIE2_TX13N		VSS		DIE1_PCIE3_RX2N	68
69		VSS		VSS		69
70	DIE1_PCIE2_TX15P		VSS		DIE1_PCIE3_RX0P	70
71		DIE1_PCIE2_TX15N		DIE1_PCIE3_RX0N		71
72	VSS		VSS		VSS	72
73		DIE1_PCIE1_RX15N		VSS		73
74	VSS		DIE1_PCIE1_RX15P		VSS	74
75		VSS		DIE1_PCIE1_RX14N		75
76	DIE0_PCIE0_RX14P		DIE1_PCIE1_RX14P		VSS	76
77		VSS		VSS		77
78	VSS		DIE1_PCIE1_RX13N		VSS	78
79		VSS		DIE1_PCIE1_RX13P		79
80	VSS		DIE1_PCIE1_RX12P		VSS	80
81		VSS		VSS		81

82	DIE0_PCIE0_RX11N		DIE1_PCIE1_RX12N		VSS	82
83		VSS		DIE1_PCIE1_RX11N		83
84	VSS		DIE1_PCIE1_RX11P		VSS	84
85		DIE1_PCIE1_RX10N		VSS		85
86	DIE0_PCIE0_RX10P		DIE1_PCIE1_RX10P		VSS	86
87		VSS		DIE1_PCIE1_RX9N		87
88	VSS		DIE1_PCIE1_RX9P		VSS	88
89		VSS		VSS		89
90	DIE0_PCIE0_RX8N		DIE1_PCIE1_RX8N		VSS	90
91		VSS		DIE1_PCIE1_RX8P		91
92	VSS		DIE1_PCIE1_RX7N		VSS	92
93		VSS		VSS		93
94	DIE0_PCIE0_RX7P		DIE1_PCIE1_RX7P		VSS	94
95		VSS		DIE1_PCIE1_RX6N		95
96	VSS		DIE1_PCIE1_RX6P		VSS	96
97		DIE1_PCIE1_RX5N		VSS		97
98	DIE0_PCIE0_RX5N		DIE1_PCIE1_RX5P		VSS	98
99		VSS		DIE1_PCIE1_RX4N		99
100	VSS		DIE1_PCIE1_RX4P		VSS	100
101		VSS		VSS		101
102	DIE0_PCIE0_RX4P		DIE1_PCIE1_RX3N		VSS	102
103		VSS		DIE1_PCIE1_RX3P		103
104	VSS		DIE1_PCIE1_RX2N		VSS	104
105		VSS		VSS		105
106	DIE0_PCIE0_RX2N		DIE1_PCIE1_RX2P		VSS	106
107		VSS		DIE1_PCIE1_RX1N		107
108	DIE0_PCIE0_RX1N		DIE1_PCIE1_RX1P		VSS	108
109		DIE0_PCIE0_RX1P		VSS		109
110	DIE0_PCIE0_RX0N		DIE1_PCIE1_RX0N		VSS	110
111		VSS		DIE1_PCIE1_RX0P		111

	R	P	N	M	L	
1	DIE0_MC3_DQ06		DIE0_MC3_DQ00		DIE1_PCIE0_RX0N	1
2		DIE0_MC3_DQS09N		VSS		2
3	VSS		DIE0_MC3_DQ01		VSS	3
4		DIE0_MC3_DQS09P		VSS		4
5	VSS		DIE0_MC3_DQ05		DIE1_PCIE0_RX2N	5
6		DIE0_MC3_DQS00N		VSS		6
7	DIE0_MC3_DQS00P		DIE0_MC3_DQ04		DIE1_PCIE0_RX3N	7
8		VSS		VSS		8
9	DIE1_MC0_DQ06		DIE1_MC0_DQ01		DIE1_PCIE0_RX3P	9
10		VSS		VSS		10
11	DIE1_MC0_DQS00P		DIE1_MC0_DQ00		DIE1_PCIE0_RX4P	11
12		DIE1_MC0_DQS09N		VSS		12
13	DIE1_MC0_DQS00N		DIE1_MC0_DQ05		DIE1_PCIE0_RX5N	13
14		DIE1_MC0_DQS09P		VSS		14
15	VSS		DIE1_MC0_DQ04		DIE1_PCIE0_RX6N	15
16		VSS		VSS		16
17	VSS		DIE1_MC1_DQ01		DIE1_PCIE0_RX6P	17
18		DIE1_MC1_DQS09N		VSS		18
19	DIE1_MC1_DQS00P		DIE1_MC1_DQ00		DIE1_PCIE0_RX7P	19
20		DIE1_MC1_DQS09P		VSS		20
21	DIE1_MC1_DQS00N		DIE1_MC1_DQ05		DIE1_PCIE0_RX8N	21
22		VSS		VSS		22
23	VSS		DIE1_MC1_DQ04		DIE1_PCIE0_RX9N	23
24		DIE0_MC2_DQS09P		VSS		24
25	DIE0_MC2_DQS00N		DIE0_MC2_DQ00		DIE1_PCIE0_RX9P	25
26		DIE0_MC2_DQS09N		VSS		26
27	DIE0_MC2_DQS00P		DIE0_MC2_DQ04		DIE1_PCIE0_RX10P	27
28		VSS		VSS		28
29	VSS		DIE0_MC2_DQ05		DIE1_PCIE0_RX11N	29
30		VSS		VSS		30
31	DIE0_PRG_SYSCLK_I OP		DIE0_MC2_DQ01		DIE1_PCIE0_RX12N	31
32		VSS		VSS		32
33	VSS		DIE1_PRG_SYSCLK_O P		DIE1_PCIE0_RX12P	33
34		DIE1_PRG_SYSCLK_ON		VSS		34
35	VSS		DIE1_PRG_SYSCLK_I OP		DIE1_PCIE0_RX13P	35
36		DIE1_PRG_SYSCLK_IO N		VSS		36
37	VSS		VSS		DIE1_PCIE0_RX15N	37

38		VDD_PCIE1V8		DIE1_PCIE0_RX15P		38
39	VSS		VSS		VSS	39
40		VSS		VSS		40
41	DIE1_PCIE3_TX15N		VSS		DIE1_PCIE2_TX0P	41
42		DIE1_PCIE3_TX15P		DIE1_PCIE3_TX14N		42
43	VSS		DIE1_PCIE3_TX14P		VSS	43
44		DIE1_PCIE3_TX13N		VSS		44
45	DIE1_PCIE3_TX13P		VSS		DIE1_PCIE2_TX2P	45
46		DIE1_PCIE3_TX12N		VSS		46
47	VSS		DIE1_PCIE3_TX12P		VSS	47
48		DIE1_PCIE3_TX11N		VSS		48
49	DIE1_PCIE3_TX11P		VSS		DIE1_PCIE2_TX4P	49
50		DIE1_PCIE3_TX10N		VSS		50
51	VSS		DIE1_PCIE3_TX10P		VSS	51
52		DIE1_PCIE3_TX9N		VSS		52
53	DIE1_PCIE3_TX9P		VSS		DIE1_PCIE2_TX6P	53
54		DIE1_PCIE3_TX8N		VSS		54
55	VSS		DIE1_PCIE3_TX8P		VSS	55
56		DIE1_PCIE3_TX7N		VSS		56
57	DIE1_PCIE3_TX7P		VSS		DIE1_PCIE2_TX8P	57
58		DIE1_PCIE3_TX6N		VSS		58
59	VSS		DIE1_PCIE3_TX6P		VSS	59
60		DIE1_PCIE3_TX5N		VSS		60
61	DIE1_PCIE3_TX5P		VSS		DIE1_PCIE2_TX10P	61
62		DIE1_PCIE3_TX4N		VSS		62
63	VSS		DIE1_PCIE3_TX4P		VSS	63
64		DIE1_PCIE3_TX3N		VSS		64
65	DIE1_PCIE3_TX3P		VSS		DIE1_PCIE2_TX12P	65
66		DIE1_PCIE3_TX2N		VSS		66
67	VSS		DIE1_PCIE3_TX2P		VSS	67
68		DIE1_PCIE3_TX1N		VSS		68
69	DIE1_PCIE3_TX1P		VSS		DIE1_PCIE2_TX14P	69
70		DIE1_PCIE3_TX0N		DIE1_PCIE2_TX14N		70
71	VSS		DIE1_PCIE3_TX0P		VSS	71
72		VSS		VSS		72
73	VDDP		VSS		VSS	73
74		VSS		DIE0_PCIE0_RX15N		74
75	VSS		DIE0_PCIE0_RX15P		DIE0_PCIE0_RX14N	75
76		VSS		VSS		76
77	DIE1_SYSClk		VSS		DIE0_PCIE0_RX13N	77
78		VSS		DIE0_PCIE0_RX13P		78

79	DIE0_SYSCLK		VSS		DIE0_PCIE0_RX12N	79
80		VSS		VSS		80
81	VSS		DIE0_MC1_DQS07P		DIE0_PCIE0_RX12P	81
82		DIE0_MC1_DQS07N		VSS		82
83	DIE0_MC1_DQS16P		DIE0_MC1_DQ59		DIE0_PCIE0_RX11P	83
84		VSS		VSS		84
85	DIE0_MC1_DQS16N		DIE0_MC1_DQ58		DIE0_PCIE0_RX10N	85
86		DIE0_MC1_DQ62		VSS		86
87	VSS		DIE0_MC1_DQ63		DIE0_PCIE0_RX9N	87
88		VSS		VSS		88
89	DIE1_MC2_DQS16N		DIE1_MC2_DQ59		DIE0_PCIE0_RX9P	89
90		VSS		VSS		90
91	DIE1_MC2_DQS16P		DIE1_MC2_DQ58		DIE0_PCIE0_RX8P	91
92		DIE1_MC2_DQS07P		VSS		92
93	DIE1_MC2_DQ56		DIE1_MC2_DQ63		DIE0_PCIE0_RX7N	93
94		DIE1_MC2_DQS07N		VSS		94
95	DIE1_MC2_DQ57		DIE1_MC2_DQ62		DIE0_PCIE0_RX6N	95
96		VSS		VSS		96
97	DIE1_MC3_DQS16N		DIE1_MC3_DQ59		DIE0_PCIE0_RX6P	97
98		VSS		VSS		98
99	DIE1_MC3_DQS16P		DIE1_MC3_DQ58		DIE0_PCIE0_RX5P	99
100		DIE1_MC3_DQS07P		VSS		100
101	DIE1_MC3_DQ56		DIE1_MC3_DQ63		DIE0_PCIE0_RX4N	101
102		DIE1_MC3_DQS07N		VSS		102
103	DIE1_MC3_DQ57		DIE1_MC3_DQ62		DIE0_PCIE0_RX3N	103
104		VSS		VSS		104
105	DIE0_MC0_DQS16P		DIE0_MC0_DQ59		DIE0_PCIE0_RX3P	105
106		DIE0_MC0_DQS16N		VSS		106
107	VSS		DIE0_MC0_DQ58		DIE0_PCIE0_RX2P	107
108		DIE0_MC0_DQS07P		VSS		108
109	VSS		DIE0_MC0_DQ62		VSS	109
110		DIE0_MC0_DQS07N		VSS		110
111	DIE0_MC0_DQ57		DIE0_MC0_DQ63		DIE0_PCIE0_RX0P	111

	Y	W	V	U	T	
1		DIE0_MC3_DQ09		VSS		1
2	DIE0_MC3_DQS01N		DIE0_MC3_DQ08		DIE0_MC3_DQ07	2
3		VSS		VSS		3
4	DIE0_MC3_DQS01P		DIE0_MC3_DQ12		DIE0_MC3_DQ03	4
5		DIE0_MC3_DQ13		VSS		5
6	DIE0_MC3_DQS10P		VSS		DIE0_MC3_DQ02	6
7		VSS		VSS		7
8	VSS		DIE1_MC0_DQ13		VSS	8
9		DIE1_MC0_DQS10P		VSS		9
10	DIE1_MC0_DQS01N		DIE1_MC0_DQ12		DIE1_MC0_DQ07	10
11		DIE1_MC0_DQS10N		VSS		11
12	DIE1_MC0_DQS01P		DIE1_MC0_DQ08		DIE1_MC0_DQ02	12
13		VSS		VSS		13
14	VSS		DIE1_MC0_DQ09		DIE1_MC0_DQ03	14
15		VSS		VSS		15
16	DIE1_MC1_DQS01N		VSS		DIE1_MC1_DQ07	16
17		DIE1_MC1_DQS10P		VSS		17
18	DIE1_MC1_DQS01P		DIE1_MC1_DQ13		DIE1_MC1_DQ06	18
19		DIE1_MC1_DQS10N		VSS		19
20	VSS		DIE1_MC1_DQ12		DIE1_MC1_DQ02	20
21		DIE1_MC1_DQ09		VSS		21
22	VSS		DIE1_MC1_DQ08		DIE1_MC1_DQ03	22
23		VSS		VSS		23
24	DIE0_MC2_DQ09		VSS		VSS	24
25		DIE0_MC2_DQ08		DIE0_MC2_DQ02		25
26	VSS		VSS		DIE0_MC2_DQ06	26
27		DIE0_MC2_DQ13		DIE0_MC2_DQ03		27
28	DIE0_MC2_DQS10P		VSS		DIE0_MC2_DQ07	28
29		DIE0_MC2_DQ12		VSS		29
30	VSS		VSS		VSS	30
31		DIE0_CHIP_CONFIG1		VSS		31
32	DIE0_CHIP_CONFIG0		DIE0_CHIP_CONFIG2		DIE0_PRG_SYSClk_I0N	32
33		DIE0_CHIP_CONFIG3		VSS		33
34	DIE0_CHIP_CONFIG4		DIE0_CHIP_CONFIG5		VDD_PCIE_1V8	34
35		DIE0_CHIP_CONFIG6		VSS		35
36	DIE1_TDO		DIE0_TDO		VDD_PCIE_1V8	36
37		DIE0_TDI		VSS		37
38	DIE1_TDI		VDDP		VDD_PCIE_1V8	38
39		TSELO		VDDP		39
40	TSEL1		VDDP		VSS	40

41		TESTCLK		VDDP		41
42	TRSTN			VDDP	VSS	42
43		TMS		VDDP		43
44	TCK			VSS	VSS	44
45		ICCC_EN1		VDD_PCIE_1V0		45
46	ICCC_EN0			VSS	VDD_PCIE_1V0	46
47		DIE1_SPI_SDI		VDD_PCIE_1V0		47
48	DIE1_SPI_SCK			VDD_PCIE_1V0	VSS	48
49		DIE1_SPI_WPN		VDD_PCIE_1V0		49
50	DIE1_SPI_SDO			VSS	VDD_PCIE_1V0	50
51		DIE1_SPI_HOLDN		VDD_PCIE_1V0		51
52	DIE1_SPI_CSN			VDD_PCIE_1V0	VSS	52
53		VDDIO_1V8		VDD_PCIE_1V0		53
54	VDDIO_1V8			VSS	VDD_PCIE_1V0	54
55		VDDIO_1V8		VDD_PCIE_1V0		55
56	VDDIO_1V8			VDD_PCIE_1V0	VSS	56
57		VDDIO_1V8		VDD_PCIE_1V0		57
58	VDDIO_1V8			VSS	VDD_PCIE_1V0	58
59		VDDIO_1V8		VDD_PCIE_1V0		59
60	VDDIO_1V8			VDD_PCIE_1V0	VSS	60
61		VDDIO_1V8		VDD_PCIE_1V0		61
62	VDDIO_1V8			VSS	VDD_PCIE_1V0	62
63		DIE0_CHIP_ID0		VDD_PCIE_1V0		63
64	DIE1_CHIP_ID0			VDD_PCIE_1V0	VSS	64
65		CHIP_ID1		VDD_PCIE_1V0		65
66	CHIP_ID2			VSS	VDD_PCIE_1V0	66
67		CHIP_ID3		VDD_PCIE_1V0		67
68	NMIN			VDD_PCIE_1V0	VSS	68
69		DIE1_UART0_RXD		VSS		69
70	DIE1_UART0_TXD			VSS	VSS	70
71		DIE0_UART0_RXD		VDDP		71
72	DIE0_UART0_TXD			VDDP	VDDP	72
73		DIE1_PCIE_REFRES		VDDP		73
74	DIE0_PCIE_REFRES			VDDP	VSS	74
75		DIE1_GPI004			DIE1_GPI002	75
76	DIE1_GPI005			DIE1_GPI003	SYSRESETN	76
77		DIE1_GPI013			DIE1_GPI012	77
78	DIE0_GPI004			DIE1_GPI014	VSS	78
79		DIE0_GPI002			DIE0_GPI003	79
80	DIE0_GPI005			DIE0_GPI010	DOTESTN	80
81		DIE0_GPI011			DIE0_GPI012	81

82	DIE0_GPIO13		DIE0_GPIO14		VSS	82
83		VSS		DIE0_GPIO15		83
84	DIE0_MC1_DQ51		VSS		VSS	84
85		DIE0_MC1_DQ50		DIE0_MC1_DQ56		85
86	DIE0_MC1_DQS15N		VSS		DIE0_MC1_DQ57	86
87		VSS		DIE0_MC1_DQ60		87
88	DIE0_MC1_DQ54		VSS		VSS	88
89		DIE0_MC1_DQ55		DIE0_MC1_DQ61		89
90	VSS		VSS		VSS	90
91		DIE1_MC2_DQ55		VSS		91
92	VSS		DIE1_MC2_DQ51		DIE1_MC2_DQ60	92
93		DIE1_MC2_DQS06N		VSS		93
94	DIE1_MC2_DQS15P		DIE1_MC2_DQ50		DIE1_MC2_DQ61	94
95		DIE1_MC2_DQS06P		VSS		95
96	DIE1_MC2_DQS15N		VSS		VSS	96
97		VSS		VSS		97
98	VSS		DIE1_MC3_DQ54		VSS	98
99		VSS		VSS		99
100	DIE1_MC3_DQS15P		DIE1_MC3_DQ55		DIE1_MC3_DQ60	100
101		DIE1_MC3_DQS06N		VSS		101
102	DIE1_MC3_DQS15N		DIE1_MC3_DQ51		DIE1_MC3_DQ61	102
103		DIE1_MC3_DQS06P		VSS		103
104	VSS		DIE1_MC3_DQ50		VSS	104
105		VSS		VSS		105
106	DIE0_MCO_DQS06P		VSS		DIE0_MCO_DQ61	106
107		DIE0_MCO_DQ50		VSS		107
108	DIE0_MCO_DQS15P		DIE0_MCO_DQ51		DIE0_MCO_DQ60	108
109		VSS		VSS		109
110	DIE0_MCO_DQS15N		DIE0_MCO_DQ55		DIE0_MCO_DQ56	110
111		DIE0_MCO_DQ54		VSS		111

	AE	AD	AC	AB	AA	
1	DIE0_MC3_DQ17		VSS		DIE0_MC3_DQ14	1
2		DIE0_MC3_DQ16		DIE0_MC3_DQ11		2
3	VSS		VSS		VSS	3
4		DIE0_MC3_DQ20		DIE0_MC3_DQ10		4
5	DIE0_MC3_DQ21		VSS		VSS	5
6		VSS		DIE0_MC3_DQ15		6
7	VSS		VSS		DIE0_MC3_DQS10N	7
8		DIE1_MC0_DQ21		VSS		8
9	DIE1_MC0_DQS11P		VSS		DIE1_MC0_DQ14	9
10		DIE1_MC0_DQ20		DIE1_MC0_DQ10		10
11	DIE1_MC0_DQS11N		VSS		VSS	11
12		DIE1_MC0_DQ16		DIE1_MC0_DQ11		12
13	VSS		VSS		DIE1_MC0_DQ15	13
14		DIE1_MC0_DQ17		VSS		14
15	VSS		VSS		VSS	15
16		VSS		VSS		16
17	DIE1_MC1_DQS11P		VSS		DIE1_MC1_DQ14	17
18		DIE1_MC1_DQ21		DIE1_MC1_DQ10		18
19	DIE1_MC1_DQS11N		VSS		VSS	19
20		DIE1_MC1_DQ20		DIE1_MC1_DQ11		20
21	DIE1_MC1_DQ17		VSS		DIE1_MC1_DQ15	21
22		DIE1_MC1_DQ16		VSS		22
23	VSS		VSS		VSS	23
24		VSS		VSS		24
25	DIE0_MC2_DQ21		DIE0_MC2_DQ15		DIE0_MC2_DQS01N	25
26		VSS		DIE0_MC2_DQ14		26
27	DIE0_MC2_DQ16		DIE0_MC2_DQ10		DIE0_MC2_DQS01P	27
28		VSS		VSS		28
29	DIE0_MC2_DQ20		DIE0_MC2_DQ11		DIE0_MC2_DQS10N	29
30		VSS		VSS		30
31	DIE0_SE_QSPI_CSN		DIE0_SE_I2C_SCL		DIE0_I2C2_SCL	31
32		DIE0_SE_QSPI_CLK		DIE0_I2C2_SDA		32
33	VSS		DIE0_SE_I2C_SDA		VSS	33
34						34
35					VSS	35
36						36
37					VSS	37
38						38
39					VSS	39
40						40

41					VSS	41
42						42
43					VSS	43
44		VSS		VSS		44
45	VDDN		VDDN		VSS	45
46		VDDN		VDDN		46
47	VDDN		VDDN		VSS	47
48		VSS		VDDN		48
49	VDDN		VDDN		VSS	49
50		VDDN		VDDN		50
51	VDDN		VDDN		VSS	51
52		DIE1_VDDN_VSS_SENS		VDDN		52
53	VDDN		DIE1_VDDN_SENS		VSS	53
54		VDDN		VDDN		54
55	VDDN		VDDN		VSS	55
56		VSS		VDDN		56
57	VDDN		VDDN		VSS	57
58		VDDN		VDDN		58
59	VDDN		VDDN		VSS	59
60		VSS		VDDN		60
61	VDDN		VDDN		VSS	61
62		VDDN		VDDN		62
63	VDDN		VDDN		VSS	63
64		VSS		VDDN		64
65	VDDN		VDDN		VSS	65
66		VDDN		VDDN		66
67	VDDN		VDDN		VSS	67
68		VSS		VSS		68
69					VSS	69
70						70
71					VSS	71
72						72
73					VSS	73
74						74
75					VSS	75
76						76
77					VSS	77
78						78
79	VSS		DIE1_I2C1_SDA		VSS	79
80		DIE1_I2C1_SCL		DIE0_I2C1_SCL		80
81	DIE1_CHIP_CONFIG6		DIE1_I2C0_SDA		DIE0_I2C1_SDA	81

82		VSS		DIE1_I2C0_SCL		82
83	DIE0_MC1_DQ43		VSS		VSS	83
84		VSS		DIE0_MC1_DQ49		84
85	DIE0_MC1_DQ42		DIE0_MC1_DQ52		DIE0_MC1_DQS15P	85
86		VSS		VSS		86
87	DIE0_MC1_DQ47		DIE0_MC1_DQ53		DIE0_MC1_DQS06P	87
88		VSS		VSS		88
89	VSS		DIE0_MC1_DQ48		DIE0_MC1_DQS06N	89
90		VSS		VSS		90
91	DIE1_MC2_DQ47		VSS		DIE1_MC2_DQ54	91
92		DIE1_MC2_DQ43		DIE1_MC2_DQ52		92
93	DIE1_MC2_DQS05N		VSS		VSS	93
94		DIE1_MC2_DQ42		DIE1_MC2_DQ53		94
95	DIE1_MC2_DQS05P		VSS		DIE1_MC2_DQ49	95
96		VSS		DIE1_MC2_DQ48		96
97	VSS		VSS		VSS	97
98		DIE1_MC3_DQ46		VSS		98
99	VSS		VSS		DIE1_MC3_DQ48	99
100		DIE1_MC3_DQ47		DIE1_MC3_DQ52		100
101	DIE1_MC3_DQS05N		VSS		VSS	101
102		DIE1_MC3_DQ43		DIE1_MC3_DQ53		102
103	DIE1_MC3_DQS05P		VSS		DIE1_MC3_DQ49	103
104		DIE1_MC3_DQ42		VSS		104
105	VSS		VSS		DIE0_MC0_DQS06N	105
106		VSS		DIE0_MC0_DQ48		106
107	DIE0_MC0_DQ42		VSS		VSS	107
108		DIE0_MC0_DQ43		DIE0_MC0_DQ53		108
109	VSS		VSS		VSS	109
110		DIE0_MC0_DQ47		DIE0_MC0_DQ52		110
111	DIE0_MC0_DQ46		VSS		DIE0_MC0_DQ49	111

	AK	AJ	AH	AG	AF	
1		VSS		DIE0_MC3_DQ22		1
2	DIE0_MC3_DQ24		DIE0_MC3_DQ19		DIE0_MC3_DQS02N	2
3		VSS		VSS		3
4	DIE0_MC3_DQ28		DIE0_MC3_DQ18		DIE0_MC3_DQS02P	4
5		VSS		VSS		5
6	VSS		DIE0_MC3_DQ23		DIE0_MC3_DQS11P	6
7		VSS		DIE0_MC3_DQS11N		7
8	DIE1_MCO_DQ29		VSS		VSS	8
9		VSS		DIE1_MCO_DQ22		9
10	DIE1_MCO_DQ28		DIE1_MCO_DQ18		DIE1_MCO_DQS02N	10
11		VSS		VSS		11
12	DIE1_MCO_DQ24		DIE1_MCO_DQ19		DIE1_MCO_DQS02P	12
13		VSS		DIE1_MCO_DQ23		13
14	DIE1_MCO_DQ25		VSS		VSS	14
15		VSS		VSS		15
16	VSS		VSS		DIE1_MC1_DQS02N	16
17		VSS		DIE1_MC1_DQ22		17
18	DIE1_MC1_DQ29		DIE1_MC1_DQ18		DIE1_MC1_DQS02P	18
19		VSS		VSS		19
20	DIE1_MC1_DQ28		DIE1_MC1_DQ19		VSS	20
21		VSS		DIE1_MC1_DQ23		21
22	DIE1_MC1_DQ24		VSS		VSS	22
23		VSS		VSS		23
24	VSS		VSS		DIE0_MC2_DQ17	24
25		DIE0_MC2_DQ23		DIE0_MC2_DQS02N		25
26	VSS		DIE0_MC2_DQ22		VSS	26
27		DIE0_MC2_DQ18		DIE0_MC2_DQS02P		27
28	VSS		VSS		DIE0_MC2_DQS11P	28
29		DIE0_MC2_DQ19		DIE0_MC2_DQS11N		29
30	VSS		VSS		VSS	30
31		DIE0_SE_QSPI_I02		DIE0_SE_UART0_RX		31
32	DIE0_SE_QSPI_I01		DIE0_SE_QSPI_I03		DIE0_SE_UART0_TX	32
33		VSS		VSS		33
34						34
35						35
36						36
37						37
38						38
39						39
40						40

41						41
42						42
43						43
44	VSS		VSS		VSS	44
45		VDDN		VDDN		45
46	VDDN		VDDN		VDDN	46
47		VDDN		VDDN		47
48	VSS		VSS		VSS	48
49		VDDN		VDDN		49
50	VDDN		VDDN		VDDN	50
51		VDDN		VDDN		51
52	VSS		VSS		VSS	52
53		VDDN		VDDN		53
54	VDDN		VDDN		VDDN	54
55		VDDN		VDDN		55
56	VSS		VSS		VSS	56
57		VDDN		VDDN		57
58	VDDN		VDDN		VDDN	58
59		VDDN		VDDN		59
60	VSS		VSS		VSS	60
61		VDDN		VDDN		61
62	VDDN		VDDN		VDDN	62
63		VDDN		VDDN		63
64	VSS		VSS		VSS	64
65		VDDN		VDDN		65
66	VDDN		VDDN		VDDN	66
67		VDDN		VDDN		67
68	VSS		VSS		VSS	68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79		DIE1_CHIP_CONFIG1		DIE1_CHIP_CONFIG3		79
80	DIE0_SPI_HOLDN		DIE1_CHIP_CONFIG2		DIE1_CHIP_CONFIG5	80
81		DIE1_CHIP_CONFIG0		DIE1_CHIP_CONFIG4		81

82	VSS		VSS		VSS	82
83		VSS		DIE0_MC1_DQS14P		83
84	VSS		DIE0_MC1_DQ41		DIE0_MC1_DQS14N	84
85		DIE0_MC1_DQ44		DIE0_MC1_DQS05P		85
86	VSS		VSS		VSS	86
87		DIE0_MC1_DQ45		DIE0_MC1_DQS05N		87
88	VSS		VSS		DIE0_MC1_DQ46	88
89		DIE0_MC1_DQ40		VSS		89
90	VSS		VSS		DIE1_MC2_DQ46	90
91		VSS		DIE1_MC2_DQ45		91
92	DIE1_MC2_DQ35		DIE1_MC2_DQ44		VSS	92
93		VSS		VSS		93
94	DIE1_MC2_DQ34		VSS		DIE1_MC2_DQS14P	94
95		VSS		DIE1_MC2_DQ41		95
96	VSS		DIE1_MC2_DQ40		DIE1_MC2_DQS14N	96
97		VSS		VSS		97
98	DIE1_MC3_DQ38		VSS		VSS	98
99		VSS		DIE1_MC3_DQ40		99
100	DIE1_MC3_DQ39		DIE1_MC3_DQ44		DIE1_MC3_DQS14P	100
101		VSS		VSS		101
102	DIE1_MC3_DQ35		DIE1_MC3_DQ45		DIE1_MC3_DQS14N	102
103		VSS		DIE1_MC3_DQ41		103
104	DIE1_MC3_DQ34		VSS		VSS	104
105		VSS		DIE0_MC0_DQS05N		105
106	VSS		DIE0_MC0_DQ40		DIE0_MC0_DQS05P	106
107		VSS		VSS		107
108	DIE0_MC0_DQ35		DIE0_MC0_DQ45		DIE0_MC0_DQS14P	108
109		VSS		VSS		109
110	DIE0_MC0_DQ39		DIE0_MC0_DQ44		DIE0_MC0_DQS14N	110
111		VSS		DIE0_MC0_DQ41		111

	AR	AP	AN	AM	AL	
1	VSS		DIE0_MC3_DQ30		DIE0_MC3_DQ25	1
2		DIE0_MC3_DQ26		DIE0_MC3_DQS03N		2
3	VSS		VSS		VSS	3
4		DIE0_MC3_DQ27		DIE0_MC3_DQS03P		4
5	VSS		VSS		DIE0_MC3_DQ29	5
6		DIE0_MC3_DQ31		DIE0_MC3_DQS12P		6
7	VSS		DIE0_MC3_DQS12N		VSS	7
8		VSS		VSS		8
9	VSS		DIE1_MC0_DQ30		DIE1_MC0_DQS12P	9
10		DIE1_MC0_DQ26		DIE1_MC0_DQS03N		10
11	VSS		VSS		DIE1_MC0_DQS12N	11
12		DIE1_MC0_DQ27		DIE1_MC0_DQS03P		12
13	VSS		DIE1_MC0_DQ31		VSS	13
14		VSS		VSS		14
15	VSS		VSS		VSS	15
16		VSS		DIE1_MC1_DQS03N		16
17	VSS		DIE1_MC1_DQ30		DIE1_MC1_DQS12P	17
18		DIE1_MC1_DQ26		DIE1_MC1_DQS03P		18
19	VSS		VSS		DIE1_MC1_DQS12N	19
20		DIE1_MC1_DQ27		VSS		20
21	VSS		DIE1_MC1_DQ31		DIE1_MC1_DQ25	21
22		VSS		VSS		22
23	VSS		VSS		VSS	23
24		VSS		DIE0_MC2_DQ25		24
25	DIE0_MC2_DQ31		DIE0_MC2_DQS03N		DIE0_MC2_DQ24	25
26		DIE0_MC2_DQ30		VSS		26
27	DIE0_MC2_DQ26		DIE0_MC2_DQS03P		DIE0_MC2_DQ29	27
28		VSS		DIE0_MC2_DQS12P		28
29	DIE0_MC2_DQ27		DIE0_MC2_DQS12N		DIE0_MC2_DQ28	29
30		VSS		VSS		30
31	DIE0_SE_GPI000		DIE0_SE_GPI002		DIE0_SE_QSPI_I00	31
32		DIE0_SE_GPI001		DIE0_SE_GPI003		32
33	VSS		VSS		VSS	33
34						34
35						35
36						36
37						37
38						38
39						39
40						40

41						41
42						42
43						43
44		VSS		VSS		44
45	VDDN		VDDN		VDDN	45
46		VDDN		VDDN		46
47	VDDN		VDDN		VDDN	47
48		VSS		VSS		48
49	VDDN		VDDN		VDDN	49
50		VDDN		VDDN		50
51	VDDN		VDDN		VDDN	51
52		VSS		VSS		52
53	VDDN		VDDN		VDDN	53
54		VDDN		VDDN		54
55	VDDN		VDDN		VDDN	55
56		VSS		VSS		56
57	VDDN		VDDN		VDDN	57
58		VDDN		VDDN		58
59	VDDN		VDDN		VDDN	59
60		VSS		VSS		60
61	VDDN		VDDN		VDDN	61
62		VDDN		VDDN		62
63	VDDN		VDDN		VDDN	63
64		VSS		VSS		64
65	VDDN		VDDN		VDDN	65
66		VDDN		VDDN		66
67	VDDN		VDDN		VDDN	67
68		VSS		VSS		68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79	VSS		VSS		VSS	79
80		DIEO_SPI_SCK		DIEO_SPI_WPN		80
81	DIEO_SPI_SDI		DIEO_SPI_CSN		DIEO_SPI_SDO	81

82		VSS		VSS		82
83	VSS		DIE0_MC1_DQS13P		DIE0_MC1_DQ35	83
84		DIE0_MC1_DQ32		DIE0_MC1_DQS13N		84
85	DIE0_MC1_DQ36		DIE0_MC1_DQS04P		DIE0_MC1_DQ34	85
86		VSS		DIE0_MC1_DQ38		86
87	DIE0_MC1_DQ37		DIE0_MC1_DQS04N		DIE0_MC1_DQ39	87
88		DIE0_MC1_DQ33		VSS		88
89	VSS		VSS		VSS	89
90		VSS		DIE1_MC2_DQ38		90
91	VSS		DIE1_MC2_DQ37		DIE1_MC2_DQ39	91
92		DIE1_MC2_DQ36		VSS		92
93	VSS		VSS		DIE1_MC2_DQS04N	93
94		VSS		DIE1_MC2_DQS13P		94
95	VSS		DIE1_MC2_DQ33		DIE1_MC2_DQS04P	95
96		DIE1_MC2_DQ32		DIE1_MC2_DQS13N		96
97	VSS		VSS		VSS	97
98		VSS		VSS		98
99	VSS		DIE1_MC3_DQ32		VSS	99
100		DIE1_MC3_DQ37		DIE1_MC3_DQS13P		100
101	VSS		VSS		DIE1_MC3_DQS04N	101
102		DIE1_MC3_DQ36		DIE1_MC3_DQS13N		102
103	VSS		DIE1_MC3_DQ33		DIE1_MC3_DQS04P	103
104		VSS		VSS		104
105	VSS		DIE0_MCO_DQS04N		VSS	105
106		DIE0_MCO_DQ32		DIE0_MCO_DQS04P		106
107	VSS		VSS		DIE0_MCO_DQ34	107
108		DIE0_MCO_DQ37		DIE0_MCO_DQS13P		108
109	VSS		VSS		VSS	109
110		DIE0_MCO_DQ36		DIE0_MCO_DQS13N		110
111	VSS		DIE0_MCO_DQ33		DIE0_MCO_DQ38	111

	AY	AW	AV	AU	AT	
1		DIE0_MC3_CB7		DIE0_MC3_CB1		1
2	VSS		DIE0_MC3_DQS08N		DIE0_MC3_CB0	2
3		DIE0_MC3_CB6		VSS		3
4	VSS		DIE0_MC3_DQS08P		DIE0_MC3_CB4	4
5		DIE0_MC3_CB2		VSS		5
6	VSS		DIE0_MC3_DQS17N		DIE0_MC3_CB5	6
7		DIE0_MC3_CB3		DIE0_MC3_DQS17P		7
8	VSS		VSS		VSS	8
9		DIE1_MC0_CB6		DIE1_MC0_CB1		9
10	VSS		DIE1_MC0_DQS08N		DIE1_MC0_CB0	10
11		DIE1_MC0_CB7		VSS		11
12	VSS		DIE1_MC0_DQS08P		DIE1_MC0_CB5	12
13		DIE1_MC0_CB2		DIE1_MC0_DQS17P		13
14	VSS		VSS		DIE1_MC0_CB4	14
15		DIE1_MC0_CB3		DIE1_MC0_DQS17N		15
16	VSS		VSS		VSS	16
17		DIE1_MC1_CB6		DIE1_MC1_CB1		17
18	VSS		DIE1_MC1_DQS08N		DIE1_MC1_CB0	18
19		DIE1_MC1_CB7		VSS		19
20	VSS		DIE1_MC1_DQS08P		DIE1_MC1_CB5	20
21		DIE1_MC1_CB2		DIE1_MC1_DQS17P		21
22	VSS		VSS		DIE1_MC1_CB4	22
23		DIE1_MC1_CB3		DIE1_MC1_DQS17N		23
24	VSS		VSS		VSS	24
25		VSS		VSS		25
26	DIE0_MC2_CB6		DIE0_MC2_CB1		VSS	26
27		DIE0_MC2_DQS08N		DIE0_MC2_CB0		27
28	DIE0_MC2_CB7		VSS		VSS	28
29		DIE0_MC2_DQS08P		DIE0_MC2_CB5		29
30	VSS		DIE0_MC2_DQS17P		VSS	30
31		DIE0_MC2_DQS17N		DIE0_MC2_CB4		31
32	VSS		VSS		VSS	32
33		VSS		VSS		33
34						34
35						35
36						36
37						37
38						38
39						39
40						40

41						41
42						42
43						43
44			VSS		VSS	44
45		VSS		VDDN		45
46	VDDN		VDDN		VDDN	46
47		VDDN		VDDN		47
48	VSS		VSS		VSS	48
49		VDDN		VDDN		49
50	VDDN		VDDN		VDDN	50
51		VDDN		VDDN		51
52	VSS		VSS		VSS	52
53		VDDN		VDDN		53
54	VDDN		VDDN		VDDN	54
55		VDDN		VDDN		55
56	VSS		VSS		VSS	56
57		VDDN		VDDN		57
58	VDDN		VDDN		VDDN	58
59		VDDN		VDDN		59
60	VSS		VSS		VSS	60
61		VDDN		VDDN		61
62	VDDN		VDDN		VDDN	62
63		VDDN		VDDN		63
64	VSS		VSS		VSS	64
65		VDDN		VDDN		65
66	VDDN		VDDN		VDDN	66
67		VSS		VDDN		67
68			VSS		VSS	68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79		VSS		VSS		79
80	VSS		VSS		VSS	80
81		DIE0_MC1_WEN		DIE0_MC1_REXT		81

82	VDDIO_DDR_01		VDDIO_DDR_01		VSS	82
83		DIE0_MC1_A17		DIE0_MC1_SCSN3		83
84	DIE0_MC1_ODT0		DIE0_MC1_CID2		VSS	84
85		VDDIO_DDR_01		VDDIO_DDR_01		85
86	DIE0_MC1_A13		DIE0_MC1_ODT1		VSS	86
87		DIE0_MC1_SCSN1		DIE0_MC1_SCSN2		87
88	VSS		VSS		VSS	88
89		DIE1_MC2_ODT0		VDDIO_DDR_01		89
90	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	90
91		DIE1_MC2_A13		DIE1_MC2_ODT1		91
92	DIE1_MC2_SCSN0		DIE1_MC2_CID2		DIE1_MC2_REXT	92
93		VDDIO_DDR_01		VDDIO_DDR_01		93
94	DIE1_MC2_CASN		DIE1_MC2_A17		DIE1_MC2_SCSN3	94
95		DIE1_MC2_SCSN1		DIE1_MC2_SCSN2		95
96	VSS		VSS		VSS	96
97		DIE1_MC3_ODT0		VDDIO_DDR_01		97
98	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	98
99		DIE1_MC3_A13		DIE1_MC3_ODT1		99
100	DIE1_MC3_SCSN0		DIE1_MC3_A17		DIE1_MC3_SCSN3	100
101		VDDIO_DDR_01		VDDIO_DDR_01		101
102	DIE1_MC3_CASN		DIE1_MC3_CID2		DIE1_MC3_REXT	102
103		DIE1_MC3_SCSN1		DIE1_MC3_SCSN2		103
104	VSS		VSS		VSS	104
105		DIE0_MCO_WEN		DIE0_MCO_SCSN2		105
106	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	106
107		DIE0_MCO_ODT0		DIE0_MCO_ODT1		107
108	DIE0_MCO_CASN		DIE0_MCO_SCSN1		DIE0_MCO_REXT	108
109		VDDIO_DDR_01		VDDIO_DDR_01		109
110	DIE0_MCO_SCSN0		DIE0_MCO_A17		DIE0_MCO_SCSN3	110
111		DIE0_MCO_A13		DIE0_MCO_CID2		111

	BE	BD	BC		BA	
1	VDDIO_DDR_23					1
2		DIE0_MC3_BG1				2
3	DIE0_MC3_A12		VDDIO_DDR_23		VDDIO_DDR_23	3
4		DIE0_MC3_BGO				4
5	DIE0_MC3_ALERTN		DIE0_MC3_ACTN		DIE0_MC3_REXT	5
6		DIE0_MC3_CKE0				6
7	VDDIO_DDR_23		DIE0_MC3_RESETN		DIE0_MC3_CKE1	7
8		VSS				8
9	VDDIO_DDR_23		DIE1_MCO_ACTN		VDDIO_DDR_23	9
10		DIE1_MCO_BG1				10
11	DIE1_MCO_A12		VDDIO_DDR_23		DIE1_MCO_REXT	11
12		DIE1_MCO_BGO				12
13	DIE1_MCO_ALERTN		DIE1_MCO_CKE0		DIE1_MCO_RESETN	13
14		DIE1_MCO_CKE1				14
15	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	15
16		VSS				16
17	VDDIO_DDR_23		DIE1_MC1_ACTN		VDDIO_DDR_23	17
18		DIE1_MC1_ALERTN				18
19	DIE1_MC1_A12		VDDIO_DDR_23		DIE1_MC1_REXT	19
20		DIE1_MC1_BG1				20
21	DIE1_MC1_BGO		DIE1_MC1_CKE0		DIE1_MC1_RESETN	21
22		DIE1_MC1_CKE1				22
23	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	23
24		VSS				24
25	VDDIO_DDR_23		DIE0_MC2_CKE0		VSS	25
26		DIE0_MC2_BG1				26
27	DIE0_MC2_A12		DIE0_MC2_CKE1		DIE0_MC2_CB2	27
28		DIE0_MC2_ALERTN				28
29	DIE0_MC2_BGO		DIE0_MC2_RESETN		DIE0_MC2_CB3	29
30		DIE0_MC2_ACTN				30
31	VSS		DIE0_MC2_REXT		VSS	31
32		VSS				32
33	VSS					33
34						34
35						35
36						36
37						37
38						38
39						39
40						40

41						41
42						42
43						43
44						44
45	VSS					45
46		VDDN				46
47	VDDN		VDDN		VDDN	47
48		VSS				48
49	VDDN		VDDN		VDDN	49
50		VDDN				50
51	VDDN		VDDN		VDDN	51
52		VSS				52
53	VDDN		VDDN		VDDN	53
54		VDDN				54
55	VDDN		VDDN		VDDN	55
56		VSS				56
57	VDDN		VDDN		VDDN	57
58		VDDN				58
59	VDDN		VDDN		VDDN	59
60		VSS				60
61	VDDN		VDDN		VDDN	61
62		VDDN				62
63	VDDN		VDDN		VDDN	63
64		VSS				64
65	VDDN		VDDN		VDDN	65
66		VDDN				66
67	VSS					67
68						68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79	VSS					79
80		VSS				80
81	DIE0_MC1_A03		DIE0_MC1_BA0		DIE0_MC1_RASN	81

82		DIE0_MC1_PAR				82
83	DIE0_MC1_CK1N		DIE0_MC1_A10		DIE0_MC1_CASN	83
84		DIE0_MC1_CKON				84
85	DIE0_MC1_CK0P		DIE0_MC1_BA1		VDDIO_DDR_01	85
86		VDDIO_DDR_01				86
87	VDDIO_DDR_01		DIE0_MC1_A00		DIE0_MC1_SCSN0	87
88		VSS				88
89	VDDIO_DDR_01		VDDIO_DDR_01		DIE1_MC2_BA0	89
90		DIE1_MC2_A10				90
91	DIE1_MC2_CKON		DIE1_MC2_BA1		DIE1_MC2_RASN	91
92		DIE1_MC2_PAR				92
93	DIE1_MC2_CK0P		DIE1_MC2_A00		VDDIO_DDR_01	93
94		DIE1_MC2_A03				94
95	VDDIO_DDR_01		VDDIO_DDR_01		DIE1_MC2_WEN	95
96		VSS				96
97	VDDIO_DDR_01		DIE1_MC3_BA1		DIE1_MC3_BA0	97
98		DIE1_MC3_A10				98
99	DIE1_MC3_CKON		DIE1_MC3_A00		DIE1_MC3_RASN	99
100		DIE1_MC3_PAR				100
101	DIE1_MC3_CK0P		VDDIO_DDR_01		VDDIO_DDR_01	101
102		DIE1_MC3_A03				102
103	VDDIO_DDR_01		VDDIO_DDR_01		DIE1_MC3_WEN	103
104		VSS				104
105	VDDIO_DDR_01		DIE0_MCO_BA0		DIE0_MCO_A10	105
106		DIE0_MCO_CKON				106
107	DIE0_MCO_CK0P		DIE0_MCO_BA1		DIE0_MCO_RASN	107
108		DIE0_MCO_A00				108
109	DIE0_MCO_CK1N		VDDIO_DDR_01		VDDIO_DDR_01	109
110		DIE0_MCO_PAR				110
111	VDDIO_DDR_01					111

	BK	BJ	BH	BG	BF	
1		DIE0_MC3_A04		DIE0_MC3_A07		1
2	DIE0_MC3_A01		DIE0_MC3_A06		DIE0_MC3_A11	2
3		VDDIO_DDR_23		VDDIO_DDR_23		3
4	DIE0_MC3_A02		DIE0_MC3_A05		DIE0_MC3_A09	4
5		DIE0_MC3_A03		DIE0_MC3_A08		5
6	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	6
7		VDDIO_DDR_23		VDDIO_DDR_23		7
8	VSS		VSS		VSS	8
9		DIE1_MCO_A02		DIE1_MCO_A08		9
10	DIE1_MCO_A01		DIE1_MCO_A04		DIE1_MCO_A11	10
11		VDDIO_DDR_23		VDDIO_DDR_23		11
12	DIE1_MCO_A03		DIE1_MCO_A06		DIE1_MCO_A09	12
13		DIE1_MCO_A05		DIE1_MCO_A07		13
14	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	14
15		VDDIO_DDR_23		VDDIO_DDR_23		15
16	VSS		VSS		VSS	16
17		DIE1_MC1_A02		DIE1_MC1_A08		17
18	DIE1_MC1_A01		DIE1_MC1_A04		DIE1_MC1_A09	18
19		VDDIO_DDR_23		VDDIO_DDR_23		19
20	DIE1_MC1_A03		DIE1_MC1_A05		DIE1_MC1_A11	20
21		DIE1_MC1_A06		DIE1_MC1_A07		21
22	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	22
23		VDDIO_DDR_23		VDDIO_DDR_23		23
24	VSS		VSS		VDDIO_DDR_23	24
25		DIE0_MC2_A05		DIE0_MC2_A07		25
26	DIE0_MC2_CK1P		DIE0_MC2_A04		DIE0_MC2_A11	26
27		VDDIO_DDR_23		VDDIO_DDR_23		27
28	DIE0_MC2_A01		DIE0_MC2_A06		DIE0_MC2_A09	28
29		DIE0_MC2_A02		DIE0_MC2_A08		29
30	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	30
31		VSS		VSS		31
32	VDD_PHY_DDR_23		VDD_PHY_DDR_23		VDD_PHY_DDR_23	32
33		VSS		VDD_PHY_DDR_23		33
34						34
35						35
36						36
37						37
38						38
39						39
40						40

41						41
42						42
43						43
44	VSS		VSS		VSS	44
45		VDDN		VDDN		45
46	VDDN		VDDN		VDDN	46
47		VDDN		VDDN		47
48	VSS		VSS		VSS	48
49		VDDN		VDDN		49
50	VDDN		VDDN		VDDN	50
51		VDDN		VDDN		51
52	VSS		VSS		VSS	52
53		VDDN		VDDN		53
54	VDDN		VDDN		VDDN	54
55		VDDN		VDDN		55
56	VSS		VSS		VSS	56
57		VDDN		VDDN		57
58	VDDN		VDDN		VDDN	58
59		VDDN		VDDN		59
60	VSS		VSS		VSS	60
61		VDDN		VDDN		61
62	VDDN		VDDN		VDDN	62
63		VDDN		VDDN		63
64	VSS		VSS		VSS	64
65		VDDN		VDDN		65
66	VDDN		VDDN		VDDN	66
67		VDDN		VDDN		67
68	VSS		VSS		VSS	68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79		VSS		VDD_PHY_DDR_01		79
80	VDD_PHY_DDR_01		VDD_PHY_DDR_01		VDD_PHY_DDR_01	80
81		VSS		VSS		81

82	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	82
83		DIE0_MC1_A08		DIE0_MC1_A02		83
84	DIE0_MC1_A09		DIE0_MC1_A06		DIE0_MC1_CK1P	84
85		VDDIO_DDR_01		VDDIO_DDR_01		85
86	DIE0_MC1_A11		DIE0_MC1_A04		DIE0_MC1_A01	86
87		DIE0_MC1_A07		DIE0_MC1_A05		87
88	VSS		VSS		VSS	88
89		VDDIO_DDR_01		VDDIO_DDR_01		89
90	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	90
91		DIE1_MC2_A05		DIE1_MC2_A01		91
92	DIE1_MC2_A07		DIE1_MC2_A06		DIE1_MC2_CK1N	92
93		VDDIO_DDR_01		VDDIO_DDR_01		93
94	DIE1_MC2_A09		DIE1_MC2_A04		DIE1_MC2_CK1P	94
95		DIE1_MC2_A08		DIE1_MC2_A02		95
96	VSS		VSS		VSS	96
97		VDDIO_DDR_01		VDDIO_DDR_01		97
98	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	98
99		DIE1_MC3_A06		DIE1_MC3_A01		99
100	DIE1_MC3_A07		DIE1_MC3_A05		DIE1_MC3_CK1N	100
101		VDDIO_DDR_01		VDDIO_DDR_01		101
102	DIE1_MC3_A11		DIE1_MC3_A04		DIE1_MC3_CK1P	102
103		DIE1_MC3_A08		DIE1_MC3_A02		103
104	VSS		VSS		VSS	104
105		VDDIO_DDR_01		VDDIO_DDR_01		105
106	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	106
107		DIE0_MCO_A05		DIE0_MCO_A02		107
108	DIE0_MCO_A11		DIE0_MCO_A06		DIE0_MCO_A03	108
109		VDDIO_DDR_01		VDDIO_DDR_01		109
110	DIE0_MCO_A07		DIE0_MCO_A04		DIE0_MCO_CK1P	110
111		DIE0_MCO_A08		DIE0_MCO_A01		111

	BR	BP	BN	BM	BL	
1	DIE0_MC3_A10		DIE0_MC3_PAR		DIE0_MC3_CK1N	1
2		DIE0_MC3_BA0		DIE0_MC3_CKON		2
3	VDDIO_DDR_23		VDDIO_DDR_23		DIE0_MC3_CK1P	3
4		DIE0_MC3_BA1		DIE0_MC3_CKOP		4
5	DIE0_MC3_RASN		DIE0_MC3_A00		VDDIO_DDR_23	5
6		VDDIO_DDR_23		VDDIO_DDR_23		6
7	VSS		VSS		VDDIO_DDR_23	7
8		VSS		VSS		8
9	DIE1_MCO_RASN		DIE1_MCO_A00		VDDIO_DDR_23	9
10		DIE1_MCO_A10		DIE1_MCO_CKON		10
11	VDDIO_DDR_23		VDDIO_DDR_23		DIE1_MCO_CK1N	11
12		DIE1_MCO_BA1		DIE1_MCO_CKOP		12
13	DIE1_MCO_BA0		DIE1_MCO_PAR		DIE1_MCO_CK1P	13
14		VDDIO_DDR_23		VDDIO_DDR_23		14
15	VSS		VDDIO_DDR_23		VDDIO_DDR_23	15
16		VSS		VSS		16
17	DIE1_MC1_RASN		DIE1_MC1_A00		VDDIO_DDR_23	17
18		DIE1_MC1_A10		DIE1_MC1_CKON		18
19	VDDIO_DDR_23		VDDIO_DDR_23		DIE1_MC1_CK1N	19
20		DIE1_MC1_BA1		DIE1_MC1_CKOP		20
21	DIE1_MC1_BA0		DIE1_MC1_PAR		DIE1_MC1_CK1P	21
22		VDDIO_DDR_23		VDDIO_DDR_23		22
23	VSS		VDDIO_DDR_23		VDDIO_DDR_23	23
24		VSS		VSS		24
25	DIE0_MC2_BA0		DIE0_MC2_PAR		DIE0_MC2_CK1N	25
26		DIE0_MC2_A10		DIE0_MC2_A03		26
27	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	27
28		DIE0_MC2_BA1		DIE0_MC2_CKON		28
29	DIE0_MC2_RASN		DIE0_MC2_A00		DIE0_MC2_CKOP	29
30		VDDIO_DDR_23		VDDIO_DDR_23		30
31	VSS		VSS		VSS	31
32		VDD_PHY_DDR_23		VDD_PHY_DDR_23		32
33	VSS		VSS		VDD_PHY_DDR_23	33
34						34
35						35
36						36
37						37
38						38
39						39
40						40

41						41
42						42
43						43
44		VSS		VSS		44
45	VDDN		VDDN		VDDN	45
46		VDDN		VDDN		46
47	VDDN		VDDN		VDDN	47
48		VSS		VSS		48
49	VDDN		VDDN		VDDN	49
50		VDDN		VDDN		50
51	VDDN		VDDN		VDDN	51
52		VSS		VSS		52
53	VDDN		VDDN		VDDN	53
54		VDDN		VDDN		54
55	VDDN		VDDN		VDDN	55
56		VSS		VSS		56
57	VDDN		VDDN		VDDN	57
58		VDDN		VDDN		58
59	VDDN		VDDN		VDDN	59
60		VSS		VSS		60
61	VDDN		VDDN		VDDN	61
62		VDDN		VDDN		62
63	VDDN		VDDN		VDDN	63
64		VSS		VSS		64
65	VDDN		VDDN		VDDN	65
66		VDDN		VDDN		66
67	VDDN		VDDN		VDDN	67
68		VSS		VSS		68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79	VSS		VSS		VDD_PHY_DDR_01	79
80		VDD_PHY_DDR_01		VDD_PHY_DDR_01		80
81	VSS		VSS		VSS	81

82		VDDIO_DDR_01		VDDIO_DDR_01		82
83	VSS		DIE0_MC1_ACTN		DIE0_MC1_A12	83
84		DIE0_MC1_RESETN		DIE0_MC1_BGO		84
85	VSS		VDDIO_DDR_01		VDDIO_DDR_01	85
86		DIE0_MC1_CKE1		DIE0_MC1_BG1		86
87	VSS		DIE0_MC1_CKE0		DIE0_MC1_ALERTN	87
88		VSS		VSS		88
89	VSS		DIE1_MC2_CKE0		VDDIO_DDR_01	89
90		VDDIO_DDR_01		VDDIO_DDR_01		90
91	VSS		DIE1_MC2_BGO		DIE1_MC2_A11	91
92		DIE1_MC2_CKE1		DIE1_MC2_BG1		92
93	VSS		VDDIO_DDR_01		VDDIO_DDR_01	93
94		DIE1_MC2_RESETN		DIE1_MC2_ALERTN		94
95	VSS		DIE1_MC2_ACTN		DIE1_MC2_A12	95
96		VSS		VSS		96
97	VSS		DIE1_MC3_CKE0		VDDIO_DDR_01	97
98		VDDIO_DDR_01		VDDIO_DDR_01		98
99	VSS		DIE1_MC3_BGO		DIE1_MC3_A09	99
100		DIE1_MC3_CKE1		DIE1_MC3_ALERTN		100
101	VSS		VDDIO_DDR_01		VDDIO_DDR_01	101
102		DIE1_MC3_RESETN		DIE1_MC3_BG1		102
103	VSS		DIE1_MC3_ACTN		DIE1_MC3_A12	103
104		VSS		VSS		104
105	VSS		DIE0_MCO_BGO		VDDIO_DDR_01	105
106		VDDIO_DDR_01		VDDIO_DDR_01		106
107	VSS		DIE0_MCO_ACTN		DIE0_MCO_A09	107
108		DIE0_MCO_RESETN		DIE0_MCO_ALERTN		108
109	VSS		VDDIO_DDR_01		VDDIO_DDR_01	109
110		DIE0_MCO_CKE1		DIE0_MCO_BG1		110
111	VSS		DIE0_MCO_CKE0		DIE0_MCO_A12	111

	BY	BW	BV	BU	BT	
1		DIE0_MC3_A17		DIE0_MC3_CASN		1
2	DIE0_MC3_SCSN2		DIE0_MC3_SCSN1		DIE0_MC3_SCSNO	2
3		VDDIO_DDR_23		VDDIO_DDR_23		3
4	DIE0_MC3_SCSN3		DIE0_MC3_ODT0		DIE0_MC3_WEN	4
5		DIE0_MC3_CID2		DIE0_MC3_A13		5
6	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	6
7		DIE0_MC3_ODT1		VSS		7
8	VSS		VSS		VSS	8
9		DIE1_MCO_ODT1		DIE1_MCO_ODT0		9
10	DIE1_MCO_SCSN2		DIE1_MCO_SCSN1		DIE1_MCO_SCSNO	10
11		VDDIO_DDR_23		VDDIO_DDR_23		11
12	DIE1_MCO_SCSN3		DIE1_MCO_A13		DIE1_MCO_WEN	12
13		DIE1_MCO_CID2		DIE1_MCO_CASN		13
14	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	14
15		DIE1_MCO_A17		VSS		15
16	VSS		VSS		VSS	16
17		DIE1_MC1_ODT1		DIE1_MC1_ODT0		17
18	DIE1_MC1_SCSN2		DIE1_MC1_SCSN1		DIE1_MC1_SCSNO	18
19		VDDIO_DDR_23		VDDIO_DDR_23		19
20	DIE1_MC1_SCSN3		DIE1_MC1_A13		DIE1_MC1_WEN	20
21		DIE1_MC1_CID2		DIE1_MC1_CASN		21
22	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	22
23		DIE1_MC1_A17		VSS		23
24	VSS		VSS		VSS	24
25		DIE0_MC2_A17		DIE0_MC2_CASN		25
26	DIE0_MC2_SCSN2		DIE0_MC2_SCSN1		DIE0_MC2_SCSNO	26
27		VDDIO_DDR_23		VDDIO_DDR_23		27
28	DIE0_MC2_SCSN3		DIE0_MC2_A13		DIE0_MC2_WEN	28
29		DIE0_MC2_CID2		DIE0_MC2_ODT0		29
30	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	30
31		DIE0_MC2_ODT1		VSS		31
32	DIE1_VSS_PCIE0 _DDR0_SYS_1V2_ PLL		VSS		VDD_PHY_DDR_23	32
33		DIE1_PCIE0_DDR0_S YS_1V2_PLL		VSS		33
34						34
35						35
36						36
37						37
38						38

39						39
40						40
41						41
42						42
43						43
44	VSS		VSS		VSS	44
45		VDDN		VDDN		45
46	VDDN		VDDN		VDDN	46
47		VDDN		VDDN		47
48	VSS		VSS		VSS	48
49		VDDN		VDDN		49
50	VDDN		VDDN		VDDN	50
51		VDDN		VDDN		51
52	VSS		VSS		VSS	52
53		VDDN		VDDN		53
54	VDDN		VDDN		VDDN	54
55		VDDN		VDDN		55
56	VSS		VSS		VSS	56
57		VDDN		VDDN		57
58	VDDN		VDDN		VDDN	58
59		VDDN		VDDN		59
60	VSS		VSS		VSS	60
61		VDDN		VDDN		61
62	VDDN		VDDN		VDDN	62
63		VDDN		VDDN		63
64	VSS		VSS		VSS	64
65		VDDN		VDDN		65
66	VDDN		VDDN		VDDN	66
67		VDDN		VDDN		67
68	VSS		VSS		VSS	68
69						69
70						70
71						71
72						72
73						73
74						74
75						75
76						76
77						77
78						78
79		DIE1_PCIE1_DDR1_S E_1V2_PLL		VSS		79

80	DIE0_VSS_PCIE0 _DDR0_SYS_1V2_ PLL		DIE1_VSS_PCIE1_D DR1_SE_1V2_PLL		VDD_PHY_DDR_01	80
81		VSS		VSS		81
82	VSS		DIE0_MC1_DQS17P		VSS	82
83		DIE0_MC1_CB0		DIE0_MC1_CB7		83
84	DIE0_MC1_CB4		DIE0_MC1_DQS17N		DIE0_MC1_CB3	84
85		VSS		VSS		85
86	DIE0_MC1_CB5		DIE0_MC1_DQS08P		DIE0_MC1_CB2	86
87		DIE0_MC1_CB1		DIE0_MC1_CB6		87
88	VSS		DIE0_MC1_DQS08N		VSS	88
89		VSS		VSS		89
90	DIE1_MC2_CB4		VSS		DIE1_MC2_CB3	90
91		DIE1_MC2_CB0		DIE1_MC2_CB2		91
92	VSS		DIE1_MC2_DQS17P		DIE1_MC2_CB6	92
93		VSS		DIE1_MC2_DQS08N		93
94	DIE1_MC2_CB5		DIE1_MC2_DQS17N		VSS	94
95		DIE1_MC2_CB1		DIE1_MC2_DQS08P		95
96	VSS		VSS		DIE1_MC2_CB7	96
97		VSS		VSS		97
98	VSS		DIE1_MC3_DQS17P		VSS	98
99		DIE1_MC3_CB0		DIE1_MC3_CB7		99
100	DIE1_MC3_CB4		DIE1_MC3_DQS17N		DIE1_MC3_CB3	100
101		VSS		VSS		101
102	DIE1_MC3_CB5		DIE1_MC3_DQS08P		DIE1_MC3_CB2	102
103		DIE1_MC3_CB1		DIE1_MC3_CB6		103
104	VSS		DIE1_MC3_DQS08N		VSS	104
105		VSS		VSS		105
106	DIE0_MCO_CB4		DIE0_MCO_DQS17N		DIE0_MCO_CB3	106
107		DIE0_MCO_DQS17P		DIE0_MCO_CB7		107
108	VSS		VSS		VSS	108
109		DIE0_MCO_CB0		DIE0_MCO_CB6		109
110	DIE0_MCO_CB5		DIE0_MCO_DQS08N		DIE0_MCO_CB2	110
111		DIE0_MCO_CB1		DIE0_MCO_DQS08P		111

	CE	CD	CC	CB	CA	
1	DIE0_MC3_DQ38		DIE0_MC3_DQS13P		VSS	1
2		DIE0_MC3_DQS13N		DIE0_MC3_DQ37		2
3	VSS		DIE0_MC3_DQ33		VSS	3
4		VSS		VSS		4
5	DIE0_MC3_DQS04P		DIE0_MC3_DQ32		VSS	5
6		DIE0_MC3_DQS04N		DIE0_MC3_DQ36		6
7	VSS		VSS		VSS	7
8		DIE1_MC0_DQS04N		VSS		8
9	DIE1_MC0_DQ38		DIE1_MC0_DQ33		VSS	9
10		DIE1_MC0_DQS04P		DIE1_MC0_DQ37		10
11	VSS		VSS		VSS	11
12		DIE1_MC0_DQS13N		DIE1_MC0_DQ36		12
13	DIE1_MC0_DQ39		DIE1_MC0_DQ32		VSS	13
14		DIE1_MC0_DQS13P		VSS		14
15	VSS		VSS		VSS	15
16		VSS		DIE1_MC1_DQ37		16
17	DIE1_MC1_DQ38		DIE1_MC1_DQS13P		VSS	17
18		DIE1_MC1_DQS04N		VSS		18
19	VSS		DIE1_MC1_DQS13N		VSS	19
20		DIE1_MC1_DQS04P		DIE1_MC1_DQ36		20
21	DIE1_MC1_DQ33		VSS		VSS	21
22		VSS		DIE1_MC1_DQ32		22
23	VSS		VSS		VSS	23
24		DIE0_MC2_DQS04N		VSS		24
25	DIE0_MC2_DQ38		DIE0_MC2_DQ33		VSS	25
26		DIE0_MC2_DQS04P		DIE0_MC2_DQ37		26
27	VSS		VSS		VSS	27
28		DIE0_MC2_DQS13N		DIE0_MC2_DQ36		28
29	DIE0_MC2_DQ39		DIE0_MC2_DQ32		VSS	29
30		DIE0_MC2_DQS13P		VSS		30
31	VSS		VSS		VSS	31
32		VSS		DIE0_VSS_PCIE1_DD R1_SE_1V2_PLL		32
33	VSS		VSS		DIE0_PCIE1_DDR1 _SE_1V2_PLL	33
34		VSS				34
35	VDDP		VDDP			35
36		VSS				36
37	VDDP		VDDP			37
38		VSS				38
39	VDDP		VDDP			39

40		VSS				40
41	VDDP		VDDP			41
42		VDDP				42
43	VDDP		VDDP			43
44		VSS		VSS		44
45	VDD_PCIE_1V0		VDD_PCIE_1V0		VSS	45
46		VDD_PCIE_1V0		VDD_PCIE_1V0		46
47	VDD_PCIE_1V0		VDD_PCIE_1V0		VSS	47
48		VDD_PCIE_1V0		VSS		48
49	VSS		VSS		VDDN	49
50		VSS		VDDN		50
51	VDDN		VDDN		VDDN	51
52		VDDN		VDDN		52
53	VDDN		VDDN		VDDN	53
54		VDDN		VDDN		54
55	VDDN		VDDN		VDDN	55
56		VSS		VSS		56
57	VDDN		VDDN		VDDN	57
58		VDDN		VDDN		58
59	VDDN		VDDN		VDDN	59
60		VDDN		VDDN		60
61	VDDN		VDDN		VDDN	61
62		VSS		VDDN		62
63	VSS		VSS		VDDN	63
64		VDD_PCIE_1V0		VSS		64
65	VDD_PCIE_1V0		VDD_PCIE_1V0		VSS	65
66		VDD_PCIE_1V0		VDD_PCIE_1V0		66
67	VDD_PCIE_1V0		VDD_PCIE_1V0		VSS	67
68		VSS		VSS		68
69	VDDP		VDDP			69
70		VDDP				70
71	VDDP		VDDP			71
72		VSS				72
73	VDDP		VDDP			73
74		VSS				74
75	VDDP		VDDP			75
76		VSS				76
77	VDDP		VDDP			77
78		VSS				78
79	VSS		VSS		DIE0_PCIE0_DDRO _SYS_1V2_PLL	79
80		VSS		VSS		80

81	VSS		VSS		VSS	81
82		DIE0_MC1_DQS12P		VSS		82
83	DIE0_MC1_DQ24		DIE0_MC1_DQ31		VSS	83
84		DIE0_MC1_DQS12N		DIE0_MC1_DQ27		84
85	VSS		VSS		VSS	85
86		DIE0_MC1_DQS03P		DIE0_MC1_DQ26		86
87	DIE0_MC1_DQ25		DIE0_MC1_DQ30		VSS	87
88		DIE0_MC1_DQS03N		VSS		88
89	VSS		VSS		VSS	89
90		VSS		DIE1_MC2_DQ27		90
91	DIE1_MC2_DQ24		DIE1_MC2_DQ26		VSS	91
92		DIE1_MC2_DQS12P		DIE1_MC2_DQ30		92
93	VSS		DIE1_MC2_DQS03N		VSS	93
94		DIE1_MC2_DQS12N		VSS		94
95	DIE1_MC2_DQ25		DIE1_MC2_DQS03P		VSS	95
96		VSS		DIE1_MC2_DQ31		96
97	VSS		VSS		VSS	97
98		DIE1_MC3_DQS12P		VSS		98
99	DIE1_MC3_DQ24		DIE1_MC3_DQ31		VSS	99
100		DIE1_MC3_DQS12N		DIE1_MC3_DQ27		100
101	VSS		VSS		VSS	101
102		DIE1_MC3_DQS03P		DIE1_MC3_DQ26		102
103	DIE1_MC3_DQ25		DIE1_MC3_DQ30		VSS	103
104		DIE1_MC3_DQS03N		VSS		104
105	VSS		VSS		VSS	105
106		DIE0_MCO_DQS12N		DIE0_MCO_DQ27		106
107	DIE0_MCO_DQS12P		DIE0_MCO_DQ31		VSS	107
108		VSS		VSS		108
109	DIE0_MCO_DQ24		DIE0_MCO_DQ30		VSS	109
110		DIE0_MCO_DQS03N		DIE0_MCO_DQ26		110
111	DIE0_MCO_DQ25		DIE0_MCO_DQS03P		VSS	111

	CK	CJ	CH	CG	CF	
1				VSS		1
2	DIE0_MC3_DQS14N		DIE0_MC3_DQ40		DIE0_MC3_DQ34	2
3		DIE0_MC3_DQS14P		VSS		3
4	VSS		DIE0_MC3_DQ45		DIE0_MC3_DQ39	4
5		DIE0_MC3_DQ41		VSS		5
6	DIE0_MC3_DQS05N		DIE0_MC3_DQ44		DIE0_MC3_DQ35	6
7		VSS		VSS		7
8	DIE1_MC0_DQS05N		VSS		VSS	8
9		DIE1_MC0_DQ41		VSS		9
10	DIE1_MC0_DQS05P		DIE1_MC0_DQ45		DIE1_MC0_DQ34	10
11		VSS		VSS		11
12	DIE1_MC0_DQS14N		DIE1_MC0_DQ44		DIE1_MC0_DQ35	12
13		DIE1_MC0_DQ40		VSS		13
14	DIE1_MC0_DQS14P		VSS		VSS	14
15		VSS		VSS		15
16	VSS		DIE1_MC1_DQ45		DIE1_MC1_DQ39	16
17		DIE1_MC1_DQS14P		VSS		17
18	DIE1_MC1_DQS05N		VSS		VSS	18
19		DIE1_MC1_DQS14N		VSS		19
20	DIE1_MC1_DQS05P		DIE1_MC1_DQ44		DIE1_MC1_DQ34	20
21		VSS		VSS		21
22	VSS		DIE1_MC1_DQ40		DIE1_MC1_DQ35	22
23		VSS		VSS		23
24	DIE0_MC2_DQS05N		VSS		VSS	24
25		DIE0_MC2_DQ41		VSS		25
26	DIE0_MC2_DQS05P		DIE0_MC2_DQ45		DIE0_MC2_DQ34	26
27		VSS		VSS		27
28	DIE0_MC2_DQS14P		DIE0_MC2_DQ44		DIE0_MC2_DQ35	28
29		DIE0_MC2_DQ40		VSS		29
30	DIE0_MC2_DQS14N		VSS		VSS	30
31		VSS		VSS		31
32	DIE0_MC2_DQ48		DIE0_MC2_DQ52		VSS	32
33		DIE0_MC2_DQ53		VSS		33
34	VSS		VSS		VSS	34
35		VSS		DIE0_MC2_DQS15P		35
36	DIE0_MC2_DQS06P		DIE0_MC2_DQS15N		VSS	36
37		VSS		VSS		37
38	DIE0_MC2_DQ55		DIE0_MC2_DQ50		VSS	38
39		VSS		DIE0_MC2_DQ51		39
40	VSS		VSS		VSS	40

41		DIE0_MC2_DQ56		VSS		41
42	DIE0_MC2_DQ61		DIE0_MC2_DQ57		VDDP	42
43		VSS		VSS		43
44	DIE0_MC2_DQS16N		DIE0_MC2_DQS07N		VSS	44
45		VSS		DIE0_MC2_DQS07P		45
46	VSS		VSS		VSS	46
47		DIE0_MC2_DQ63		DIE0_MC2_DQ59		47
48	DIE0_MC2_DQ62		DIE0_MC2_DQ58		VSS	48
49		VSS		VSS		49
50	VSS		VSS		VSS	50
51		VDDN		VDDN		51
52	VDDN		VDDN		VDDN	52
53		VDDN		VDDN		53
54	VDDN		VDDN		VDDN	54
55		VDDN		VDDN		55
56	VSS		VSS		VSS	56
57		VDDN		VDDN		57
58	VDDN		VDDN		VDDN	58
59		VDDN		VDDN		59
60	VDDN		VDDN		VDDN	60
61		VDDN		VDDN		61
62	VSS		VSS		VSS	62
63		VSS		VSS		63
64	DIE0_MC1_DQ01		DIE0_MC1_DQ00		VSS	64
65		DIE0_MC1_DQ05		DIE0_MC1_DQ04		65
66	VSS		VSS		VSS	66
67		VSS		DIE0_MC1_DQS09P		67
68	DIE0_MC1_DQS00N		DIE0_MC1_DQS09N		VSS	68
69		VSS		VSS		69
70	DIE0_MC1_DQ02		DIE0_MC1_DQ06		VDDP	70
71		DIE0_MC1_DQ07		VSS		71
72	VSS		VSS		VSS	72
73		VSS		DIE0_MC1_DQ12		73
74	DIE0_MC1_DQ08		DIE0_MC1_DQ13		VSS	74
75		VSS		VSS		75
76	DIE0_MC1_DQS10P		DIE0_MC1_DQS01N		VSS	76
77		VSS		DIE0_MC1_DQS01P		77
78	VSS		VSS		VSS	78
79		DIE0_MC1_DQ10		VSS		79
80	DIE0_MC1_DQ15		DIE0_MC1_DQ11		VSS	80
81		VSS		VSS		81

82	DIE0_MC1_DQS11P		VSS		VSS	82
83		DIE0_MC1_DQ23		VSS		83
84	DIE0_MC1_DQS11N		DIE0_MC1_DQ19		DIE0_MC1_DQ28	84
85		VSS		VSS		85
86	DIE0_MC1_DQS02P		DIE0_MC1_DQ18		DIE0_MC1_DQ29	86
87		DIE0_MC1_DQ22		VSS		87
88	DIE0_MC1_DQS02N		VSS		VSS	88
89		VSS		VSS		89
90	VSS		DIE1_MC2_DQ19		DIE1_MC2_DQ28	90
91		DIE1_MC2_DQ18		VSS		91
92	DIE1_MC2_DQS11P		DIE1_MC2_DQ22		VSS	92
93		DIE1_MC2_DQS02N		VSS		93
94	DIE1_MC2_DQS11N		VSS		DIE1_MC2_DQ29	94
95		DIE1_MC2_DQS02P		VSS		95
96	VSS		DIE1_MC2_DQ23		VSS	96
97		VSS		VSS		97
98	DIE1_MC3_DQS11P		VSS		VSS	98
99		DIE1_MC3_DQ23		VSS		99
100	DIE1_MC3_DQS11N		DIE1_MC3_DQ19		DIE1_MC3_DQ28	100
101		VSS		VSS		101
102	DIE1_MC3_DQS02P		DIE1_MC3_DQ18		DIE1_MC3_DQ29	102
103		DIE1_MC3_DQ22		VSS		103
104	DIE1_MC3_DQS02N		VSS		VSS	104
105		VSS		VSS		105
106	DIE0_MCO_DQS11N		DIE0_MCO_DQ23		DIE0_MCO_DQ29	106
107		DIE0_MCO_DQ22		VSS		107
108	VSS		DIE0_MCO_DQ19		VSS	108
109		DIE0_MCO_DQS02P		VSS		109
110	DIE0_MCO_DQS02N		DIE0_MCO_DQ18		DIE0_MCO_DQ28	110
111				VSS		111

	CR	CP	CN	CM	CL	
1	DIE0_MC3_DQS15P		VSS		DIE0_MC3_DQ46	1
2		DIE0_MC3_DQ53		DIE0_MC3_DQ42		2
3	DIE0_MC3_DQ49		VSS		VSS	3
4		VSS		DIE0_MC3_DQ47		4
5	DIE0_MC3_DQ48		VSS		DIE0_MC3_DQS05P	5
6		DIE0_MC3_DQ52		DIE0_MC3_DQ43		6
7	VSS		VSS		VSS	7
8		DIE1_MCO_DQ53		VSS		8
9	DIE1_MCO_DQ49		VSS		DIE1_MCO_DQ46	9
10		DIE1_MCO_DQ48		DIE1_MCO_DQ42		10
11	VSS		VSS		VSS	11
12		DIE1_MCO_DQ52		DIE1_MCO_DQ43		12
13	DIE1_MCO_DQS06N		VSS		DIE1_MCO_DQ47	13
14		VSS		VSS		14
15	VSS		DIE1_MCO_DQ60		VSS	15
16		DIE1_MCO_DQ61		VSS		16
17	DIE1_MCO_DQ56		VSS		DIE1_MC1_DQ46	17
18		DIE1_MCO_DQ57		DIE1_MC1_DQ42		18
19	DIE1_MCO_DQS16P		VSS		DIE1_MC1_DQ47	19
20		DIE1_MCO_DQS16N		VSS		20
21	VSS		VSS		DIE1_MC1_DQ41	21
22		DIE1_MCO_DQS07N		DIE1_MC1_DQ43		22
23	DIE1_MCO_DQS07P		VSS		VSS	23
24		DIE1_MCO_DQ62		VSS		24
25	DIE1_MCO_DQ63		VSS		DIE0_MC2_DQ46	25
26		DIE1_MCO_DQ58		DIE0_MC2_DQ42		26
27	DIE1_MCO_DQ59		VSS		VSS	27
28		VSS		DIE0_MC2_DQ43		28
29	DIE1_MC1_DQ48		VSS		DIE0_MC2_DQ47	29
30		DIE1_MC1_DQ53		VSS		30
31	DIE1_MC1_DQ49		DIE1_MC1_DQ52		VSS	31
32		DIE1_MC1_DQS15P		VSS		32
33	VSS		DIE1_MC1_DQS15N		DIE0_MC2_DQ49	33
34		DIE1_MC1_DQS06N		VSS		34
35	DIE1_MC1_DQS06P		DIE1_MC1_DQ50		DIE0_MC2_DQS06N	35
36		DIE1_MC1_DQ54		VSS		36
37	DIE1_MC1_DQ55		DIE1_MC1_DQ51		DIE0_MC2_DQ54	37
38		VSS		VSS		38
39	VSS		VSS		VSS	39
40		VSS		VSS		40

41	DIE1_MC1_DQ56		DIE1_MC1_DQ60		DIE0_MC2_DQ60	41
42		DIE1_MC1_DQ57		VSS		42
43	DIE1_MC1_DQS16P		DIE1_MC1_DQ61		VSS	43
44		DIE1_MC1_DQS16N		VSS		44
45	VSS		DIE1_MC1_DQS07N		DIE0_MC2_DQS16P	45
46		DIE1_MC1_DQS07P		VSS		46
47	DIE1_MC1_DQ62		DIE1_MC1_DQ58		VSS	47
48		DIE1_MC1_DQ63		DIE1_MC1_DQ59		48
49	VSS		VSS		VSS	49
50		VSS		VSS		50
51	VDDN		VDDN		VDDN	51
52		VDDN		VDDN		52
53	VDDN		VDDN		VDDN	53
54		VDDN		VDDN		54
55	VDDN		VDDN		VDDN	55
56		VSS		VSS		56
57	VDDN		VDDN		VDDN	57
58		VDDN		VDDN		58
59	VDDN		VDDN		VDDN	59
60		VDDN		VDDN		60
61	VDDN		VDDN		VDDN	61
62		VSS		VSS		62
63	VSS		VSS		VSS	63
64		DIE1_MC2_DQ00		DIE1_MC2_DQ04		64
65	DIE1_MC2_DQ01		DIE1_MC2_DQ05		VSS	65
66		DIE1_MC2_DQS09N		VSS		66
67	VSS		DIE1_MC2_DQS09P		DIE0_MC1_DQS00P	67
68		DIE1_MC2_DQS00N		VSS		68
69	DIE1_MC2_DQS00P		DIE1_MC2_DQ02		VSS	69
70		DIE1_MC2_DQ06		VSS		70
71	DIE1_MC2_DQ07		DIE1_MC2_DQ03		DIE0_MC1_DQ03	71
72		VSS		VSS		72
73	VSS		VSS		VSS	73
74		VSS		VSS		74
75	DIE1_MC2_DQ13		DIE1_MC2_DQ08		DIE0_MC1_DQ09	75
76		DIE1_MC2_DQ12		VSS		76
77	DIE1_MC2_DQS10P		DIE1_MC2_DQ09		DIE0_MC1_DQS10N	77
78		DIE1_MC2_DQS10N		VSS		78
79	VSS		DIE1_MC2_DQS01N		DIE0_MC1_DQ14	79
80		DIE1_MC2_DQS01P		VSS		80
81	DIE1_MC2_DQ14		DIE1_MC2_DQ11		VSS	81

82		DIE1_MC2_DQ15		VSS		82
83	DIE1_MC2_DQ10		VSS		DIE0_MC1_DQ16	83
84		VSS		DIE0_MC1_DQ20		84
85	DIE1_MC3_DQ04		VSS		VSS	85
86		DIE1_MC3_DQ05		DIE0_MC1_DQ21		86
87	DIE1_MC3_DQ00		VSS		DIE0_MC1_DQ17	87
88		DIE1_MC3_DQ01		VSS		88
89	DIE1_MC3_DQS09P		VSS		VSS	89
90		DIE1_MC3_DQS09N		DIE1_MC2_DQ20		90
91	DIE1_MC3_DQS00N		VSS		DIE1_MC2_DQ16	91
92		VSS		VSS		92
93	DIE1_MC3_DQS00P		VSS		VSS	93
94		DIE1_MC3_DQ06		DIE1_MC2_DQ21		94
95	DIE1_MC3_DQ07		VSS		DIE1_MC2_DQ17	95
96		DIE1_MC3_DQ02		VSS		96
97	VSS		DIE1_MC3_DQ03		VSS	97
98		VSS		VSS		98
99	DIE1_MC3_DQS01P		VSS		DIE1_MC3_DQ16	99
100		DIE1_MC3_DQ15		DIE1_MC3_DQ20		100
101	VSS		VSS		VSS	101
102		DIE1_MC3_DQ11		DIE1_MC3_DQ21		102
103	DIE1_MC3_DQ14		VSS		DIE1_MC3_DQ17	103
104		DIE1_MC3_DQ10		VSS		104
105	VSS		VSS		VSS	105
106		DIE0_MCO_DQ11		DIE0_MCO_DQ21		106
107	DIE0_MCO_DQ15		VSS		DIE0_MCO_DQS11P	107
108		VSS		VSS		108
109	DIE0_MCO_DQ14		VSS		DIE0_MCO_DQ16	109
110		DIE0_MCO_DQ10		DIE0_MCO_DQ20		110
111	DIE0_MCO_DQS01P		VSS		DIE0_MCO_DQ17	111

	CY	CW	CV	CU	CT	
1		VSS		DIE0_MC3_DQ54		1
2	DIE0_MC3_DQ60		DIE0_MC3_DQ50		DIE0_MC3_DQS15N	2
3		VSS		VSS		3
4	DIE0_MC3_DQ61		DIE0_MC3_DQ55		VSS	4
5		VSS		DIE0_MC3_DQS06P		5
6	DIE0_MC3_DQ56		DIE0_MC3_DQ51		DIE0_MC3_DQS06N	6
7		VSS		VSS		7
8	VSS		VSS		DIE1_MCO_DQS15N	8
9		DIE1_MCO_DQ55		VSS		9
10	VSS		DIE1_MCO_DQ54		DIE1_MCO_DQS15P	10
11		DIE1_MCO_DQ50		VSS		11
12	DIE1_MCO_DQ51		VSS		VSS	12
13		VSS		VSS		13
14	VSS		DIE0_PCIE3_RX0P		DIE1_MCO_DQS06P	14
15		DIE0_PCIE3_RX0N		VSS		15
16	VSS		DIE0_PCIE3_RX1P		VSS	16
17		VSS		DIE0_PCIE3_RX1N		17
18	VSS		DIE0_PCIE3_RX2P		VSS	18
19		DIE0_PCIE3_RX2N		VSS		19
20	VSS		DIE0_PCIE3_RX3P		VSS	20
21		VSS		DIE0_PCIE3_RX3N		21
22	VSS		DIE0_PCIE3_RX4P		VSS	22
23		DIE0_PCIE3_RX4N		VSS		23
24	VSS		DIE0_PCIE3_RX5P		VSS	24
25		VSS		DIE0_PCIE3_RX5N		25
26	VSS		DIE0_PCIE3_RX6P		VSS	26
27		DIE0_PCIE3_RX6N		VSS		27
28	VSS		DIE0_PCIE3_RX7P		VSS	28
29		VSS		DIE0_PCIE3_RX7N		29
30	VSS		DIE0_PCIE3_RX8P		VSS	30
31		DIE0_PCIE3_RX8N		VSS		31
32	VSS		DIE0_PCIE3_RX9P		VSS	32
33		VSS		DIE0_PCIE3_RX9N		33
34	VSS		DIE0_PCIE3_RX10P		VSS	34
35		DIE0_PCIE3_RX10N		VSS		35
36	VSS		DIE0_PCIE3_RX11P		VSS	36
37		VSS		DIE0_PCIE3_RX11N		37
38	VSS		DIE0_PCIE3_RX12P		VSS	38
39		DIE0_PCIE3_RX12N		VSS		39
40	VSS		DIE0_PCIE3_RX13P		VSS	40

41		VSS		DIE0_PCIE3_RX13N		41
42	VSS		DIE0_PCIE3_RX14P		VSS	42
43		DIE0_PCIE3_RX14N		VSS		43
44	VSS		DIE0_PCIE3_RX15P		VSS	44
45		VSS		DIE0_PCIE3_RX15N		45
46	VSS		VSS		VSS	46
47		VSS		VSS		47
48	VSS		VSS		VSS	48
49		VSS		VSS		49
50	VDDN		VDDN		VDDN	50
51		VDDN		VDDN		51
52	VDDN		VDDN		VDDN	52
53		VDDN		VDDN		53
54	VDDN		VDDN		VDDN	54
55		VDDN		VDDN		55
56	VSS		VSS		VSS	56
57		VDDN		VDDN		57
58	VDDN		VDDN		VDDN	58
59		VDDN		VDDN		59
60	VDDN		VDDN		VDDN	60
61		VDDN		VDDN		61
62	VDDN		VDDN		VDDN	62
63		VSS		VSS		63
64	VSS		VSS		VSS	64
65		DIE0_AVS_CLK		VSS		65
66	DIE0_AVS_MDATA		VSS		VSS	66
67		VSS		DIE0_PCIE2_RX15N		67
68	VSS		DIE0_PCIE2_RX15P		VSS	68
69		DIE0_PCIE2_RX14N		VSS		69
70	VSS		DIE0_PCIE2_RX14P		VSS	70
71		VSS		DIE0_PCIE2_RX13N		71
72	VSS		DIE0_PCIE2_RX13P		VSS	72
73		DIE0_PCIE2_RX12N		VSS		73
74	VSS		DIE0_PCIE2_RX12P		VSS	74
75		VSS		DIE0_PCIE2_RX11N		75
76	VSS		DIE0_PCIE2_RX11P		VSS	76
77		DIE0_PCIE2_RX10N		VSS		77
78	VSS		DIE0_PCIE2_RX10P		VSS	78
79		VSS		DIE0_PCIE2_RX9N		79
80	VSS		DIE0_PCIE2_RX9P		VSS	80
81		DIE0_PCIE2_RX8N		VSS		81

82	VSS		DIE0_PCIE2_RX8P		VSS	82
83		VSS		DIE0_PCIE2_RX7N		83
84	VSS		DIE0_PCIE2_RX7P		VSS	84
85		DIE0_PCIE2_RX6N		VSS		85
86	VSS		DIE0_PCIE2_RX6P		VSS	86
87		VSS		DIE0_PCIE2_RX5N		87
88	VSS		DIE0_PCIE2_RX5P		VSS	88
89		DIE0_PCIE2_RX4N		VSS		89
90	VSS		DIE0_PCIE2_RX4P		VSS	90
91		VSS		DIE0_PCIE2_RX3N		91
92	VSS		DIE0_PCIE2_RX3P		VSS	92
93		DIE0_PCIE2_RX2N		VSS		93
94	VSS		DIE0_PCIE2_RX2P		VSS	94
95		VSS		DIE0_PCIE2_RX1N		95
96	VSS		DIE0_PCIE2_RX1P		VSS	96
97		DIE0_PCIE2_RX0N		VSS		97
98	VSS		DIE0_PCIE2_RX0P		VSS	98
99		VSS		VSS		99
100	DIE1_MC3_DQ12		VSS		DIE1_MC3_DQS01N	100
101		DIE1_MC3_DQ13		VSS		101
102	VSS		DIE1_MC3_DQ09		DIE1_MC3_DQS10P	102
103		DIE1_MC3_DQ08		VSS		103
104	VSS		VSS		DIE1_MC3_DQS10N	104
105		VSS		VSS		105
106	DIE0_MCO_DQ06		DIE0_MCO_DQ12		DIE0_MCO_DQS10N	106
107		VSS		DIE0_MCO_DQS10P		107
108	DIE0_MCO_DQ02		VSS		VSS	108
109		VSS		DIE0_MCO_DQ08		109
110	DIE0_MCO_DQ03		DIE0_MCO_DQ13		DIE0_MCO_DQS01N	110
111		VSS		DIE0_MCO_DQ09		111

	DC	DB	DA	
1				1
2		VSS		2
3	VSS		DIE0_MC3_DQ57	3
4		DIE0_MC3_DQS16P		4
5	DIE0_MC3_DQS16N		VSS	5
6		DIE0_MC3_DQS07N		6
7	DIE0_MC3_DQ62		DIE0_MC3_DQS07P	7
8		DIE0_MC3_DQ63		8
9	DIE0_MC3_DQ59		DIE0_MC3_DQ58	9
10		VSS		10
11	VSS		VSS	11
12		DIE0_PCIE3_TX0P		12
13	DIE0_PCIE3_TX0N		VSS	13
14		DIE0_PCIE3_TX1P		14
15	VSS		DIE0_PCIE3_TX1N	15
16		DIE0_PCIE3_TX2P		16
17	DIE0_PCIE3_TX2N		VSS	17
18		DIE0_PCIE3_TX3P		18
19	VSS		DIE0_PCIE3_TX3N	19
20		DIE0_PCIE3_TX4P		20
21	DIE0_PCIE3_TX4N		VSS	21
22		DIE0_PCIE3_TX5P		22
23	VSS		DIE0_PCIE3_TX5N	23
24		DIE0_PCIE3_TX6P		24
25	DIE0_PCIE3_TX6N		VSS	25
26		DIE0_PCIE3_TX7P		26
27	VSS		DIE0_PCIE3_TX7N	27
28		DIE0_PCIE3_TX8P		28
29	DIE0_PCIE3_TX8N		VSS	29
30		DIE0_PCIE3_TX9P		30
31	VSS		DIE0_PCIE3_TX9N	31
32		DIE0_PCIE3_TX10P		32
33	DIE0_PCIE3_TX10N		VSS	33
34		DIE0_PCIE3_TX11P		34
35	VSS		DIE0_PCIE3_TX11N	35
36		DIE0_PCIE3_TX12P		36
37	DIE0_PCIE3_TX12N		VSS	37
38		DIE0_PCIE3_TX13P		38
39	VSS		DIE0_PCIE3_TX13N	39
40		DIE0_PCIE3_TX14P		40

41	DIE0_PCIE3_TX14N		VSS	41
42		DIE0_PCIE3_TX15P		42
43	VSS		DIE0_PCIE3_TX15N	43
44		VSS		44
45	VSS		VSS	45
46		VSS		46
47	VDDN		VSS	47
48		VDDN		48
49	VDDN		VDDN	49
50		VDDN		50
51	VDDN		VDDN	51
52		VDDN		52
53	VDDN		VDDN	53
54		VDDN		54
55	VDDN		VDDN	55
56		VSS		56
57	VDDN		VDDN	57
58		VDDN		58
59	VDDN		VDDN	59
60		VDDN		60
61	VDDN		VDDN	61
62		VDDN		62
63	VDDN		VSS	63
64		VDDN		64
65	DIE0_I2C0_SCL		DIE0_AVS_SDATA	65
66		DIE0_I2C0_SDA		66
67	VSS		VSS	67
68		VSS		68
69	VSS		DIE0_PCIE2_TX15P	69
70		DIE0_PCIE2_TX15N		70
71	DIE0_PCIE2_TX14P		VSS	71
72		DIE0_PCIE2_TX14N		72
73	VSS		DIE0_PCIE2_TX13P	73
74		DIE0_PCIE2_TX13N		74
75	DIE0_PCIE2_TX12P		VSS	75
76		DIE0_PCIE2_TX12N		76
77	VSS		DIE0_PCIE2_TX11P	77
78		DIE0_PCIE2_TX11N		78
79	DIE0_PCIE2_TX10P		VSS	79
80		DIE0_PCIE2_TX10N		80
81	VSS		DIE0_PCIE2_TX9P	81

82		DIE0_PCIE2_TX9N		82
83	DIE0_PCIE2_TX8P		VSS	83
84		DIE0_PCIE2_TX8N		84
85	VSS		DIE0_PCIE2_TX7P	85
86		DIE0_PCIE2_TX7N		86
87	DIE0_PCIE2_TX6P		VSS	87
88		DIE0_PCIE2_TX6N		88
89	VSS		DIE0_PCIE2_TX5P	89
90		DIE0_PCIE2_TX5N		90
91	DIE0_PCIE2_TX4P		VSS	91
92		DIE0_PCIE2_TX4N		92
93	VSS		DIE0_PCIE2_TX3P	93
94		DIE0_PCIE2_TX3N		94
95	DIE0_PCIE2_TX2P		VSS	95
96		DIE0_PCIE2_TX2N		96
97	VSS		DIE0_PCIE2_TX1P	97
98		DIE0_PCIE2_TX1N		98
99	DIE0_PCIE2_TX0P		VSS	99
100		DIE0_PCIE2_TX0N		100
101	VSS		VSS	101
102		VSS		102
103	DIE0_MCO_DQ04		DIE0_MCO_DQ05	103
104		DIE0_MCO_DQ00		104
105	DIE0_MCO_DQ01		DIE0_MCO_DQS09P	105
106		DIE0_MCO_DQS09N		106
107	DIE0_MCO_DQS00N		VSS	107
108		DIE0_MCO_DQS00P		108
109	VSS		DIE0_MCO_DQ07	109
110		VSS		110
111			VSS	111

附录四：LS3C6000/D 芯片引脚内部延迟数据

Pin Number	Net Name	Conductor Length (microns)	pin delay(ns)
BD108	DIEO_MCO_A00	31032.51	0.176
BG111	DIEO_MCO_A01	31009.5	0.176
BG107	DIEO_MCO_A02	30988.98	0.176
BF108	DIEO_MCO_A03	31065.08	0.176
BH110	DIEO_MCO_A04	30887.95	0.175
BJ107	DIEO_MCO_A05	30897.08	0.175
BH108	DIEO_MCO_A06	30989.56	0.176
BK110	DIEO_MCO_A07	31043.47	0.176
BJ111	DIEO_MCO_A08	30892.66	0.175
BL107	DIEO_MCO_A09	30973.2	0.176
BA105	DIEO_MCO_A10	30957.94	0.176
BK108	DIEO_MCO_A11	30920.65	0.175
BL111	DIEO_MCO_A12	31026.92	0.176
AW111	DIEO_MCO_A13	30970.44	0.176
AV110	DIEO_MCO_A17	31080.14	0.176
BN107	DIEO_MCO_ACTN	30895.39	0.175
BM108	DIEO_MCO_ALERTN	30907.69	0.175
BC105	DIEO_MCO_BA0	30906.37	0.175
BC107	DIEO_MCO_BA1	31060.06	0.176
BN105	DIEO_MCO_BG0	30905.24	0.175
BM110	DIEO_MCO_BG1	30904.2	0.175
AY108	DIEO_MCO_CASN	30910.93	0.175
BW109	DIEO_MCO_CB0	24840.16	0.138
BW111	DIEO_MCO_CB1	24858.51	0.139
BT110	DIEO_MCO_CB2	24805.06	0.138
BT106	DIEO_MCO_CB3	24908.79	0.139
BY106	DIEO_MCO_CB4	24892.49	0.139
BY110	DIEO_MCO_CB5	24870.73	0.139
BU109	DIEO_MCO_CB6	24887.12	0.139
BU107	DIEO_MCO_CB7	24875.26	0.139
AU111	DIEO_MCO_CID2	30654.3	0.174
BD106	DIEO_MCO_CK0N	30896.55	0.175
BE107	DIEO_MCO_CK0P	30986.62	0.175
BE109	DIEO_MCO_CK1N	30960.27	0.175
BF110	DIEO_MCO_CK1P	31052.65	0.175
BN111	DIEO_MCO_CKE0	31039.32	0.176
BP110	DIEO_MCO_CKE1	31013.12	0.176

DB104	DIEO_MCO_DQ00	31334.33	0.178
DC105	DIEO_MCO_DQ01	31212.68	0.177
CY108	DIEO_MCO_DQ02	31152.51	0.177
CY110	DIEO_MCO_DQ03	31327.41	0.178
DC103	DIEO_MCO_DQ04	31221.05	0.177
DA103	DIEO_MCO_DQ05	31267.24	0.177
CY106	DIEO_MCO_DQ06	31294.21	0.178
DA109	DIEO_MCO_DQ07	31273.93	0.177
CU109	DIEO_MCO_DQ08	29311.34	0.166
CU111	DIEO_MCO_DQ09	29404.11	0.166
CP110	DIEO_MCO_DQ10	29348.81	0.166
CP106	DIEO_MCO_DQ11	29259.51	0.165
CV106	DIEO_MCO_DQ12	29277.48	0.165
CV110	DIEO_MCO_DQ13	29364.51	0.166
CR109	DIEO_MCO_DQ14	29334.07	0.166
CR107	DIEO_MCO_DQ15	29325.3	0.166
CL109	DIEO_MCO_DQ16	27276.22	0.153
CL111	DIEO_MCO_DQ17	27202.69	0.153
CH110	DIEO_MCO_DQ18	27241.02	0.153
CH108	DIEO_MCO_DQ19	27164.74	0.153
CM110	DIEO_MCO_DQ20	27186.64	0.153
CM106	DIEO_MCO_DQ21	27200.15	0.153
CJ107	DIEO_MCO_DQ22	27210.95	0.153
CH106	DIEO_MCO_DQ23	27127.69	0.152
CE109	DIEO_MCO_DQ24	25665.66	0.143
CE111	DIEO_MCO_DQ25	25765.01	0.144
CB110	DIEO_MCO_DQ26	25662.03	0.143
CB106	DIEO_MCO_DQ27	25623.89	0.143
CF110	DIEO_MCO_DQ28	25615.98	0.143
CF106	DIEO_MCO_DQ29	25747.77	0.144
CC109	DIEO_MCO_DQ30	25661.74	0.143
CC107	DIEO_MCO_DQ31	25762.05	0.144
AP106	DIEO_MCO_DQ32	35049.73	0.200
AN111	DIEO_MCO_DQ33	34995.97	0.200
AL107	DIEO_MCO_DQ34	35122.59	0.201
AK108	DIEO_MCO_DQ35	35009.65	0.200
AP110	DIEO_MCO_DQ36	35026.88	0.200
AP108	DIEO_MCO_DQ37	35118.59	0.201
AL111	DIEO_MCO_DQ38	35076.66	0.200
AK110	DIEO_MCO_DQ39	34996.65	0.200
AH106	DIEO_MCO_DQ40	39082.34	0.225
AG111	DIEO_MCO_DQ41	39111.6	0.225

AE107	DIEO_MCO_DQ42	39059.53	0.225
AD108	DIEO_MCO_DQ43	39048.35	0.225
AH110	DIEO_MCO_DQ44	39139.12	0.225
AH108	DIEO_MCO_DQ45	39165.01	0.225
AE111	DIEO_MCO_DQ46	39042.54	0.225
AD110	DIEO_MCO_DQ47	39025.01	0.224
AB106	DIEO_MCO_DQ48	42932.98	0.248
AA111	DIEO_MCO_DQ49	42947.91	0.248
W107	DIEO_MCO_DQ50	42889.32	0.248
V108	DIEO_MCO_DQ51	42902.45	0.248
AB110	DIEO_MCO_DQ52	42840.24	0.248
AB108	DIEO_MCO_DQ53	42929.8	0.248
W111	DIEO_MCO_DQ54	42835.44	0.247
V110	DIEO_MCO_DQ55	42880.08	0.248
T110	DIEO_MCO_DQ56	45682.18	0.265
R111	DIEO_MCO_DQ57	45737.08	0.265
N107	DIEO_MCO_DQ58	45645.44	0.265
N105	DIEO_MCO_DQ59	45655.56	0.265
T108	DIEO_MCO_DQ60	45564.95	0.264
T106	DIEO_MCO_DQ61	45605.28	0.264
N109	DIEO_MCO_DQ62	45618.2	0.264
N111	DIEO_MCO_DQ63	45696.74	0.265
DC107	DIEO_MCO_DQS00N	31247.19	0.176
DB108	DIEO_MCO_DQS00P	31151.73	0.176
CT110	DIEO_MCO_DQS01N	29241.08	0.165
CR111	DIEO_MCO_DQS01P	29313.28	0.165
CK110	DIEO_MCO_DQS02N	27263.79	0.152
CJ109	DIEO_MCO_DQS02P	27182.3	0.152
CD110	DIEO_MCO_DQS03N	25572.52	0.143
CC111	DIEO_MCO_DQS03P	25665.22	0.143
AN105	DIEO_MCO_DQS04N	34997.47	0.199
AM106	DIEO_MCO_DQS04P	35052.1	0.199
AG105	DIEO_MCO_DQS05N	38996.47	0.224
AF106	DIEO_MCO_DQS05P	39067.07	0.224
AA105	DIEO_MCO_DQS06N	42788.01	0.247
Y106	DIEO_MCO_DQS06P	42866.03	0.247
P110	DIEO_MCO_DQS07N	45689.74	0.264
P108	DIEO_MCO_DQS07P	45639.59	0.264
BV110	DIEO_MCO_DQS08N	24768.4	0.138
BU111	DIEO_MCO_DQS08P	24860.32	0.138
DB106	DIEO_MCO_DQS09N	31260.94	0.176
DA105	DIEO_MCO_DQS09P	31164.1	0.176

CT106	DIEO_MCO_DQS10N	29313	0.164
CU107	DIEO_MCO_DQS10P	29227.79	0.164
CK106	DIEO_MCO_DQS11N	27164.51	0.151
CL107	DIEO_MCO_DQS11P	27091.14	0.151
CD106	DIEO_MCO_DQS12N	25689.85	0.142
CE107	DIEO_MCO_DQS12P	25593.02	0.142
AM110	DIEO_MCO_DQS13N	35027.57	0.199
AM108	DIEO_MCO_DQS13P	34959.81	0.199
AF110	DIEO_MCO_DQS14N	39061.29	0.224
AF108	DIEO_MCO_DQS14P	39002.04	0.224
Y110	DIEO_MCO_DQS15N	42904.36	0.247
Y108	DIEO_MCO_DQS15P	42840.22	0.247
P106	DIEO_MCO_DQS16N	45681.34	0.263
R105	DIEO_MCO_DQS16P	45592.55	0.263
BV106	DIEO_MCO_DQS17N	24887.67	0.137
BW107	DIEO_MCO_DQS17P	24795.8	0.137
AW107	DIEO_MCO_ODT0	30996.67	0.176
AU107	DIEO_MCO_ODT1	30922.17	0.175
BD110	DIEO_MCO_PAR	31013.5	0.176
BA107	DIEO_MCO_RASN	30905.59	0.175
BP108	DIEO_MCO_RESETN	23690.07	0.131
AT108	DIEO_MCO_REXT	37535.57	0.215
AY110	DIEO_MCO_SCSN0	30969.49	0.176
AV108	DIEO_MCO_SCSN1	31002.16	0.176
AU105	DIEO_MCO_SCSN2	31039.97	0.176
AT110	DIEO_MCO_SCSN3	31078.44	0.176
AW105	DIEO_MCO_WEN	31078.78	0.176
BC87	DIEO_MC1_A00	23038.37	0.128
BF86	DIEO_MC1_A01	23136.26	0.128
BG83	DIEO_MC1_A02	22990.91	0.127
BE81	DIEO_MC1_A03	23000.95	0.127
BH86	DIEO_MC1_A04	23020.15	0.127
BG87	DIEO_MC1_A05	23054.18	0.128
BH84	DIEO_MC1_A06	23010.45	0.127
BJ87	DIEO_MC1_A07	22988.07	0.127
BJ83	DIEO_MC1_A08	23018.43	0.127
BK84	DIEO_MC1_A09	22997.48	0.127
BC83	DIEO_MC1_A10	22994	0.127
BK86	DIEO_MC1_A11	23064.74	0.128
BL83	DIEO_MC1_A12	23151.68	0.128
AY86	DIEO_MC1_A13	23121.49	0.128
AW83	DIEO_MC1_A17	23021.15	0.127

BN83	DIEO_MC1_ACTN	23046.76	0.128
BL87	DIEO_MC1_ALERTN	23131.14	0.128
BC81	DIEO_MC1_BAO	22991.36	0.127
BC85	DIEO_MC1_BA1	23013.11	0.127
BM84	DIEO_MC1_BGO	23001.93	0.127
BM86	DIEO_MC1_BG1	23134.72	0.128
BA83	DIEO_MC1_CASN	22985.41	0.127
BW83	DIEO_MC1_CB0	14472.42	0.076
BW87	DIEO_MC1_CB1	14535.59	0.076
BT86	DIEO_MC1_CB2	14588.09	0.076
BT84	DIEO_MC1_CB3	14585.57	0.076
BY84	DIEO_MC1_CB4	14601.85	0.076
BY86	DIEO_MC1_CB5	14627.62	0.077
BU87	DIEO_MC1_CB6	14548.47	0.076
BU83	DIEO_MC1_CB7	14462.79	0.076
AV84	DIEO_MC1_CID2	21533.26	0.118
BD84	DIEO_MC1_CKON	23052.76	0.127
BE85	DIEO_MC1_CKOP	23033.7	0.127
BE83	DIEO_MC1_CK1N	23043.18	0.127
BF84	DIEO_MC1_CK1P	23023.76	0.127
BN87	DIEO_MC1_CKE0	22989.1	0.127
BP86	DIEO_MC1_CKE1	23089.97	0.128
CH64	DIEO_MC1_DQ00	11749.29	0.059
CK64	DIEO_MC1_DQ01	11770.45	0.059
CK70	DIEO_MC1_DQ02	11916.42	0.060
CL71	DIEO_MC1_DQ03	11840.06	0.060
CG65	DIEO_MC1_DQ04	11869.56	0.060
CJ65	DIEO_MC1_DQ05	11802	0.059
CH70	DIEO_MC1_DQ06	11768.87	0.059
CJ71	DIEO_MC1_DQ07	11794.17	0.059
CK74	DIEO_MC1_DQ08	15676.37	0.083
CL75	DIEO_MC1_DQ09	15734.53	0.083
CJ79	DIEO_MC1_DQ10	15576.49	0.082
CH80	DIEO_MC1_DQ11	15669.82	0.083
CG73	DIEO_MC1_DQ12	15686.99	0.083
CH74	DIEO_MC1_DQ13	15711.52	0.083
CL79	DIEO_MC1_DQ14	15647.99	0.083
CK80	DIEO_MC1_DQ15	15605.79	0.083
CL83	DIEO_MC1_DQ16	18113.54	0.098
CL87	DIEO_MC1_DQ17	18210.61	0.098
CH86	DIEO_MC1_DQ18	18234.98	0.098
CH84	DIEO_MC1_DQ19	18125.69	0.098

CM84	DIEO_MC1_DQ20	18115.69	0.098
CM86	DIEO_MC1_DQ21	18219.58	0.098
CJ87	DIEO_MC1_DQ22	18192.02	0.098
CJ83	DIEO_MC1_DQ23	18191.16	0.098
CE83	DIEO_MC1_DQ24	14920.64	0.078
CE87	DIEO_MC1_DQ25	14823.04	0.078
CB86	DIEO_MC1_DQ26	14784.9	0.078
CB84	DIEO_MC1_DQ27	14800.16	0.078
CF84	DIEO_MC1_DQ28	14935.25	0.078
CF86	DIEO_MC1_DQ29	14927.26	0.078
CC87	DIEO_MC1_DQ30	14935.17	0.078
CC83	DIEO_MC1_DQ31	14901.16	0.078
AP84	DIEO_MC1_DQ32	27675.97	0.156
AP88	DIEO_MC1_DQ33	27783.52	0.156
AL85	DIEO_MC1_DQ34	27652.13	0.156
AL83	DIEO_MC1_DQ35	27664.42	0.156
AR85	DIEO_MC1_DQ36	27618.12	0.155
AR87	DIEO_MC1_DQ37	27695.58	0.156
AM86	DIEO_MC1_DQ38	27658.21	0.156
AL87	DIEO_MC1_DQ39	27789.51	0.156
AJ89	DIEO_MC1_DQ40	32869.29	0.187
AH84	DIEO_MC1_DQ41	32853.38	0.187
AE85	DIEO_MC1_DQ42	32957.94	0.188
AE83	DIEO_MC1_DQ43	32979.17	0.188
AJ85	DIEO_MC1_DQ44	32907.56	0.187
AJ87	DIEO_MC1_DQ45	32848.43	0.187
AF88	DIEO_MC1_DQ46	33021.59	0.188
AE87	DIEO_MC1_DQ47	32896.7	0.187
AC89	DIEO_MC1_DQ48	36155.85	0.207
AB84	DIEO_MC1_DQ49	36262.55	0.208
W85	DIEO_MC1_DQ50	36139.62	0.207
Y84	DIEO_MC1_DQ51	36264.23	0.208
AC85	DIEO_MC1_DQ52	36165.93	0.207
AC87	DIEO_MC1_DQ53	36296.32	0.208
Y88	DIEO_MC1_DQ54	36290.72	0.208
W89	DIEO_MC1_DQ55	36199.76	0.207
U85	DIEO_MC1_DQ56	42681.12	0.247
T86	DIEO_MC1_DQ57	42738.94	0.247
N85	DIEO_MC1_DQ58	42741.55	0.247
N83	DIEO_MC1_DQ59	42712.32	0.247
U87	DIEO_MC1_DQ60	42674.62	0.247
U89	DIEO_MC1_DQ61	42728.64	0.247

P86	DIEO_MC1_DQ62	42716.37	0.247
N87	DIEO_MC1_DQ63	42717.59	0.247
CK68	DIEO_MC1_DQS00N	11758.07	0.058
CL67	DIEO_MC1_DQS00P	11720.83	0.058
CH76	DIEO_MC1_DQS01N	15638.03	0.081
CG77	DIEO_MC1_DQS01P	15566.82	0.081
CK88	DIEO_MC1_DQS02N	18183.24	0.097
CK86	DIEO_MC1_DQS02P	18169	0.097
CD88	DIEO_MC1_DQS03N	14839.25	0.077
CD86	DIEO_MC1_DQS03P	14825.06	0.077
AN87	DIEO_MC1_DQS04N	27709.53	0.155
AN85	DIEO_MC1_DQS04P	27695.37	0.155
AG87	DIEO_MC1_DQS05N	32926.8	0.187
AG85	DIEO_MC1_DQS05P	32912.63	0.187
AA89	DIEO_MC1_DQS06N	36211.79	0.207
AA87	DIEO_MC1_DQS06P	36191.46	0.207
P82	DIEO_MC1_DQS07N	42700.55	0.246
N81	DIEO_MC1_DQS07P	42792.15	0.246
BV88	DIEO_MC1_DQS08N	14529.23	0.075
BV86	DIEO_MC1_DQS08P	14515	0.075
CH68	DIEO_MC1_DQS09N	11820.1	0.058
CG67	DIEO_MC1_DQS09P	11723.36	0.058
CL77	DIEO_MC1_DQS10N	15656.52	0.081
CK76	DIEO_MC1_DQS10P	15560.43	0.081
CK84	DIEO_MC1_DQS11N	18198.18	0.097
CK82	DIEO_MC1_DQS11P	18101.58	0.097
CD84	DIEO_MC1_DQS12N	14872.39	0.077
CD82	DIEO_MC1_DQS12P	14774.33	0.077
AM84	DIEO_MC1_DQS13N	27761.33	0.155
AN83	DIEO_MC1_DQS13P	27669.63	0.155
AF84	DIEO_MC1_DQS14N	32931.16	0.186
AG83	DIEO_MC1_DQS14P	32843.52	0.186
Y86	DIEO_MC1_DQS15N	36218.83	0.206
AA85	DIEO_MC1_DQS15P	36136	0.206
R85	DIEO_MC1_DQS16N	42704.94	0.246
R83	DIEO_MC1_DQS16P	42686.62	0.246
BV84	DIEO_MC1_DQS17N	14553.21	0.075
BV82	DIEO_MC1_DQS17P	14476.4	0.075
AY84	DIEO_MC1_ODT0	23129.73	0.128
AV86	DIEO_MC1_ODT1	23113.93	0.128
BD82	DIEO_MC1_PAR	23023.95	0.127
BA81	DIEO_MC1_RASN	23152.14	0.128

BP84	DIEO_MC1_RESETN	12806.57	0.066
AU81	DIEO_MC1_REXT	23453.01	0.130
BA87	DIEO_MC1_SCSN0	23151.86	0.128
AW87	DIEO_MC1_SCSN1	23137.98	0.128
AU87	DIEO_MC1_SCSN2	23073.02	0.128
AU83	DIEO_MC1_SCSN3	23138.07	0.128
AW81	DIEO_MC1_WEN	23035.03	0.128
BN29	DIEO_MC2_A00	21254.33	0.117
BK28	DIEO_MC2_A01	21172.57	0.116
BJ29	DIEO_MC2_A02	21274.19	0.117
BM26	DIEO_MC2_A03	21120.9	0.116
BH26	DIEO_MC2_A04	21261.89	0.117
BJ25	DIEO_MC2_A05	21262.13	0.117
BH28	DIEO_MC2_A06	21153.61	0.116
BG25	DIEO_MC2_A07	21140.14	0.116
BG29	DIEO_MC2_A08	21200.34	0.116
BF28	DIEO_MC2_A09	21257.45	0.117
BP26	DIEO_MC2_A10	21245.76	0.117
BF26	DIEO_MC2_A11	21205.46	0.116
BE27	DIEO_MC2_A12	21181.72	0.116
BV28	DIEO_MC2_A13	21119.85	0.116
BW25	DIEO_MC2_A17	21270.93	0.117
BD30	DIEO_MC2_ACTN	21272.23	0.117
BD28	DIEO_MC2_ALERTN	21158.08	0.116
BR25	DIEO_MC2_BA0	21115.83	0.116
BP28	DIEO_MC2_BA1	21100.14	0.116
BE29	DIEO_MC2_BG0	21222.15	0.117
BD26	DIEO_MC2_BG1	21165.13	0.116
BU25	DIEO_MC2_CASN	21251.43	0.117
AU27	DIEO_MC2_CB0	23771.26	0.132
AV26	DIEO_MC2_CB1	23734.69	0.132
BA27	DIEO_MC2_CB2	23727.78	0.132
BA29	DIEO_MC2_CB3	23918.69	0.133
AU31	DIEO_MC2_CB4	23815.16	0.132
AU29	DIEO_MC2_CB5	23860.31	0.133
AY26	DIEO_MC2_CB6	23795.5	0.132
AY28	DIEO_MC2_CB7	23731.41	0.132
BW29	DIEO_MC2_CID2	10947.26	0.054
BM28	DIEO_MC2_CK0N	21178.95	0.116
BL29	DIEO_MC2_CK0P	21239.5	0.116
BL25	DIEO_MC2_CK1N	21116.2	0.116
BK26	DIEO_MC2_CK1P	21203.99	0.116

BC25	DIE0_MC2_CKE0	21276.56	0.117
BC27	DIE0_MC2_CKE1	21133.96	0.116
N25	DIE0_MC2_DQ00	41827.4	0.241
N31	DIE0_MC2_DQ01	41762.17	0.241
U25	DIE0_MC2_DQ02	41829.59	0.241
U27	DIE0_MC2_DQ03	41748.95	0.241
N27	DIE0_MC2_DQ04	41873.68	0.242
N29	DIE0_MC2_DQ05	41807.45	0.241
T26	DIE0_MC2_DQ06	41806.93	0.241
T28	DIE0_MC2_DQ07	41745.62	0.241
W25	DIE0_MC2_DQ08	35987.32	0.206
Y24	DIE0_MC2_DQ09	36096.52	0.207
AC27	DIE0_MC2_DQ10	35989.73	0.206
AC29	DIE0_MC2_DQ11	35958.33	0.206
W29	DIE0_MC2_DQ12	35973.5	0.206
W27	DIE0_MC2_DQ13	36023.81	0.206
AB26	DIE0_MC2_DQ14	36089.62	0.207
AC25	DIE0_MC2_DQ15	36009.33	0.206
AE27	DIE0_MC2_DQ16	31968.58	0.182
AF24	DIE0_MC2_DQ17	31884	0.181
AJ27	DIE0_MC2_DQ18	31859.2	0.181
AJ29	DIE0_MC2_DQ19	31852.51	0.181
AE29	DIE0_MC2_DQ20	32026.13	0.182
AE25	DIE0_MC2_DQ21	31869.82	0.181
AH26	DIE0_MC2_DQ22	32018.17	0.182
AJ25	DIE0_MC2_DQ23	31874.85	0.181
AL25	DIE0_MC2_DQ24	28052.7	0.158
AM24	DIE0_MC2_DQ25	28078.5	0.158
AR27	DIE0_MC2_DQ26	28093.07	0.158
AR29	DIE0_MC2_DQ27	28080.66	0.158
AL29	DIE0_MC2_DQ28	27971.38	0.157
AL27	DIE0_MC2_DQ29	28068.98	0.158
AP26	DIE0_MC2_DQ30	28023.82	0.158
AR25	DIE0_MC2_DQ31	28007.91	0.158
CC29	DIE0_MC2_DQ32	16371.53	0.087
CC25	DIE0_MC2_DQ33	16394.31	0.087
CF26	DIE0_MC2_DQ34	16349.51	0.087
CF28	DIE0_MC2_DQ35	16309.77	0.087
CB28	DIE0_MC2_DQ36	16320.64	0.087
CB26	DIE0_MC2_DQ37	16328.38	0.087
CE25	DIE0_MC2_DQ38	16389.4	0.087
CE29	DIE0_MC2_DQ39	16310.18	0.087

CJ29	DIE0_MC2_DQ40	21442.94	0.118
CJ25	DIE0_MC2_DQ41	21455.76	0.118
CM26	DIE0_MC2_DQ42	21532.41	0.118
CM28	DIE0_MC2_DQ43	21496.69	0.118
CH28	DIE0_MC2_DQ44	21500.7	0.118
CH26	DIE0_MC2_DQ45	21524.05	0.118
CL25	DIE0_MC2_DQ46	21446.85	0.118
CL29	DIE0_MC2_DQ47	21496.76	0.118
CK32	DIE0_MC2_DQ48	14319.09	0.075
CL33	DIE0_MC2_DQ49	14471.95	0.076
CH38	DIE0_MC2_DQ50	14353.56	0.075
CG39	DIE0_MC2_DQ51	14307.62	0.075
CH32	DIE0_MC2_DQ52	14329.5	0.075
CJ33	DIE0_MC2_DQ53	14356.54	0.075
CL37	DIE0_MC2_DQ54	14373.12	0.075
CK38	DIE0_MC2_DQ55	14291.01	0.075
CJ41	DIE0_MC2_DQ56	11401.39	0.057
CH42	DIE0_MC2_DQ57	11348.55	0.057
CH48	DIE0_MC2_DQ58	11290.54	0.056
CG47	DIE0_MC2_DQ59	11253.24	0.056
CL41	DIE0_MC2_DQ60	11356.28	0.057
CK42	DIE0_MC2_DQ61	11409.04	0.057
CK48	DIE0_MC2_DQ62	11406.4	0.057
CJ47	DIE0_MC2_DQ63	11277.42	0.056
R25	DIE0_MC2_DQS00N	41891.24	0.241
R27	DIE0_MC2_DQS00P	41838.37	0.241
AA25	DIE0_MC2_DQS01N	35985.52	0.205
AA27	DIE0_MC2_DQS01P	35925.16	0.205
AG25	DIE0_MC2_DQS02N	31947.23	0.181
AG27	DIE0_MC2_DQS02P	31886.87	0.181
AN25	DIE0_MC2_DQS03N	28056.18	0.157
AN27	DIE0_MC2_DQS03P	27995.82	0.157
CD24	DIE0_MC2_DQS04N	16362.3	0.086
CD26	DIE0_MC2_DQS04P	16306.05	0.086
CK24	DIE0_MC2_DQS05N	21492.43	0.117
CK26	DIE0_MC2_DQS05P	21432.04	0.117
CL35	DIE0_MC2_DQS06N	14440.39	0.075
CK36	DIE0_MC2_DQS06P	14440.29	0.075
CH44	DIE0_MC2_DQS07N	11337.61	0.056
CG45	DIE0_MC2_DQS07P	11402.03	0.056
AW27	DIE0_MC2_DQS08N	23825.53	0.131
AW29	DIE0_MC2_DQS08P	23763.06	0.131

P26	DIEO_MC2_DQS09N	41885.11	0.240
P24	DIEO_MC2_DQS09P	41787.01	0.240
AA29	DIEO_MC2_DQS10N	36096.83	0.205
Y28	DIEO_MC2_DQS10P	36007.58	0.205
AG29	DIEO_MC2_DQS11N	32012.69	0.180
AF28	DIEO_MC2_DQS11P	31921.33	0.180
AN29	DIEO_MC2_DQS12N	28093.78	0.157
AM28	DIEO_MC2_DQS12P	27999.26	0.157
CD28	DIEO_MC2_DQS13N	16415.5	0.087
CD30	DIEO_MC2_DQS13P	16449.01	0.087
CK30	DIEO_MC2_DQS14N	21507.02	0.117
CK28	DIEO_MC2_DQS14P	21427.43	0.117
CH36	DIEO_MC2_DQS15N	14335.67	0.074
CG35	DIEO_MC2_DQS15P	14385.33	0.074
CK44	DIEO_MC2_DQS16N	11313.85	0.056
CL45	DIEO_MC2_DQS16P	11387.94	0.056
AW31	DIEO_MC2_DQS17N	23832.19	0.131
AV30	DIEO_MC2_DQS17P	23738.54	0.131
BU29	DIEO_MC2_ODT0	21253.93	0.117
BW31	DIEO_MC2_ODT1	21219.51	0.117
BN25	DIEO_MC2_PAR	21092.94	0.116
BR29	DIEO_MC2_RASN	21113.19	0.116
BC29	DIEO_MC2_RESETN	20026.84	0.109
BC31	DIEO_MC2_REXT	21383.38	0.118
BT26	DIEO_MC2_SCSN0	21210.63	0.117
BV26	DIEO_MC2_SCSN1	21264.27	0.117
BY26	DIEO_MC2_SCSN2	21212.97	0.117
BY28	DIEO_MC2_SCSN3	21151.48	0.116
BT28	DIEO_MC2_WEN	21111.28	0.116
BN5	DIEO_MC3_A00	29712.18	0.168
BK2	DIEO_MC3_A01	29705.08	0.168
BK4	DIEO_MC3_A02	29793.53	0.168
BJ5	DIEO_MC3_A03	29756.91	0.168
BJ1	DIEO_MC3_A04	29758.17	0.168
BH4	DIEO_MC3_A05	29720.19	0.168
BH2	DIEO_MC3_A06	29676.84	0.168
BG1	DIEO_MC3_A07	29748.03	0.168
BG5	DIEO_MC3_A08	29676.67	0.168
BF4	DIEO_MC3_A09	29684.6	0.168
BR1	DIEO_MC3_A10	29752.23	0.168
BF2	DIEO_MC3_A11	29782.88	0.168
BE3	DIEO_MC3_A12	29717.86	0.168

BU5	DIEO_MC3_A13	29759.48	0.168
BW1	DIEO_MC3_A17	29827.34	0.169
BC5	DIEO_MC3_ACTN	29699.09	0.168
BE5	DIEO_MC3_ALERTN	29759.84	0.168
BP2	DIEO_MC3_BA0	29710.48	0.168
BP4	DIEO_MC3_BA1	29657.56	0.168
BD4	DIEO_MC3_BG0	29678.37	0.168
BD2	DIEO_MC3_BG1	29646.98	0.168
BU1	DIEO_MC3_CASN	29644.72	0.168
AT2	DIEO_MC3_CB0	31394.41	0.178
AU1	DIEO_MC3_CB1	31344.77	0.178
AW5	DIEO_MC3_CB2	31323.57	0.178
AW7	DIEO_MC3_CB3	31322	0.178
AT4	DIEO_MC3_CB4	31293.91	0.178
AT6	DIEO_MC3_CB5	31257.72	0.177
AW3	DIEO_MC3_CB6	31319.46	0.178
AW1	DIEO_MC3_CB7	31340.4	0.178
BW5	DIEO_MC3_CID2	22717.11	0.126
BM2	DIEO_MC3_CKON	29729.25	0.167
BM4	DIEO_MC3_CKOP	29706.12	0.167
BL1	DIEO_MC3_CK1N	29681.6	0.168
BL3	DIEO_MC3_CK1P	29756.56	0.168
BD6	DIEO_MC3_CKE0	29720.18	0.168
BA7	DIEO_MC3_CKE1	29751.66	0.168
N1	DIEO_MC3_DQ00	45511.24	0.264
N3	DIEO_MC3_DQ01	45374.91	0.263
T6	DIEO_MC3_DQ02	45338.5	0.263
T4	DIEO_MC3_DQ03	45460.26	0.263
N7	DIEO_MC3_DQ04	45395.63	0.263
N5	DIEO_MC3_DQ05	45429.58	0.263
R1	DIEO_MC3_DQ06	45348.16	0.263
T2	DIEO_MC3_DQ07	45417.36	0.263
V2	DIEO_MC3_DQ08	41345.16	0.238
W1	DIEO_MC3_DQ09	41295.95	0.238
AB4	DIEO_MC3_DQ10	41408.67	0.239
AB2	DIEO_MC3_DQ11	41308.28	0.238
V4	DIEO_MC3_DQ12	41370.21	0.239
W5	DIEO_MC3_DQ13	41316.14	0.238
AA1	DIEO_MC3_DQ14	41276.15	0.238
AB6	DIEO_MC3_DQ15	41213.84	0.238
AD2	DIEO_MC3_DQ16	37607.09	0.216
AE1	DIEO_MC3_DQ17	37520.23	0.215

AH4	DIE0_MC3_DQ18	37519.72	0.215
AH2	DIE0_MC3_DQ19	37563.54	0.216
AD4	DIE0_MC3_DQ20	37480.52	0.215
AE5	DIE0_MC3_DQ21	37625.59	0.216
AG1	DIE0_MC3_DQ22	37575	0.216
AH6	DIE0_MC3_DQ23	37556.69	0.216
AK2	DIE0_MC3_DQ24	34123.02	0.195
AL1	DIE0_MC3_DQ25	34046.24	0.194
AP2	DIE0_MC3_DQ26	34008.46	0.194
AP4	DIE0_MC3_DQ27	34008.09	0.194
AK4	DIE0_MC3_DQ28	34025.41	0.194
AL5	DIE0_MC3_DQ29	34019.57	0.194
AN1	DIE0_MC3_DQ30	34044.3	0.194
AP6	DIE0_MC3_DQ31	34135.32	0.195
CC5	DIE0_MC3_DQ32	26302.25	0.147
CC3	DIE0_MC3_DQ33	26445.4	0.148
CF2	DIE0_MC3_DQ34	26305.86	0.147
CF6	DIE0_MC3_DQ35	26408.66	0.148
CB6	DIE0_MC3_DQ36	26298.01	0.147
CB2	DIE0_MC3_DQ37	26421.16	0.148
CE1	DIE0_MC3_DQ38	26453.09	0.148
CF4	DIE0_MC3_DQ39	26411.26	0.148
CH2	DIE0_MC3_DQ40	28397.64	0.160
CJ5	DIE0_MC3_DQ41	28428.62	0.160
CM2	DIE0_MC3_DQ42	28322.14	0.160
CM6	DIE0_MC3_DQ43	28379.15	0.160
CH6	DIE0_MC3_DQ44	28276.58	0.159
CH4	DIE0_MC3_DQ45	28317.07	0.160
CL1	DIE0_MC3_DQ46	28335.62	0.160
CM4	DIE0_MC3_DQ47	28255.23	0.159
CR5	DIE0_MC3_DQ48	30153.44	0.171
CR3	DIE0_MC3_DQ49	30154.12	0.171
CV2	DIE0_MC3_DQ50	30231.72	0.171
CV6	DIE0_MC3_DQ51	30271.55	0.171
CP6	DIE0_MC3_DQ52	30270.29	0.171
CP2	DIE0_MC3_DQ53	30190.5	0.171
CU1	DIE0_MC3_DQ54	30278.97	0.171
CV4	DIE0_MC3_DQ55	30210.53	0.171
CY6	DIE0_MC3_DQ56	32714.87	0.186
DA3	DIE0_MC3_DQ57	32577.52	0.185
DA9	DIE0_MC3_DQ58	32757.54	0.186
DC9	DIE0_MC3_DQ59	32583.42	0.185

CY2	DIEO_MC3_DQ60	32649.39	0.186
CY4	DIEO_MC3_DQ61	32757.75	0.186
DC7	DIEO_MC3_DQ62	32587.38	0.185
DB8	DIEO_MC3_DQ63	32598.68	0.185
P6	DIEO_MC3_DQS00N	45514.46	0.262
R7	DIEO_MC3_DQS00P	45427.42	0.262
Y2	DIEO_MC3_DQS01N	41349.81	0.237
Y4	DIEO_MC3_DQS01P	41253.51	0.237
AF2	DIEO_MC3_DQS02N	37522.35	0.214
AF4	DIEO_MC3_DQS02P	37445.55	0.214
AM2	DIEO_MC3_DQS03N	34101.42	0.194
AM4	DIEO_MC3_DQS03P	34005.12	0.194
CD6	DIEO_MC3_DQS04N	26332.41	0.147
CE5	DIEO_MC3_DQS04P	26424.19	0.147
CK6	DIEO_MC3_DQS05N	28330.25	0.159
CL5	DIEO_MC3_DQS05P	28422.7	0.159
CT6	DIEO_MC3_DQS06N	30185.9	0.170
CU5	DIEO_MC3_DQS06P	30275.64	0.170
DB6	DIEO_MC3_DQS07N	32692.84	0.185
DA7	DIEO_MC3_DQS07P	32656.93	0.185
AV2	DIEO_MC3_DQS08N	31329.94	0.177
AV4	DIEO_MC3_DQS08P	31233.65	0.177
P2	DIEO_MC3_DQS09N	45450.54	0.262
P4	DIEO_MC3_DQS09P	45353.44	0.262
AA7	DIEO_MC3_DQS10N	41313.83	0.237
Y6	DIEO_MC3_DQS10P	41215.59	0.237
AG7	DIEO_MC3_DQS11N	37534.43	0.214
AF6	DIEO_MC3_DQS11P	37444.94	0.214
AN7	DIEO_MC3_DQS12N	34155.32	0.194
AM6	DIEO_MC3_DQS12P	34085.89	0.194
CD2	DIEO_MC3_DQS13N	26453.09	0.147
CC1	DIEO_MC3_DQS13P	26357.7	0.147
CK2	DIEO_MC3_DQS14N	28347.9	0.158
CJ3	DIEO_MC3_DQS14P	28266.27	0.158
CT2	DIEO_MC3_DQS15N	30211.22	0.170
CR1	DIEO_MC3_DQS15P	30121.68	0.170
DC5	DIEO_MC3_DQS16N	32661.59	0.184
DB4	DIEO_MC3_DQS16P	32571.64	0.184
AV6	DIEO_MC3_DQS17N	31428.56	0.177
AU7	DIEO_MC3_DQS17P	31335.21	0.177
BV4	DIEO_MC3_ODT0	29754.47	0.168
BW7	DIEO_MC3_ODT1	29656.36	0.168

BN1	DIEO_MC3_PAR	29661.54	0.168
BR5	DIEO_MC3_RASN	29790.87	0.168
BC7	DIEO_MC3_RESETN	24775.82	0.138
BA5	DIEO_MC3_REXT	38313.67	0.220
BT2	DIEO_MC3_SCSN0	29720.46	0.168
BV2	DIEO_MC3_SCSN1	29646.46	0.168
BY2	DIEO_MC3_SCSN2	29716.51	0.168
BY4	DIEO_MC3_SCSN3	29648.38	0.168
BT4	DIEO_MC3_WEN	29770.79	0.168
K110	DIEO_PCIEO_RX0N	75099.76	0.442
L111	DIEO_PCIEO_RX0P	75010.34	0.442
K108	DIEO_PCIEO_RX1N	71304.16	0.420
J109	DIEO_PCIEO_RX1P	71401.31	0.420
K106	DIEO_PCIEO_RX2N	73078.94	0.430
L107	DIEO_PCIEO_RX2P	73176.87	0.430
L103	DIEO_PCIEO_RX3N	68794.95	0.405
L105	DIEO_PCIEO_RX3P	68894.03	0.405
L101	DIEO_PCIEO_RX4N	71409.22	0.420
K102	DIEO_PCIEO_RX4P	71458.35	0.420
K98	DIEO_PCIEO_RX5N	66496.51	0.391
L99	DIEO_PCIEO_RX5P	66589.34	0.391
L95	DIEO_PCIEO_RX6N	69160.71	0.407
L97	DIEO_PCIEO_RX6P	69232.32	0.407
L93	DIEO_PCIEO_RX7N	64818.22	0.380
K94	DIEO_PCIEO_RX7P	64906.76	0.380
K90	DIEO_PCIEO_RX8N	67326.01	0.394
L91	DIEO_PCIEO_RX8P	67234.7	0.394
L87	DIEO_PCIEO_RX9N	62286.66	0.365
L89	DIEO_PCIEO_RX9P	62352.94	0.365
L85	DIEO_PCIEO_RX10N	65258.85	0.383
K86	DIEO_PCIEO_RX10P	65303.83	0.383
K82	DIEO_PCIEO_RX11N	60869.18	0.356
L83	DIEO_PCIEO_RX11P	60962.69	0.356
L79	DIEO_PCIEO_RX12N	63086.31	0.370
L81	DIEO_PCIEO_RX12P	63153.79	0.370
L77	DIEO_PCIEO_RX13N	57812.47	0.338
M78	DIEO_PCIEO_RX13P	57905.91	0.338
L75	DIEO_PCIEO_RX14N	61399.1	0.359
K76	DIEO_PCIEO_RX14P	61444.09	0.359
M74	DIEO_PCIEO_RX15N	55377.56	0.323
N75	DIEO_PCIEO_RX15P	55467.39	0.323
D110	DIEO_PCIEO_TX0N	77136.75	0.455

E111	DIEO_PCIE0_TX0P	77211.76	0.455
E107	DIEO_PCIE0_TX1N	72642.5	0.428
E109	DIEO_PCIE0_TX1P	72740.35	0.428
E105	DIEO_PCIE0_TX2N	74962.54	0.442
D106	DIEO_PCIE0_TX2P	75052.09	0.442
D102	DIEO_PCIE0_TX3N	70926.74	0.417
E103	DIEO_PCIE0_TX3P	70894.4	0.417
E99	DIEO_PCIE0_TX4N	72707.01	0.429
E101	DIEO_PCIE0_TX4P	72796.12	0.429
E97	DIEO_PCIE0_TX5N	68838.19	0.405
D98	DIEO_PCIE0_TX5P	68922.25	0.405
D94	DIEO_PCIE0_TX6N	71477.29	0.420
E95	DIEO_PCIE0_TX6P	71394.44	0.420
E91	DIEO_PCIE0_TX7N	66165.13	0.388
E93	DIEO_PCIE0_TX7P	66149.08	0.388
C91	DIEO_PCIE0_TX8N	72529.39	0.427
C93	DIEO_PCIE0_TX8P	72625.87	0.427
E89	DIEO_PCIE0_TX9N	66231.8	0.389
D90	DIEO_PCIE0_TX9P	66330.04	0.389
D86	DIEO_PCIE0_TX10N	70940.43	0.417
E87	DIEO_PCIE0_TX10P	71019.35	0.417
E83	DIEO_PCIE0_TX11N	64140.3	0.377
E85	DIEO_PCIE0_TX11P	64231.28	0.377
E81	DIEO_PCIE0_TX12N	66366.6	0.390
D82	DIEO_PCIE0_TX12P	66434.78	0.390
D78	DIEO_PCIE0_TX13N	65288.17	0.383
E79	DIEO_PCIE0_TX13P	65375.96	0.383
E75	DIEO_PCIE0_TX14N	63533.27	0.372
E77	DIEO_PCIE0_TX14P	63439.92	0.372
E73	DIEO_PCIE0_TX15N	72615.97	0.427
D74	DIEO_PCIE0_TX15P	72540.33	0.427
H2	DIEO_PCIE1_RX0N	77393.69	0.456
G1	DIEO_PCIE1_RX0P	77446.96	0.456
G5	DIEO_PCIE1_RX1N	72722.23	0.428
H4	DIEO_PCIE1_RX1P	72785.84	0.428
H8	DIEO_PCIE1_RX2N	74628.38	0.440
H6	DIEO_PCIE1_RX2P	74701.03	0.440
H10	DIEO_PCIE1_RX3N	70959.73	0.418
G9	DIEO_PCIE1_RX3P	71055.3	0.418
G13	DIEO_PCIE1_RX4N	73350.16	0.431
H12	DIEO_PCIE1_RX4P	73264.16	0.431
J15	DIEO_PCIE1_RX5N	68108.3	0.400

H14	DIEO_PCIE1_RX5P	68190.08	0.400
G17	DIEO_PCIE1_RX6N	71558.65	0.420
H16	DIEO_PCIE1_RX6P	71476.79	0.420
H20	DIEO_PCIE1_RX7N	66665.35	0.392
H18	DIEO_PCIE1_RX7P	66736.63	0.392
H22	DIEO_PCIE1_RX8N	69504.01	0.409
G21	DIEO_PCIE1_RX8P	69557.29	0.409
G25	DIEO_PCIE1_RX9N	65119.94	0.382
H24	DIEO_PCIE1_RX9P	65208.19	0.382
J27	DIEO_PCIE1_RX10N	67081.16	0.394
H26	DIEO_PCIE1_RX10P	67126.16	0.394
G29	DIEO_PCIE1_RX11N	63451.66	0.372
H28	DIEO_PCIE1_RX11P	63543.18	0.372
H32	DIEO_PCIE1_RX12N	65989.17	0.388
H30	DIEO_PCIE1_RX12P	66083.6	0.388
H34	DIEO_PCIE1_RX13N	61462.81	0.360
G33	DIEO_PCIE1_RX13P	61552	0.360
G37	DIEO_PCIE1_RX14N	64924.62	0.381
H36	DIEO_PCIE1_RX14P	65011.04	0.381
H40	DIEO_PCIE1_RX15N	60525.95	0.354
G39	DIEO_PCIE1_RX15P	60495.31	0.354
B4	DIEO_PCIE1_TX0N	77707.78	0.458
C3	DIEO_PCIE1_TX0P	77795.44	0.458
B6	DIEO_PCIE1_TX1N	75490.36	0.445
A5	DIEO_PCIE1_TX1P	75582.42	0.445
B8	DIEO_PCIE1_TX2N	76054.68	0.448
C7	DIEO_PCIE1_TX2P	76088.51	0.448
B10	DIEO_PCIE1_TX3N	72851.66	0.429
A9	DIEO_PCIE1_TX3P	72902.14	0.429
B12	DIEO_PCIE1_TX4N	74791.06	0.441
C11	DIEO_PCIE1_TX4P	74872.6	0.441
B14	DIEO_PCIE1_TX5N	71442.9	0.420
A13	DIEO_PCIE1_TX5P	71521.95	0.420
B16	DIEO_PCIE1_TX6N	72480.07	0.427
C15	DIEO_PCIE1_TX6P	72573.96	0.427
A21	DIEO_PCIE1_TX7N	69999.79	0.412
A19	DIEO_PCIE1_TX7P	70093.52	0.412
C25	DIEO_PCIE1_TX8N	71020.03	0.418
B24	DIEO_PCIE1_TX8P	71118.62	0.418
A27	DIEO_PCIE1_TX9N	68293.34	0.401
B26	DIEO_PCIE1_TX9P	68392.91	0.401
C29	DIEO_PCIE1_TX10N	72193.41	0.425

B28	DIEO_PCIE1_TX10P	72292.1	0.425
A31	DIEO_PCIE1_TX11N	67124.45	0.394
B30	DIEO_PCIE1_TX11P	67208.74	0.394
C33	DIEO_PCIE1_TX12N	67396.84	0.396
B32	DIEO_PCIE1_TX12P	67479.47	0.396
A35	DIEO_PCIE1_TX13N	67710.5	0.398
B34	DIEO_PCIE1_TX13P	67798.69	0.398
C37	DIEO_PCIE1_TX14N	66666.48	0.390
B36	DIEO_PCIE1_TX14P	66567.03	0.390
A39	DIEO_PCIE1_TX15N	72838.21	0.428
B38	DIEO_PCIE1_TX15P	72740.59	0.428
CW97	DIEO_PCIE2_RX0N	21760.82	0.119
CV98	DIEO_PCIE2_RX0P	21848.71	0.119
CU95	DIEO_PCIE2_RX1N	21109.61	0.116
CV96	DIEO_PCIE2_RX1P	21201.79	0.116
CW93	DIEO_PCIE2_RX2N	20671.7	0.113
CV94	DIEO_PCIE2_RX2P	20767.53	0.113
CU91	DIEO_PCIE2_RX3N	19941.67	0.108
CV92	DIEO_PCIE2_RX3P	20041.39	0.108
CW89	DIEO_PCIE2_RX4N	19761.81	0.107
CV90	DIEO_PCIE2_RX4P	19855.55	0.107
CU87	DIEO_PCIE2_RX5N	18778.67	0.101
CV88	DIEO_PCIE2_RX5P	18865.34	0.101
CW85	DIEO_PCIE2_RX6N	18471.3	0.100
CV86	DIEO_PCIE2_RX6P	18565.05	0.100
CU83	DIEO_PCIE2_RX7N	17439.88	0.093
CV84	DIEO_PCIE2_RX7P	17534.79	0.093
CW81	DIEO_PCIE2_RX8N	17342.01	0.093
CV82	DIEO_PCIE2_RX8P	17437.85	0.093
CU79	DIEO_PCIE2_RX9N	16444.61	0.087
CV80	DIEO_PCIE2_RX9P	16542.07	0.087
CW77	DIEO_PCIE2_RX10N	15508.79	0.082
CV78	DIEO_PCIE2_RX10P	15590.84	0.082
CU75	DIEO_PCIE2_RX11N	14805.79	0.077
CV76	DIEO_PCIE2_RX11P	14894.12	0.077
CW73	DIEO_PCIE2_RX12N	14773.26	0.077
CV74	DIEO_PCIE2_RX12P	14870.38	0.077
CU71	DIEO_PCIE2_RX13N	13708.29	0.071
CV72	DIEO_PCIE2_RX13P	13800.47	0.071
CW69	DIEO_PCIE2_RX14N	13759.32	0.071
CV70	DIEO_PCIE2_RX14P	13853.09	0.071
CU67	DIEO_PCIE2_RX15N	12648.26	0.064

CV68	DIEO_PCIE2_RX15P	12736.75	0.064
DB100	DIEO_PCIE2_TX0N	27311.77	0.152
DC99	DIEO_PCIE2_TX0P	27228.92	0.152
DB98	DIEO_PCIE2_TX1N	25147.78	0.139
DA97	DIEO_PCIE2_TX1P	25147.75	0.139
DB96	DIEO_PCIE2_TX2N	25850.08	0.143
DC95	DIEO_PCIE2_TX2P	25767.23	0.143
DB94	DIEO_PCIE2_TX3N	24119.9	0.133
DA93	DIEO_PCIE2_TX3P	24119.88	0.133
DB92	DIEO_PCIE2_TX4N	24589.1	0.136
DC91	DIEO_PCIE2_TX4P	24504.13	0.136
DB90	DIEO_PCIE2_TX5N	22902.14	0.126
DA89	DIEO_PCIE2_TX5P	22902.12	0.126
DB88	DIEO_PCIE2_TX6N	23048.38	0.126
DC87	DIEO_PCIE2_TX6P	22960.48	0.126
DB86	DIEO_PCIE2_TX7N	21609.48	0.118
DA85	DIEO_PCIE2_TX7P	21609.45	0.118
DB84	DIEO_PCIE2_TX8N	21315.55	0.117
DC83	DIEO_PCIE2_TX8P	21408.46	0.117
DB82	DIEO_PCIE2_TX9N	19738.43	0.107
DA81	DIEO_PCIE2_TX9P	19738.4	0.107
DB80	DIEO_PCIE2_TX10N	19818.06	0.108
DC79	DIEO_PCIE2_TX10P	19890.86	0.108
DB78	DIEO_PCIE2_TX11N	19389.15	0.105
DA77	DIEO_PCIE2_TX11P	19389.13	0.105
DB76	DIEO_PCIE2_TX12N	19466.84	0.105
DC75	DIEO_PCIE2_TX12P	19383.99	0.105
DB74	DIEO_PCIE2_TX13N	18092.14	0.097
DA73	DIEO_PCIE2_TX13P	18092.12	0.097
DB72	DIEO_PCIE2_TX14N	18536.54	0.099
DC71	DIEO_PCIE2_TX14P	18451.57	0.099
DB70	DIEO_PCIE2_TX15N	17199.12	0.091
DA69	DIEO_PCIE2_TX15P	17199.1	0.091
CW15	DIEO_PCIE3_RX0N	22747.19	0.125
CV14	DIEO_PCIE3_RX0P	22801.57	0.125
CU17	DIEO_PCIE3_RX1N	21691.01	0.119
CV16	DIEO_PCIE3_RX1P	21786.85	0.119
CW19	DIEO_PCIE3_RX2N	21873.74	0.120
CV18	DIEO_PCIE3_RX2P	21961.29	0.120
CU21	DIEO_PCIE3_RX3N	19974.46	0.109
CV20	DIEO_PCIE3_RX3P	20055.84	0.109
CW23	DIEO_PCIE3_RX4N	20788.35	0.114

CV22	DIEO_PCIE3_RX4P	20887.96	0.114
CU25	DIEO_PCIE3_RX5N	18978.56	0.103
CV24	DIEO_PCIE3_RX5P	19056.21	0.103
CW27	DIEO_PCIE3_RX6N	19476.91	0.106
CV26	DIEO_PCIE3_RX6P	19576.51	0.106
CU29	DIEO_PCIE3_RX7N	17677.08	0.095
CV28	DIEO_PCIE3_RX7P	17773.34	0.095
CW31	DIEO_PCIE3_RX8N	18131.58	0.097
CV30	DIEO_PCIE3_RX8P	18219.47	0.097
CU33	DIEO_PCIE3_RX9N	16624.41	0.088
CV32	DIEO_PCIE3_RX9P	16721.52	0.088
CW35	DIEO_PCIE3_RX10N	16848.74	0.090
CV34	DIEO_PCIE3_RX10P	16942.48	0.090
CU37	DIEO_PCIE3_RX11N	15254.24	0.080
CV36	DIEO_PCIE3_RX11P	15330.91	0.080
CW39	DIEO_PCIE3_RX12N	15443.57	0.081
CV38	DIEO_PCIE3_RX12P	15519.74	0.081
CU41	DIEO_PCIE3_RX13N	13995.26	0.072
CV40	DIEO_PCIE3_RX13P	14088.75	0.072
CW43	DIEO_PCIE3_RX14N	14133.19	0.073
CV42	DIEO_PCIE3_RX14P	14213.98	0.073
CU45	DIEO_PCIE3_RX15N	12757.72	0.065
CV44	DIEO_PCIE3_RX15P	12848.13	0.065
DC13	DIEO_PCIE3_TX0N	26243.41	0.147
DB12	DIEO_PCIE3_TX0P	26326.23	0.147
DA15	DIEO_PCIE3_TX1N	25012.95	0.139
DB14	DIEO_PCIE3_TX1P	25076.74	0.139
DC17	DIEO_PCIE3_TX2N	24815.67	0.138
DB16	DIEO_PCIE3_TX2P	24898.5	0.138
DA19	DIEO_PCIE3_TX3N	23598.19	0.131
DB18	DIEO_PCIE3_TX3P	23696.07	0.131
DC21	DIEO_PCIE3_TX4N	23533.65	0.130
DB20	DIEO_PCIE3_TX4P	23616.49	0.130
DA23	DIEO_PCIE3_TX5N	22784.43	0.126
DB22	DIEO_PCIE3_TX5P	22876.92	0.126
DC25	DIEO_PCIE3_TX6N	22699.35	0.125
DB24	DIEO_PCIE3_TX6P	22782.17	0.125
DA27	DIEO_PCIE3_TX7N	21457.92	0.118
DB26	DIEO_PCIE3_TX7P	21552.02	0.118
DC29	DIEO_PCIE3_TX8N	21548.61	0.118
DB28	DIEO_PCIE3_TX8P	21631.43	0.118
DA31	DIEO_PCIE3_TX9N	20381.37	0.111

DB30	DIE0_PCIE3_TX9P	20471.18	0.111
DC33	DIE0_PCIE3_TX10N	20346.8	0.111
DB32	DIE0_PCIE3_TX10P	20429.64	0.111
DA35	DIE0_PCIE3_TX11N	19368.86	0.105
DB34	DIE0_PCIE3_TX11P	19459.77	0.105
DC37	DIE0_PCIE3_TX12N	19441.91	0.105
DB36	DIE0_PCIE3_TX12P	19524.74	0.105
DA39	DIE0_PCIE3_TX13N	18707.96	0.101
DB38	DIE0_PCIE3_TX13P	18784.4	0.101
DC41	DIE0_PCIE3_TX14N	19123.58	0.103
DB40	DIE0_PCIE3_TX14P	19206.42	0.103
DA43	DIE0_PCIE3_TX15N	17619.63	0.094
DB42	DIE0_PCIE3_TX15P	17718.57	0.094
T32	DIE0_PRG_SYSCLK_I0N	47218.57	0.274
R31	DIE0_PRG_SYSCLK_I0P	47305.55	0.274
BN9	DIE1_MCO_A00	39435.11	0.227
BK10	DIE1_MCO_A01	39496.66	0.227
BJ9	DIE1_MCO_A02	39479.63	0.227
BK12	DIE1_MCO_A03	39473.07	0.227
BH10	DIE1_MCO_A04	39607.96	0.228
BJ13	DIE1_MCO_A05	39430.73	0.227
BH12	DIE1_MCO_A06	39441.67	0.227
BG13	DIE1_MCO_A07	39418.38	0.227
BG9	DIE1_MCO_A08	39540.09	0.228
BF12	DIE1_MCO_A09	39491.56	0.227
BP10	DIE1_MCO_A10	39600.21	0.228
BF10	DIE1_MCO_A11	39417.07	0.227
BE11	DIE1_MCO_A12	39544.23	0.228
BV12	DIE1_MCO_A13	39596.51	0.228
BW15	DIE1_MCO_A17	39554.63	0.228
BC9	DIE1_MCO_ACTN	39547.59	0.228
BE13	DIE1_MCO_ALERTN	39420.42	0.227
BR13	DIE1_MCO_BA0	39576.31	0.228
BP12	DIE1_MCO_BA1	39461.23	0.227
BD12	DIE1_MCO_BG0	39460.48	0.227
BD10	DIE1_MCO_BG1	39521.78	0.227
BU13	DIE1_MCO_CASN	39575.79	0.228
AT10	DIE1_MCO_CB0	26882.65	0.151
AU9	DIE1_MCO_CB1	26906.61	0.151
AW13	DIE1_MCO_CB2	26835.47	0.151
AW15	DIE1_MCO_CB3	26917.33	0.151
AT14	DIE1_MCO_CB4	26904.13	0.151

AT12	DIE1_MCO_CB5	26943.21	0.151
AW9	DIE1_MCO_CB6	26930.82	0.151
AW11	DIE1_MCO_CB7	26935.69	0.151
BW13	DIE1_MCO_CID2	37715.14	0.216
BM10	DIE1_MCO_CKON	39511.73	0.227
BM12	DIE1_MCO_CKOP	39594.93	0.227
BL11	DIE1_MCO_CK1N	39416.55	0.227
BL13	DIE1_MCO_CK1P	39491.91	0.227
BC13	DIE1_MCO_CKE0	39458.25	0.227
BD14	DIE1_MCO_CKE1	39432.87	0.227
N11	DIE1_MCO_DQ00	22295.37	0.123
N9	DIE1_MCO_DQ01	22252.28	0.123
T12	DIE1_MCO_DQ02	22223.44	0.123
T14	DIE1_MCO_DQ03	22171.65	0.122
N15	DIE1_MCO_DQ04	22292.96	0.123
N13	DIE1_MCO_DQ05	22294.55	0.123
R9	DIE1_MCO_DQ06	22333.03	0.123
T10	DIE1_MCO_DQ07	22263.34	0.123
V12	DIE1_MCO_DQ08	21890.83	0.121
V14	DIE1_MCO_DQ09	21806.04	0.120
AB10	DIE1_MCO_DQ10	21773.49	0.120
AB12	DIE1_MCO_DQ11	21901.23	0.121
V10	DIE1_MCO_DQ12	21786.72	0.120
V8	DIE1_MCO_DQ13	21833.13	0.120
AA9	DIE1_MCO_DQ14	21907.32	0.121
AA13	DIE1_MCO_DQ15	21867.22	0.120
AD12	DIE1_MCO_DQ16	21917.18	0.121
AD14	DIE1_MCO_DQ17	21944.87	0.121
AH10	DIE1_MCO_DQ18	22008.63	0.121
AH12	DIE1_MCO_DQ19	21942.22	0.121
AD10	DIE1_MCO_DQ20	21942.56	0.121
AD8	DIE1_MCO_DQ21	22052.09	0.122
AG9	DIE1_MCO_DQ22	22006.66	0.121
AG13	DIE1_MCO_DQ23	21946.83	0.121
AK12	DIE1_MCO_DQ24	23195.51	0.129
AK14	DIE1_MCO_DQ25	23161.11	0.128
AP10	DIE1_MCO_DQ26	23153.75	0.128
AP12	DIE1_MCO_DQ27	23264.16	0.129
AK10	DIE1_MCO_DQ28	23158.59	0.128
AK8	DIE1_MCO_DQ29	23213.07	0.129
AN9	DIE1_MCO_DQ30	23266.26	0.129
AN13	DIE1_MCO_DQ31	23220.15	0.129

CC13	DIE1_MCO_DQ32	44100.75	0.255
CC9	DIE1_MCO_DQ33	44210.71	0.256
CF10	DIE1_MCO_DQ34	44107.47	0.255
CF12	DIE1_MCO_DQ35	44228.53	0.256
CB12	DIE1_MCO_DQ36	44048.34	0.255
CB10	DIE1_MCO_DQ37	44125.34	0.255
CE9	DIE1_MCO_DQ38	44179.39	0.256
CE13	DIE1_MCO_DQ39	44117.45	0.255
CJ13	DIE1_MCO_DQ40	47034.03	0.273
CJ9	DIE1_MCO_DQ41	47008.55	0.273
CM10	DIE1_MCO_DQ42	46917.47	0.272
CM12	DIE1_MCO_DQ43	46966.25	0.273
CH12	DIE1_MCO_DQ44	46931.95	0.272
CH10	DIE1_MCO_DQ45	47079.1	0.273
CL9	DIE1_MCO_DQ46	46996.55	0.273
CL13	DIE1_MCO_DQ47	46964.7	0.273
CP10	DIE1_MCO_DQ48	50833.2	0.296
CR9	DIE1_MCO_DQ49	50842.13	0.296
CW11	DIE1_MCO_DQ50	50797.72	0.296
CY12	DIE1_MCO_DQ51	50871.08	0.296
CP12	DIE1_MCO_DQ52	50815.84	0.296
CP8	DIE1_MCO_DQ53	50800.86	0.296
CV10	DIE1_MCO_DQ54	50795.82	0.296
CW9	DIE1_MCO_DQ55	50751.55	0.295
CR17	DIE1_MCO_DQ56	44887.76	0.260
CP18	DIE1_MCO_DQ57	44774.16	0.259
CP26	DIE1_MCO_DQ58	44775.81	0.259
CR27	DIE1_MCO_DQ59	44883.94	0.260
CN15	DIE1_MCO_DQ60	44871.31	0.260
CP16	DIE1_MCO_DQ61	44724.07	0.259
CP24	DIE1_MCO_DQ62	44781.15	0.259
CR25	DIE1_MCO_DQ63	44794.83	0.259
R13	DIE1_MCO_DQS00N	22239.41	0.123
R11	DIE1_MCO_DQS00P	22334.18	0.123
Y10	DIE1_MCO_DQS01N	21814.09	0.119
Y12	DIE1_MCO_DQS01P	21717.79	0.119
AF10	DIE1_MCO_DQS02N	21982.47	0.120
AF12	DIE1_MCO_DQS02P	21886.17	0.120
AM10	DIE1_MCO_DQS03N	23267.51	0.128
AM12	DIE1_MCO_DQS03P	23177.52	0.128
CD8	DIE1_MCO_DQS04N	44226.33	0.255
CD10	DIE1_MCO_DQS04P	44130.07	0.255

CK8	DIE1_MCO_DQS05N	47034.43	0.272
CK10	DIE1_MCO_DQS05P	46938.17	0.272
CR13	DIE1_MCO_DQS06N	50745.01	0.295
CT14	DIE1_MCO_DQS06P	50833.31	0.295
CP22	DIE1_MCO_DQS07N	44761.52	0.259
CR23	DIE1_MCO_DQS07P	44858.03	0.259
AV10	DIE1_MCO_DQS08N	26958.1	0.150
AV12	DIE1_MCO_DQS08P	26861.84	0.150
P12	DIE1_MCO_DQS09N	22301.53	0.122
P14	DIE1_MCO_DQS09P	22209.22	0.122
W11	DIE1_MCO_DQS10N	21868.45	0.119
W9	DIE1_MCO_DQS10P	21797.45	0.119
AE11	DIE1_MCO_DQS11N	21961.27	0.120
AE9	DIE1_MCO_DQS11P	21890.27	0.120
AL11	DIE1_MCO_DQS12N	23156.52	0.127
AL9	DIE1_MCO_DQS12P	23085.49	0.127
CD12	DIE1_MCO_DQS13N	44134.62	0.254
CD14	DIE1_MCO_DQS13P	44042.9	0.254
CK12	DIE1_MCO_DQS14N	46981.63	0.272
CK14	DIE1_MCO_DQS14P	47013.59	0.272
CT8	DIE1_MCO_DQS15N	50740.14	0.295
CT10	DIE1_MCO_DQS15P	50772.13	0.295
CP20	DIE1_MCO_DQS16N	44806.5	0.258
CR19	DIE1_MCO_DQS16P	44749.64	0.258
AU15	DIE1_MCO_DQS17N	26937.95	0.150
AU13	DIE1_MCO_DQS17P	26861.12	0.150
BU9	DIE1_MCO_ODT0	39482.19	0.227
BW9	DIE1_MCO_ODT1	39527.23	0.227
BN13	DIE1_MCO_PAR	39490.31	0.227
BR9	DIE1_MCO_RASN	39527.36	0.227
BA13	DIE1_MCO_RESETN	25914.03	0.145
BA11	DIE1_MCO_REXT	44823.74	0.260
BT10	DIE1_MCO_SCSN0	39443.47	0.227
BV10	DIE1_MCO_SCSN1	39523.76	0.227
BY10	DIE1_MCO_SCSN2	39500.14	0.227
BY12	DIE1_MCO_SCSN3	39606.17	0.228
BT12	DIE1_MCO_WEN	39459.66	0.227
BN17	DIE1_MC1_A00	39611.02	0.228
BK18	DIE1_MC1_A01	39733.25	0.229
BJ17	DIE1_MC1_A02	39705.63	0.229
BK20	DIE1_MC1_A03	39686.59	0.228
BH18	DIE1_MC1_A04	39619.66	0.228

BH20	DIE1_MC1_A05	39629.36	0.228
BJ21	DIE1_MC1_A06	39748.2	0.229
BG21	DIE1_MC1_A07	39749.58	0.229
BG17	DIE1_MC1_A08	39634.47	0.228
BF18	DIE1_MC1_A09	39752.34	0.229
BP18	DIE1_MC1_A10	39693.51	0.228
BF20	DIE1_MC1_A11	39757.63	0.229
BE19	DIE1_MC1_A12	39615.73	0.228
BV20	DIE1_MC1_A13	39726.76	0.229
BW23	DIE1_MC1_A17	39729.45	0.229
BC17	DIE1_MC1_ACTN	39649.23	0.228
BD18	DIE1_MC1_ALERTN	39629.93	0.228
BR21	DIE1_MC1_BA0	39603.61	0.228
BP20	DIE1_MC1_BA1	39604.78	0.228
BE21	DIE1_MC1_BG0	39761.56	0.229
BD20	DIE1_MC1_BG1	39667.97	0.228
BU21	DIE1_MC1_CASN	39649.36	0.228
AT18	DIE1_MC1_CB0	29321.46	0.166
AU17	DIE1_MC1_CB1	29363.51	0.166
AW21	DIE1_MC1_CB2	29418.86	0.166
AW23	DIE1_MC1_CB3	29373.96	0.166
AT22	DIE1_MC1_CB4	29374.08	0.166
AT20	DIE1_MC1_CB5	29335.41	0.166
AW17	DIE1_MC1_CB6	29292.51	0.165
AW19	DIE1_MC1_CB7	29414.85	0.166
BW21	DIE1_MC1_CID2	37351.84	0.214
BM18	DIE1_MC1_CKON	39681.35	0.228
BM20	DIE1_MC1_CKOP	39754.8	0.228
BL19	DIE1_MC1_CK1N	39635.08	0.228
BL21	DIE1_MC1_CK1P	39726.99	0.228
BC21	DIE1_MC1_CKE0	39622.71	0.228
BD22	DIE1_MC1_CKE1	39695.48	0.228
N19	DIE1_MC1_DQ00	20047.03	0.109
N17	DIE1_MC1_DQ01	20000.71	0.109
T20	DIE1_MC1_DQ02	19886.25	0.108
T22	DIE1_MC1_DQ03	19890.71	0.108
N23	DIE1_MC1_DQ04	19894.34	0.109
N21	DIE1_MC1_DQ05	19928.28	0.109
T18	DIE1_MC1_DQ06	19997.54	0.109
T16	DIE1_MC1_DQ07	19951	0.109
V22	DIE1_MC1_DQ08	18711.06	0.101
W21	DIE1_MC1_DQ09	18787.96	0.102

AB18	DIE1_MC1_DQ10	18654.97	0.101
AB20	DIE1_MC1_DQ11	18633.53	0.101
V20	DIE1_MC1_DQ12	18729.07	0.101
V18	DIE1_MC1_DQ13	18658.3	0.101
AA17	DIE1_MC1_DQ14	18642.58	0.101
AA21	DIE1_MC1_DQ15	18776.07	0.102
AD22	DIE1_MC1_DQ16	18916.66	0.103
AE21	DIE1_MC1_DQ17	18922.71	0.103
AH18	DIE1_MC1_DQ18	18744.92	0.102
AH20	DIE1_MC1_DQ19	18815.35	0.102
AD20	DIE1_MC1_DQ20	18880.87	0.102
AD18	DIE1_MC1_DQ21	18821.32	0.102
AG17	DIE1_MC1_DQ22	18857.18	0.102
AG21	DIE1_MC1_DQ23	18792.39	0.102
AK22	DIE1_MC1_DQ24	21883.23	0.121
AL21	DIE1_MC1_DQ25	21887.37	0.121
AP18	DIE1_MC1_DQ26	21820.89	0.120
AP20	DIE1_MC1_DQ27	21961.14	0.121
AK20	DIE1_MC1_DQ28	21885.91	0.121
AK18	DIE1_MC1_DQ29	21882.57	0.121
AN17	DIE1_MC1_DQ30	22012.72	0.121
AN21	DIE1_MC1_DQ31	21906.97	0.121
CB22	DIE1_MC1_DQ32	44140.35	0.255
CE21	DIE1_MC1_DQ33	44215.57	0.256
CF20	DIE1_MC1_DQ34	44186.27	0.256
CF22	DIE1_MC1_DQ35	44082.93	0.255
CB20	DIE1_MC1_DQ36	44216.09	0.256
CB16	DIE1_MC1_DQ37	44128.03	0.255
CE17	DIE1_MC1_DQ38	44150.7	0.255
CF16	DIE1_MC1_DQ39	44070.34	0.255
CH22	DIE1_MC1_DQ40	46886.15	0.272
CL21	DIE1_MC1_DQ41	46779.41	0.271
CM18	DIE1_MC1_DQ42	46747.59	0.271
CM22	DIE1_MC1_DQ43	46727.53	0.271
CH20	DIE1_MC1_DQ44	46747.49	0.271
CH16	DIE1_MC1_DQ45	46714.11	0.271
CL17	DIE1_MC1_DQ46	46897.25	0.272
CL19	DIE1_MC1_DQ47	46818.87	0.272
CR29	DIE1_MC1_DQ48	44433.36	0.257
CR31	DIE1_MC1_DQ49	44452.18	0.257
CN35	DIE1_MC1_DQ50	44475.48	0.257
CN37	DIE1_MC1_DQ51	44337.28	0.257

CN31	DIE1_MC1_DQ52	44441.47	0.257
CP30	DIE1_MC1_DQ53	44327.65	0.257
CP36	DIE1_MC1_DQ54	44515.97	0.258
CR37	DIE1_MC1_DQ55	44366.99	0.257
CR41	DIE1_MC1_DQ56	41916.26	0.242
CP42	DIE1_MC1_DQ57	41925.07	0.242
CN47	DIE1_MC1_DQ58	41831.99	0.241
CM48	DIE1_MC1_DQ59	41804.44	0.241
CN41	DIE1_MC1_DQ60	41819.07	0.241
CN43	DIE1_MC1_DQ61	41915.44	0.242
CR47	DIE1_MC1_DQ62	41850.19	0.242
CP48	DIE1_MC1_DQ63	41976.16	0.242
R21	DIE1_MC1_DQS00N	19901.11	0.108
R19	DIE1_MC1_DQS00P	19998.35	0.108
Y16	DIE1_MC1_DQS01N	18731.63	0.101
Y18	DIE1_MC1_DQS01P	18671.29	0.101
AF16	DIE1_MC1_DQS02N	18892.42	0.102
AF18	DIE1_MC1_DQS02P	18832.07	0.102
AM16	DIE1_MC1_DQS03N	21998.6	0.120
AM18	DIE1_MC1_DQS03P	21914.48	0.120
CD18	DIE1_MC1_DQS04N	44119.42	0.254
CD20	DIE1_MC1_DQS04P	44059.06	0.254
CK18	DIE1_MC1_DQS05N	46793.82	0.271
CK20	DIE1_MC1_DQS05P	46733.46	0.271
CP34	DIE1_MC1_DQS06N	44326.45	0.256
CR35	DIE1_MC1_DQS06P	44420.83	0.256
CN45	DIE1_MC1_DQS07N	41806.14	0.241
CP46	DIE1_MC1_DQS07P	41880.69	0.241
AV18	DIE1_MC1_DQS08N	29290.68	0.165
AV20	DIE1_MC1_DQS08P	29383.61	0.165
P18	DIE1_MC1_DQS09N	19947.79	0.108
P20	DIE1_MC1_DQS09P	19853.85	0.108
W19	DIE1_MC1_DQS10N	18770.94	0.100
W17	DIE1_MC1_DQS10P	18678.44	0.100
AE19	DIE1_MC1_DQS11N	18866.14	0.101
AE17	DIE1_MC1_DQS11P	18769.52	0.101
AL19	DIE1_MC1_DQS12N	21926.52	0.120
AL17	DIE1_MC1_DQS12P	21832.43	0.120
CC19	DIE1_MC1_DQS13N	44118.99	0.254
CC17	DIE1_MC1_DQS13P	44025.05	0.254
CJ19	DIE1_MC1_DQS14N	46899.94	0.271
CJ17	DIE1_MC1_DQS14P	46805.99	0.271

CN33	DIE1_MC1_DQS15N	44395.23	0.256
CP32	DIE1_MC1_DQS15P	44326.25	0.256
CP44	DIE1_MC1_DQS16N	41868.03	0.240
CR43	DIE1_MC1_DQS16P	41783.63	0.240
AU23	DIE1_MC1_DQS17N	29322.7	0.165
AU21	DIE1_MC1_DQS17P	29269.56	0.165
BU17	DIE1_MC1_ODT0	39696.98	0.228
BW17	DIE1_MC1_ODT1	39711.69	0.229
BN21	DIE1_MC1_PAR	39592.64	0.228
BR17	DIE1_MC1_RASN	39663.81	0.228
BA21	DIE1_MC1_RESETN	27610.13	0.155
BA19	DIE1_MC1_REXT	24394.79	0.136
BT18	DIE1_MC1_SCSN0	39622.23	0.228
BV18	DIE1_MC1_SCSN1	39652.42	0.228
BY18	DIE1_MC1_SCSN2	39640.92	0.228
BY20	DIE1_MC1_SCSN3	39630.82	0.228
BT20	DIE1_MC1_WEN	39764.63	0.229
BC93	DIE1_MC2_A00	34015.09	0.194
BG91	DIE1_MC2_A01	34021.74	0.194
BG95	DIE1_MC2_A02	34038.49	0.194
BD94	DIE1_MC2_A03	34016.97	0.194
BH94	DIE1_MC2_A04	34051.82	0.194
BJ91	DIE1_MC2_A05	34097.44	0.195
BH92	DIE1_MC2_A06	34010.73	0.194
BK92	DIE1_MC2_A07	34160.91	0.195
BJ95	DIE1_MC2_A08	34160.9	0.195
BK94	DIE1_MC2_A09	34042.66	0.194
BD90	DIE1_MC2_A10	34168.2	0.195
BL91	DIE1_MC2_A11	34014.09	0.194
BL95	DIE1_MC2_A12	34134.43	0.195
AW91	DIE1_MC2_A13	34173.93	0.195
AV94	DIE1_MC2_A17	34145.15	0.195
BN95	DIE1_MC2_ACTN	34189.26	0.195
BM94	DIE1_MC2_ALERTN	34053	0.194
BA89	DIE1_MC2_BA0	34144.68	0.195
BC91	DIE1_MC2_BA1	34194.47	0.195
BN91	DIE1_MC2_BG0	34059.59	0.194
BM92	DIE1_MC2_BG1	34009.78	0.194
AY94	DIE1_MC2_CASN	34180	0.195
BW91	DIE1_MC2_CB0	38215.63	0.220
BW95	DIE1_MC2_CB1	38217.87	0.220
BU91	DIE1_MC2_CB2	38199.5	0.219

BT90	DIE1_MC2_CB3	38309.08	0.220
BY90	DIE1_MC2_CB4	38166.5	0.219
BY94	DIE1_MC2_CB5	38172.28	0.219
BT92	DIE1_MC2_CB6	38283.89	0.220
BT96	DIE1_MC2_CB7	38314.7	0.220
AV92	DIE1_MC2_CID2	29767.21	0.168
BE91	DIE1_MC2_CK0N	34108.02	0.195
BE93	DIE1_MC2_CK0P	34196.74	0.195
BF92	DIE1_MC2_CK1N	34014.76	0.194
BF94	DIE1_MC2_CK1P	34103.16	0.194
BN89	DIE1_MC2_CKE0	34024.95	0.194
BP92	DIE1_MC2_CKE1	34150.8	0.195
CP64	DIE1_MC2_DQ00	41605.59	0.240
CR65	DIE1_MC2_DQ01	41517.7	0.240
CN69	DIE1_MC2_DQ02	41470.06	0.239
CN71	DIE1_MC2_DQ03	41543.75	0.240
CM64	DIE1_MC2_DQ04	41585.12	0.240
CN65	DIE1_MC2_DQ05	41586.34	0.240
CP70	DIE1_MC2_DQ06	41556.75	0.240
CR71	DIE1_MC2_DQ07	41614.34	0.240
CN75	DIE1_MC2_DQ08	44283.01	0.256
CN77	DIE1_MC2_DQ09	44343.25	0.257
CR83	DIE1_MC2_DQ10	44470.33	0.257
CN81	DIE1_MC2_DQ11	44317.58	0.257
CP76	DIE1_MC2_DQ12	44411.53	0.257
CR75	DIE1_MC2_DQ13	44411.77	0.257
CR81	DIE1_MC2_DQ14	44479.48	0.257
CP82	DIE1_MC2_DQ15	44308.74	0.256
CL91	DIE1_MC2_DQ16	45444.3	0.263
CL95	DIE1_MC2_DQ17	45379.64	0.263
CJ91	DIE1_MC2_DQ18	45276.98	0.262
CH90	DIE1_MC2_DQ19	45310.11	0.263
CM90	DIE1_MC2_DQ20	45375.79	0.263
CM94	DIE1_MC2_DQ21	45354.19	0.263
CH92	DIE1_MC2_DQ22	45286	0.262
CH96	DIE1_MC2_DQ23	45452.07	0.263
CE91	DIE1_MC2_DQ24	41654.12	0.240
CE95	DIE1_MC2_DQ25	41582.93	0.240
CC91	DIE1_MC2_DQ26	41722.57	0.241
CB90	DIE1_MC2_DQ27	41718.84	0.241
CF90	DIE1_MC2_DQ28	41623.31	0.240
CF94	DIE1_MC2_DQ29	41749.02	0.241

CB92	DIE1_MC2_DQ30	41569.24	0.240
CB96	DIE1_MC2_DQ31	41611.7	0.240
AP96	DIE1_MC2_DQ32	34360.72	0.196
AN95	DIE1_MC2_DQ33	34376.25	0.196
AK94	DIE1_MC2_DQ34	34482.04	0.197
AK92	DIE1_MC2_DQ35	34499.1	0.197
AP92	DIE1_MC2_DQ36	34485.23	0.197
AN91	DIE1_MC2_DQ37	34468.57	0.197
AM90	DIE1_MC2_DQ38	34314.38	0.196
AL91	DIE1_MC2_DQ39	34498.5	0.197
AH96	DIE1_MC2_DQ40	21828.66	0.120
AG95	DIE1_MC2_DQ41	21798.73	0.120
AD94	DIE1_MC2_DQ42	21809.86	0.120
AD92	DIE1_MC2_DQ43	21742.68	0.120
AH92	DIE1_MC2_DQ44	21863.45	0.120
AG91	DIE1_MC2_DQ45	21725.88	0.120
AF90	DIE1_MC2_DQ46	21673.22	0.119
AE91	DIE1_MC2_DQ47	21758.32	0.120
AB96	DIE1_MC2_DQ48	19792.44	0.108
AA95	DIE1_MC2_DQ49	19711.68	0.107
V94	DIE1_MC2_DQ50	19654.99	0.107
V92	DIE1_MC2_DQ51	19620.17	0.107
AB92	DIE1_MC2_DQ52	19646.68	0.107
AB94	DIE1_MC2_DQ53	19684.06	0.107
AA91	DIE1_MC2_DQ54	19662.74	0.107
W91	DIE1_MC2_DQ55	19660.47	0.107
R93	DIE1_MC2_DQ56	20571.67	0.113
R95	DIE1_MC2_DQ57	20637.17	0.113
N91	DIE1_MC2_DQ58	20684.68	0.113
N89	DIE1_MC2_DQ59	20636.13	0.113
T92	DIE1_MC2_DQ60	20645.32	0.113
T94	DIE1_MC2_DQ61	20690.97	0.113
N95	DIE1_MC2_DQ62	20689.26	0.113
N93	DIE1_MC2_DQ63	20725.56	0.114
CP68	DIE1_MC2_DQS00N	41529.05	0.239
CR69	DIE1_MC2_DQS00P	41603.6	0.239
CN79	DIE1_MC2_DQS01N	44381.29	0.256
CP80	DIE1_MC2_DQS01P	44455.84	0.256
CJ93	DIE1_MC2_DQS02N	45256.36	0.262
CJ95	DIE1_MC2_DQS02P	45319.17	0.262
CC93	DIE1_MC2_DQS03N	41564.68	0.240
CC95	DIE1_MC2_DQS03P	41653.48	0.240

AL93	DIE1_MC2_DQS04N	34403.84	0.195
AL95	DIE1_MC2_DQS04P	34311.82	0.195
AE93	DIE1_MC2_DQS05N	21676.35	0.119
AE95	DIE1_MC2_DQS05P	21765.07	0.119
W93	DIE1_MC2_DQS06N	19622.88	0.107
W95	DIE1_MC2_DQS06P	19711.61	0.107
P94	DIE1_MC2_DQS07N	20629.56	0.112
P92	DIE1_MC2_DQS07P	20611.53	0.112
BU93	DIE1_MC2_DQS08N	38190.34	0.219
BU95	DIE1_MC2_DQS08P	38279.13	0.219
CP66	DIE1_MC2_DQS09N	41559.39	0.238
CN67	DIE1_MC2_DQS09P	41468.98	0.238
CP78	DIE1_MC2_DQS10N	44404.81	0.256
CR77	DIE1_MC2_DQS10P	44309.08	0.256
CK94	DIE1_MC2_DQS11N	45355.24	0.262
CK92	DIE1_MC2_DQS11P	45263.42	0.262
CD94	DIE1_MC2_DQS12N	41659.08	0.239
CD92	DIE1_MC2_DQS12P	41560.96	0.239
AM96	DIE1_MC2_DQS13N	34403.09	0.195
AM94	DIE1_MC2_DQS13P	34305.11	0.195
AF96	DIE1_MC2_DQS14N	21769.54	0.119
AF94	DIE1_MC2_DQS14P	21713.33	0.119
Y96	DIE1_MC2_DQS15N	19748.55	0.106
Y94	DIE1_MC2_DQS15P	19659.61	0.106
R89	DIE1_MC2_DQS16N	20535.03	0.112
R91	DIE1_MC2_DQS16P	20545.79	0.112
BV94	DIE1_MC2_DQS17N	38313.46	0.219
BV92	DIE1_MC2_DQS17P	38219.5	0.219
AW89	DIE1_MC2_ODT0	34121.88	0.195
AU91	DIE1_MC2_ODT1	34115.38	0.195
BD92	DIE1_MC2_PAR	34054.38	0.194
BA91	DIE1_MC2_RASN	34129.33	0.195
BP94	DIE1_MC2_RESETN	34586.78	0.198
AT92	DIE1_MC2_REXT	20712.33	0.113
AY92	DIE1_MC2_SCSN0	34097.03	0.195
AW95	DIE1_MC2_SCSN1	34123.54	0.195
AU95	DIE1_MC2_SCSN2	34186.19	0.195
AT94	DIE1_MC2_SCSN3	34192.17	0.195
BA95	DIE1_MC2_WEN	34056.85	0.194
BC99	DIE1_MC3_A00	35068.03	0.200
BG99	DIE1_MC3_A01	35086.87	0.201
BG103	DIE1_MC3_A02	35053.51	0.200

BD102	DIE1_MC3_A03	34981.03	0.200
BH102	DIE1_MC3_A04	35047.46	0.200
BH100	DIE1_MC3_A05	34968.1	0.200
BJ99	DIE1_MC3_A06	35010.44	0.200
BK100	DIE1_MC3_A07	35012.37	0.200
BJ103	DIE1_MC3_A08	35097.79	0.201
BL99	DIE1_MC3_A09	34975.17	0.200
BD98	DIE1_MC3_A10	35028.13	0.200
BK102	DIE1_MC3_A11	35042.5	0.200
BL103	DIE1_MC3_A12	35100.13	0.201
AW99	DIE1_MC3_A13	34965.81	0.200
AV100	DIE1_MC3_A17	34990.32	0.200
BN103	DIE1_MC3_ACTN	34969.47	0.200
BM100	DIE1_MC3_ALERTN	35022.35	0.200
BA97	DIE1_MC3_BA0	34971.76	0.200
BC97	DIE1_MC3_BA1	34966.88	0.200
BN99	DIE1_MC3_BG0	34968.58	0.200
BM102	DIE1_MC3_BG1	35079.34	0.201
AY102	DIE1_MC3_CASN	35011.04	0.200
BW99	DIE1_MC3_CB0	38787.24	0.223
BW103	DIE1_MC3_CB1	38759.09	0.223
BT102	DIE1_MC3_CB2	38849.17	0.223
BT100	DIE1_MC3_CB3	38786	0.223
BY100	DIE1_MC3_CB4	38745.57	0.223
BY102	DIE1_MC3_CB5	38743.64	0.223
BU103	DIE1_MC3_CB6	38768.87	0.223
BU99	DIE1_MC3_CB7	38871.79	0.223
AV102	DIE1_MC3_CID2	26354.53	0.148
BE99	DIE1_MC3_CKON	35053.16	0.200
BE101	DIE1_MC3_CKOP	35137.85	0.200
BF100	DIE1_MC3_CK1N	35041.67	0.199
BF102	DIE1_MC3_CK1P	34956.69	0.199
BN97	DIE1_MC3_CKE0	35097.65	0.201
BP100	DIE1_MC3_CKE1	35016.96	0.200
CR87	DIE1_MC3_DQ00	44384.42	0.257
CP88	DIE1_MC3_DQ01	44356.23	0.257
CP96	DIE1_MC3_DQ02	44381.03	0.257
CN97	DIE1_MC3_DQ03	44417.07	0.257
CR85	DIE1_MC3_DQ04	44383.07	0.257
CP86	DIE1_MC3_DQ05	44423.03	0.257
CP94	DIE1_MC3_DQ06	44421.84	0.257
CR95	DIE1_MC3_DQ07	44430.06	0.257

CW103	DIE1_MC3_DQ08	50938.6	0.297
CV102	DIE1_MC3_DQ09	50967.26	0.297
CP104	DIE1_MC3_DQ10	51059.4	0.297
CP102	DIE1_MC3_DQ11	51038.58	0.297
CY100	DIE1_MC3_DQ12	51077.76	0.297
CW101	DIE1_MC3_DQ13	50972.39	0.297
CR103	DIE1_MC3_DQ14	51098.8	0.298
CP100	DIE1_MC3_DQ15	51028.37	0.297
CL99	DIE1_MC3_DQ16	45914.09	0.266
CL103	DIE1_MC3_DQ17	45870.54	0.266
CH102	DIE1_MC3_DQ18	45856.81	0.266
CH100	DIE1_MC3_DQ19	45966.14	0.266
CM100	DIE1_MC3_DQ20	45935.24	0.266
CM102	DIE1_MC3_DQ21	46005.38	0.267
CJ103	DIE1_MC3_DQ22	45927.95	0.266
CJ99	DIE1_MC3_DQ23	45972.71	0.267
CE99	DIE1_MC3_DQ24	41875.74	0.242
CE103	DIE1_MC3_DQ25	41924.06	0.242
CB102	DIE1_MC3_DQ26	42020.97	0.243
CB100	DIE1_MC3_DQ27	41870.51	0.242
CF100	DIE1_MC3_DQ28	41906.41	0.242
CF102	DIE1_MC3_DQ29	41980.85	0.242
CC103	DIE1_MC3_DQ30	41876.16	0.242
CC99	DIE1_MC3_DQ31	41957.81	0.242
AN99	DIE1_MC3_DQ32	22693.46	0.125
AN103	DIE1_MC3_DQ33	22765.28	0.126
AK104	DIE1_MC3_DQ34	22607.87	0.125
AK102	DIE1_MC3_DQ35	22591.72	0.125
AP102	DIE1_MC3_DQ36	22618.13	0.125
AP100	DIE1_MC3_DQ37	22740.06	0.126
AK98	DIE1_MC3_DQ38	22619.61	0.125
AK100	DIE1_MC3_DQ39	22672.92	0.125
AG99	DIE1_MC3_DQ40	21275.47	0.117
AG103	DIE1_MC3_DQ41	21276.39	0.117
AD104	DIE1_MC3_DQ42	21141.48	0.116
AD102	DIE1_MC3_DQ43	21147	0.116
AH100	DIE1_MC3_DQ44	21139.37	0.116
AH102	DIE1_MC3_DQ45	21199	0.116
AD98	DIE1_MC3_DQ46	21254.94	0.117
AD100	DIE1_MC3_DQ47	21158.21	0.116
AA99	DIE1_MC3_DQ48	20947	0.115
AA103	DIE1_MC3_DQ49	20989.75	0.115

V104	DIE1_MC3_DQ50	20953.19	0.115
V102	DIE1_MC3_DQ51	20959.89	0.115
AB100	DIE1_MC3_DQ52	20854.58	0.114
AB102	DIE1_MC3_DQ53	20956.63	0.115
V98	DIE1_MC3_DQ54	20872.98	0.114
V100	DIE1_MC3_DQ55	20909.11	0.115
R101	DIE1_MC3_DQ56	22656.96	0.125
R103	DIE1_MC3_DQ57	22649.28	0.125
N99	DIE1_MC3_DQ58	22575.88	0.125
N97	DIE1_MC3_DQ59	22623.02	0.125
T100	DIE1_MC3_DQ60	22598.69	0.125
T102	DIE1_MC3_DQ61	22688.85	0.125
N103	DIE1_MC3_DQ62	22629.11	0.125
N101	DIE1_MC3_DQ63	22689.34	0.125
CR91	DIE1_MC3_DQS00N	44424.31	0.257
CR93	DIE1_MC3_DQS00P	44477.16	0.257
CT100	DIE1_MC3_DQS01N	51087.9	0.296
CR99	DIE1_MC3_DQS01P	51002.3	0.296
CK104	DIE1_MC3_DQS02N	45907.91	0.265
CK102	DIE1_MC3_DQS02P	45857.75	0.265
CD104	DIE1_MC3_DQS03N	41980.44	0.241
CD102	DIE1_MC3_DQS03P	41927.74	0.241
AL101	DIE1_MC3_DQS04N	22615.39	0.125
AL103	DIE1_MC3_DQS04P	22668.27	0.125
AE101	DIE1_MC3_DQS05N	21201.4	0.116
AE103	DIE1_MC3_DQS05P	21254.28	0.116
W101	DIE1_MC3_DQS06N	20891.11	0.114
W103	DIE1_MC3_DQS06P	20943.98	0.114
P102	DIE1_MC3_DQS07N	22622.66	0.124
P100	DIE1_MC3_DQS07P	22572.5	0.124
BV104	DIE1_MC3_DQS08N	38773.47	0.222
BV102	DIE1_MC3_DQS08P	38723.34	0.222
CP90	DIE1_MC3_DQS09N	44505.37	0.256
CR89	DIE1_MC3_DQS09P	44406.46	0.256
CT104	DIE1_MC3_DQS10N	50990.06	0.297
CT102	DIE1_MC3_DQS10P	51072.4	0.297
CK100	DIE1_MC3_DQS11N	45934.01	0.265
CK98	DIE1_MC3_DQS11P	45836.16	0.265
CD100	DIE1_MC3_DQS12N	41998.91	0.241
CD98	DIE1_MC3_DQS12P	41899.97	0.241
AM102	DIE1_MC3_DQS13N	22672.01	0.124
AM100	DIE1_MC3_DQS13P	22587.71	0.124

AF102	DIE1_MC3_DQS14N	21308.65	0.116
AF100	DIE1_MC3_DQS14P	21231.47	0.116
Y102	DIE1_MC3_DQS15N	20936.06	0.114
Y100	DIE1_MC3_DQS15P	20840.24	0.114
R97	DIE1_MC3_DQS16N	22645.12	0.124
R99	DIE1_MC3_DQS16P	22546.28	0.124
BV100	DIE1_MC3_DQS17N	38808	0.222
BV98	DIE1_MC3_DQS17P	38709.06	0.222
AW97	DIE1_MC3_ODT0	35034.89	0.200
AU99	DIE1_MC3_ODT1	34968.21	0.200
BD100	DIE1_MC3_PAR	34964.93	0.200
BA99	DIE1_MC3_RASN	34982.73	0.200
BP102	DIE1_MC3_RESETN	35471.4	0.203
AT102	DIE1_MC3_REXT	37222.96	0.214
AY100	DIE1_MC3_SCSN0	34959.96	0.200
AW103	DIE1_MC3_SCSN1	34960.57	0.200
AU103	DIE1_MC3_SCSN2	35065.56	0.200
AT100	DIE1_MC3_SCSN3	35111.42	0.201
BA103	DIE1_MC3_WEN	35014.43	0.200
L1	DIE1_PCIE0_RX0N	27456.8	0.154
K2	DIE1_PCIE0_RX0P	27520.01	0.154
J3	DIE1_PCIE0_RX1N	26787.04	0.150
K4	DIE1_PCIE0_RX1P	26841.46	0.150
L5	DIE1_PCIE0_RX2N	25215.8	0.140
K6	DIE1_PCIE0_RX2P	25303.69	0.140
L7	DIE1_PCIE0_RX3N	23368.39	0.129
L9	DIE1_PCIE0_RX3P	23441.15	0.129
K10	DIE1_PCIE0_RX4N	22469.23	0.124
L11	DIE1_PCIE0_RX4P	22523.64	0.124
L13	DIE1_PCIE0_RX5N	20810.8	0.114
K14	DIE1_PCIE0_RX5P	20898.69	0.114
L15	DIE1_PCIE0_RX6N	19071.75	0.103
L17	DIE1_PCIE0_RX6P	19144.51	0.103
K18	DIE1_PCIE0_RX7N	18134.6	0.097
L19	DIE1_PCIE0_RX7P	18189.01	0.097
L21	DIE1_PCIE0_RX8N	16241.62	0.086
K22	DIE1_PCIE0_RX8P	16335.37	0.086
L23	DIE1_PCIE0_RX9N	14493.79	0.076
L25	DIE1_PCIE0_RX9P	14566.55	0.076
K26	DIE1_PCIE0_RX10N	13631.07	0.070
L27	DIE1_PCIE0_RX10P	13685.48	0.070
L29	DIE1_PCIE0_RX11N	11868.83	0.060

K30	DIE1_PCIE0_RX11P	11962.57	0.060
L31	DIE1_PCIE0_RX12N	10117.64	0.049
L33	DIE1_PCIE0_RX12P	10190.4	0.049
K34	DIE1_PCIE0_RX13N	9558.74	0.046
L35	DIE1_PCIE0_RX13P	9654.57	0.046
K36	DIE1_PCIE0_RX14N	9832.69	0.047
J37	DIE1_PCIE0_RX14P	9908.87	0.047
L37	DIE1_PCIE0_RX15N	7503.25	0.033
M38	DIE1_PCIE0_RX15P	7557.66	0.033
D2	DIE1_PCIE0_TX0N	30414.54	0.172
E1	DIE1_PCIE0_TX0P	30504.73	0.172
E5	DIE1_PCIE0_TX1N	28766.12	0.162
E3	DIE1_PCIE0_TX1P	28862.41	0.162
E7	DIE1_PCIE0_TX2N	28082.12	0.158
D6	DIE1_PCIE0_TX2P	28180.96	0.158
D10	DIE1_PCIE0_TX3N	26440.75	0.148
E9	DIE1_PCIE0_TX3P	26535.29	0.148
E13	DIE1_PCIE0_TX4N	24668.2	0.137
E11	DIE1_PCIE0_TX4P	24764.51	0.137
E15	DIE1_PCIE0_TX5N	23544.64	0.130
D14	DIE1_PCIE0_TX5P	23643.11	0.130
D18	DIE1_PCIE0_TX6N	21927.03	0.120
E17	DIE1_PCIE0_TX6P	22004.98	0.120
C21	DIE1_PCIE0_TX7N	23061.72	0.128
C19	DIE1_PCIE0_TX7P	23150.91	0.128
E21	DIE1_PCIE0_TX8N	21041.13	0.115
E19	DIE1_PCIE0_TX8P	21137.61	0.115
E23	DIE1_PCIE0_TX9N	19521.33	0.106
D22	DIE1_PCIE0_TX9P	19602.95	0.106
D26	DIE1_PCIE0_TX10N	18240.19	0.098
E25	DIE1_PCIE0_TX10P	18318.09	0.098
E29	DIE1_PCIE0_TX11N	16703.89	0.089
E27	DIE1_PCIE0_TX11P	16800.17	0.089
E31	DIE1_PCIE0_TX12N	16117.9	0.085
D30	DIE1_PCIE0_TX12P	16178.89	0.085
D34	DIE1_PCIE0_TX13N	15447.52	0.081
E33	DIE1_PCIE0_TX13P	15533.75	0.081
E37	DIE1_PCIE0_TX14N	13780.31	0.071
E35	DIE1_PCIE0_TX14P	13876.59	0.071
E39	DIE1_PCIE0_TX15N	13103.49	0.067
D38	DIE1_PCIE0_TX15P	13189.91	0.067
H110	DIE1_PCIE1_RX0N	28618.85	0.161

G111	DIE1_PCIE1_RX0P	28707.08	0.161
G107	DIE1_PCIE1_RX1N	27028.55	0.151
H108	DIE1_PCIE1_RX1P	26999.47	0.151
H104	DIE1_PCIE1_RX2N	26519.59	0.148
H106	DIE1_PCIE1_RX2P	26426.65	0.148
H102	DIE1_PCIE1_RX3N	25489.46	0.141
G103	DIE1_PCIE1_RX3P	25404.14	0.141
G99	DIE1_PCIE1_RX4N	23023.53	0.126
H100	DIE1_PCIE1_RX4P	22995.09	0.126
J97	DIE1_PCIE1_RX5N	20653.41	0.112
H98	DIE1_PCIE1_RX5P	20647.77	0.112
G95	DIE1_PCIE1_RX6N	20297.49	0.111
H96	DIE1_PCIE1_RX6P	20394.62	0.111
H92	DIE1_PCIE1_RX7N	19015.8	0.103
H94	DIE1_PCIE1_RX7P	19101.74	0.103
H90	DIE1_PCIE1_RX8N	17488.7	0.094
G91	DIE1_PCIE1_RX8P	17588.52	0.094
G87	DIE1_PCIE1_RX9N	16653.38	0.088
H88	DIE1_PCIE1_RX9P	16624.94	0.088
J85	DIE1_PCIE1_RX10N	15890.62	0.083
H86	DIE1_PCIE1_RX10P	15795.93	0.083
G83	DIE1_PCIE1_RX11N	14714.03	0.076
H84	DIE1_PCIE1_RX11P	14685.6	0.076
H82	DIE1_PCIE1_RX12N	12720.6	0.065
H80	DIE1_PCIE1_RX12P	12817.87	0.065
H78	DIE1_PCIE1_RX13N	12817.03	0.065
G79	DIE1_PCIE1_RX13P	12914.32	0.065
G75	DIE1_PCIE1_RX14N	11774.14	0.058
H76	DIE1_PCIE1_RX14P	11745.7	0.058
J73	DIE1_PCIE1_RX15N	10095.03	0.049
H74	DIE1_PCIE1_RX15P	10194.02	0.049
B108	DIE1_PCIE1_TX0N	30342.29	0.171
C109	DIE1_PCIE1_TX0P	30428.55	0.171
B106	DIE1_PCIE1_TX1N	29597.39	0.167
A107	DIE1_PCIE1_TX1P	29679.77	0.167
B104	DIE1_PCIE1_TX2N	28110.16	0.158
C105	DIE1_PCIE1_TX2P	28204.71	0.158
B102	DIE1_PCIE1_TX3N	27579.48	0.155
A103	DIE1_PCIE1_TX3P	27670.84	0.155
B100	DIE1_PCIE1_TX4N	25835.97	0.144
C101	DIE1_PCIE1_TX4P	25930.52	0.144
B98	DIE1_PCIE1_TX5N	25725.82	0.144

A99	DIE1_PCIE1_TX5P	25824.65	0.144
B96	DIE1_PCIE1_TX6N	23854.34	0.132
C97	DIE1_PCIE1_TX6P	23932.33	0.132
A91	DIE1_PCIE1_TX7N	23667.85	0.131
A93	DIE1_PCIE1_TX7P	23766.69	0.131
C87	DIE1_PCIE1_TX8N	20381.63	0.111
B88	DIE1_PCIE1_TX8P	20472.9	0.111
A85	DIE1_PCIE1_TX9N	21080.02	0.115
B86	DIE1_PCIE1_TX9P	21166.26	0.115
C83	DIE1_PCIE1_TX10N	18852.88	0.102
B84	DIE1_PCIE1_TX10P	18950.25	0.102
A81	DIE1_PCIE1_TX11N	19279.12	0.104
B82	DIE1_PCIE1_TX11P	19357.06	0.104
C79	DIE1_PCIE1_TX12N	17406.09	0.093
B80	DIE1_PCIE1_TX12P	17502.46	0.093
A77	DIE1_PCIE1_TX13N	17806.84	0.095
B78	DIE1_PCIE1_TX13P	17893.06	0.095
C75	DIE1_PCIE1_TX14N	16195.58	0.086
B76	DIE1_PCIE1_TX14P	16294.67	0.086
A73	DIE1_PCIE1_TX15N	16316.91	0.086
B74	DIE1_PCIE1_TX15P	16403.13	0.086
B42	DIE1_PCIE2_RX0N	15270.2	0.080
A41	DIE1_PCIE2_RX0P	15301.62	0.080
C43	DIE1_PCIE2_RX1N	13418.22	0.069
D42	DIE1_PCIE2_RX1P	13500.27	0.069
A45	DIE1_PCIE2_RX2N	14837.61	0.078
B44	DIE1_PCIE2_RX2P	14934.29	0.078
C47	DIE1_PCIE2_RX3N	13880.21	0.072
B46	DIE1_PCIE2_RX3P	13978.51	0.072
A49	DIE1_PCIE2_RX4N	14824.47	0.077
B48	DIE1_PCIE2_RX4P	14888.33	0.077
C51	DIE1_PCIE2_RX5N	14104.12	0.073
B50	DIE1_PCIE2_RX5P	14201.8	0.073
A53	DIE1_PCIE2_RX6N	15375.87	0.081
B52	DIE1_PCIE2_RX6P	15472.4	0.081
C55	DIE1_PCIE2_RX7N	14692.25	0.077
B54	DIE1_PCIE2_RX7P	14769.29	0.077
A57	DIE1_PCIE2_RX8N	15678.8	0.082
B56	DIE1_PCIE2_RX8P	15717.85	0.082
C59	DIE1_PCIE2_RX9N	15049.02	0.079
B58	DIE1_PCIE2_RX9P	15146.25	0.079
A61	DIE1_PCIE2_RX10N	16180.7	0.086

B60	DIE1_PCIE2_RX10P	16278.3	0.086
C63	DIE1_PCIE2_RX11N	15615.54	0.082
B62	DIE1_PCIE2_RX11P	15713.74	0.082
A65	DIE1_PCIE2_RX12N	16860.5	0.090
B64	DIE1_PCIE2_RX12P	16948.49	0.090
C67	DIE1_PCIE2_RX13N	16255.73	0.086
B66	DIE1_PCIE2_RX13P	16354.46	0.086
A69	DIE1_PCIE2_RX14N	17652.85	0.095
B68	DIE1_PCIE2_RX14P	17752.01	0.095
C71	DIE1_PCIE2_RX15N	17194.78	0.092
B70	DIE1_PCIE2_RX15P	17290.57	0.092
K42	DIE1_PCIE2_TX0N	8175.09	0.037
L41	DIE1_PCIE2_TX0P	8220.09	0.037
K44	DIE1_PCIE2_TX1N	8406.12	0.039
J43	DIE1_PCIE2_TX1P	8504.94	0.039
K46	DIE1_PCIE2_TX2N	7385.38	0.032
L45	DIE1_PCIE2_TX2P	7430.37	0.032
K48	DIE1_PCIE2_TX3N	7883.27	0.035
J47	DIE1_PCIE2_TX3P	7969.66	0.035
K50	DIE1_PCIE2_TX4N	7656.74	0.034
L49	DIE1_PCIE2_TX4P	7699.99	0.034
K52	DIE1_PCIE2_TX5N	8343.72	0.038
J51	DIE1_PCIE2_TX5P	8433.03	0.038
K54	DIE1_PCIE2_TX6N	8802.23	0.041
L53	DIE1_PCIE2_TX6P	8845.48	0.041
K56	DIE1_PCIE2_TX7N	9211.97	0.043
J55	DIE1_PCIE2_TX7P	9284.63	0.043
K58	DIE1_PCIE2_TX8N	9371.42	0.044
L57	DIE1_PCIE2_TX8P	9414.67	0.044
K60	DIE1_PCIE2_TX9N	9943.93	0.048
J59	DIE1_PCIE2_TX9P	10024.78	0.048
K62	DIE1_PCIE2_TX10N	10126.65	0.049
L61	DIE1_PCIE2_TX10P	10171.65	0.049
K64	DIE1_PCIE2_TX11N	11101.15	0.055
J63	DIE1_PCIE2_TX11P	11190.2	0.055
K66	DIE1_PCIE2_TX12N	11566.68	0.057
L65	DIE1_PCIE2_TX12P	11611.68	0.057
K68	DIE1_PCIE2_TX13N	12566.98	0.064
J67	DIE1_PCIE2_TX13P	12647.66	0.064
M70	DIE1_PCIE2_TX14N	12114.17	0.061
L69	DIE1_PCIE2_TX14P	12194.84	0.061
J71	DIE1_PCIE2_TX15N	14250.67	0.074

K70	DIE1_PCIE2_TX15P	14295.68	0.074
G71	DIE1_PCIE3_RX0N	10770.9	0.053
F70	DIE1_PCIE3_RX0P	10862.03	0.053
D70	DIE1_PCIE3_RX1N	13000.53	0.066
E69	DIE1_PCIE3_RX1P	13041.94	0.066
F68	DIE1_PCIE3_RX2N	11185.42	0.055
G67	DIE1_PCIE3_RX2P	11226.81	0.055
F66	DIE1_PCIE3_RX3N	11362.16	0.056
E65	DIE1_PCIE3_RX3P	11455.91	0.056
F64	DIE1_PCIE3_RX4N	11044.6	0.054
G63	DIE1_PCIE3_RX4P	11086	0.054
F62	DIE1_PCIE3_RX5N	11648.95	0.058
E61	DIE1_PCIE3_RX5P	11740.08	0.058
F60	DIE1_PCIE3_RX6N	11603.1	0.058
G59	DIE1_PCIE3_RX6P	11644.5	0.058
F58	DIE1_PCIE3_RX7N	12327.65	0.062
E57	DIE1_PCIE3_RX7P	12406.59	0.062
F56	DIE1_PCIE3_RX8N	11774.59	0.059
G55	DIE1_PCIE3_RX8P	11815.99	0.059
F54	DIE1_PCIE3_RX9N	12580.22	0.064
E53	DIE1_PCIE3_RX9P	12654.79	0.064
F52	DIE1_PCIE3_RX10N	12374.3	0.062
G51	DIE1_PCIE3_RX10P	12415.69	0.062
F50	DIE1_PCIE3_RX11N	13201.86	0.068
E49	DIE1_PCIE3_RX11P	13284.71	0.068
F48	DIE1_PCIE3_RX12N	13553.51	0.069
G47	DIE1_PCIE3_RX12P	13594.91	0.069
F46	DIE1_PCIE3_RX13N	14195.3	0.074
E45	DIE1_PCIE3_RX13P	14278.15	0.074
F44	DIE1_PCIE3_RX14N	14267.87	0.074
G43	DIE1_PCIE3_RX14P	14309.26	0.074
F42	DIE1_PCIE3_RX15N	15331.97	0.080
E41	DIE1_PCIE3_RX15P	15412.53	0.080
P70	DIE1_PCIE3_TX0N	8084.33	0.037
N71	DIE1_PCIE3_TX0P	8167.17	0.037
P68	DIE1_PCIE3_TX1N	9048.57	0.042
R69	DIE1_PCIE3_TX1P	9007.15	0.042
P66	DIE1_PCIE3_TX2N	6850.32	0.029
N67	DIE1_PCIE3_TX2P	6933.17	0.029
P64	DIE1_PCIE3_TX3N	8068.68	0.036
R65	DIE1_PCIE3_TX3P	8027.25	0.036
P62	DIE1_PCIE3_TX4N	8096.46	0.036

N63	DIE1_PCIE3_TX4P	8001.48	0.036
P60	DIE1_PCIE3_TX5N	9296.25	0.043
R61	DIE1_PCIE3_TX5P	9254.82	0.043
P58	DIE1_PCIE3_TX6N	9091.71	0.042
N59	DIE1_PCIE3_TX6P	9017.15	0.042
P56	DIE1_PCIE3_TX7N	10115.98	0.048
R57	DIE1_PCIE3_TX7P	10115.98	0.048
P54	DIE1_PCIE3_TX8N	9492.46	0.044
N55	DIE1_PCIE3_TX8P	9467.6	0.044
P52	DIE1_PCIE3_TX9N	11094.58	0.054
R53	DIE1_PCIE3_TX9P	11073.86	0.054
P50	DIE1_PCIE3_TX10N	10834.42	0.052
N51	DIE1_PCIE3_TX10P	10772.28	0.052
P48	DIE1_PCIE3_TX11N	12331.65	0.062
R49	DIE1_PCIE3_TX11P	12290.23	0.062
P46	DIE1_PCIE3_TX12N	12394.59	0.062
N47	DIE1_PCIE3_TX12P	12295.81	0.062
P44	DIE1_PCIE3_TX13N	13677.85	0.070
R45	DIE1_PCIE3_TX13P	13686.13	0.070
M42	DIE1_PCIE3_TX14N	12724.57	0.064
N43	DIE1_PCIE3_TX14P	12716.85	0.064
R41	DIE1_PCIE3_TX15N	14899.08	0.077
P42	DIE1_PCIE3_TX15P	14805.87	0.077
P36	DIE1_PRG_SYSCLK_ION	30195.34	0.170
N35	DIE1_PRG_SYSCLK_IOP	30234.66	0.170
P34	DIE1_PRG_SYSCLK_ON	28721.06	0.161
N33	DIE1_PRG_SYSCLK_OP	28764.53	0.161

附录五：LS3C6000/Q 芯片引脚排布图

	5	4	3	2	1	
A	DIE0_MC3_DQS09N		VSS			A
B		DIE0_MC3_DQS09P		VSS		B
C	VSS		VSS		VSS	C
D		DIE0_MC3_DQS00P		VSS		D
E	DIE0_MC3_DQ07		DIE0_MC3_DQ01		VSS	E
F		DIE0_MC3_DQS00N		DIE0_MC3_DQ00		F
G	VSS		VSS		DIE0_MC3_DQ05	G
H		VSS		VSS		H
J	DIE0_MC2_DQ07		DIE0_MC2_DQS00N		DIE0_MC3_DQ04	J
K		DIE0_MC2_DQS00P		VSS		K
L	VSS		VSS		VSS	L
M		DIE0_MC2_DQS09P		DIE0_MC2_DQ05		M
N	VSS		VSS		VSS	N
P		DIE0_MC2_DQS09N		DIE0_MC2_DQ00		P
R	VSS		DIE0_MC2_DQ01		DIE0_MC2_DQ04	R
T		VSS		VSS		T
U	VSS		VSS		VSS	U
V		VSS		DIE1_PCIE0_RX0P		V
W	DIE1_PCIE3_RX15P		VSS		VSS	W
Y		DIE1_PCIE3_RX15N		DIE1_PCIE0_RX0N		Y
AA	VSS		VSS		DIE1_PCIE0_RX1P	AA
AB		DIE1_PCIE3_RX14P		DIE1_PCIE0_RX1N		AB
AC	DIE1_PCIE3_RX14N		VSS		VSS	AC
AD		VSS		DIE1_PCIE0_RX2P		AD
AE	DIE1_PCIE3_RX13P		VSS		VSS	AE
AF		DIE1_PCIE3_RX13N		DIE1_PCIE0_RX2N		AF
AG	VSS		VSS		DIE1_PCIE0_RX3P	AG
AH		DIE1_PCIE3_RX12P		DIE1_PCIE0_RX3N		AH
AJ	DIE1_PCIE3_RX12N		VSS		VSS	AJ
AK		VSS		DIE1_PCIE0_RX4P		AK
AL	DIE1_PCIE3_RX11P		VSS		VSS	AL
AM		DIE1_PCIE3_RX11N		DIE1_PCIE0_RX4N		AM
AN	VSS		VSS		DIE1_PCIE0_RX5P	AN
AP		DIE1_PCIE3_RX10P		DIE1_PCIE0_RX5N		AP
AR	DIE1_PCIE3_RX10N		VSS		VSS	AR
AT		VSS		DIE1_PCIE0_RX6P		AT
AU	DIE1_PCIE3_RX9P		VSS		VSS	AU
AV		DIE1_PCIE3_RX9N		DIE1_PCIE0_RX6N		AV
AW	VSS		VSS		DIE1_PCIE0_RX7P	AW
AY		DIE1_PCIE3_RX8P		DIE1_PCIE0_RX7N		AY
BA	DIE1_PCIE3_RX8N		VSS		VSS	BA
BB		VSS		DIE1_PCIE0_RX8P		BB
BC	DIE1_PCIE3_RX7P		VSS		VSS	BC
BD		DIE1_PCIE3_RX7N		DIE1_PCIE0_RX8N		BD
BE	VSS		VSS		DIE1_PCIE0_RX9P	BE
BF		DIE1_PCIE3_RX6P		DIE1_PCIE0_RX9N		BF
BG	DIE1_PCIE3_RX6N		VSS		VSS	BG
BH		VSS		DIE1_PCIE0_RX10P		BH

BJ	DIE1_PCIE3_RX5P		VSS		VSS	BJ
BK		DIE1_PCIE3_RX5N		DIE1_PCIE0_RX10N		BK
BL	VSS		VSS		DIE1_PCIE0_RX11P	BL
BM		DIE1_PCIE3_RX4P		DIE1_PCIE0_RX11N		BM
BN	DIE1_PCIE3_RX4N		VSS		VSS	BN
BP		VSS		DIE1_PCIE0_RX12P		BP
BR	DIE1_PCIE3_RX3P		VSS		VSS	BR
BT		DIE1_PCIE3_RX3N		DIE1_PCIE0_RX12N		BT
BU	VSS		VSS		DIE1_PCIE0_RX13P	BU
BV		DIE1_PCIE3_RX2P		DIE1_PCIE0_RX13N		BV
BW	DIE1_PCIE3_RX2N		VSS		VSS	BW
BY		VSS		DIE1_PCIE0_RX14P		BY
CA	DIE1_PCIE3_RX1P		VSS		VSS	CA
CB		DIE1_PCIE3_RX1N		DIE1_PCIE0_RX14N		CB
CC	VSS		VSS		DIE1_PCIE0_RX15P	CC
CD		DIE1_PCIE3_RX0P		DIE1_PCIE0_RX15N		CD
CE	DIE1_PCIE3_RX0N		VSS		VSS	CE
CF		VSS		VSS		CF
CG	VSS		VSS		DIE1_2_VDDN	CG
CH		VSS		DIE1_2_VDDN		CH
CJ	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CJ
CK		DIE1_2_VDDN		DIE1_2_VDDN		CK
CL	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CR
CT		DIE1_2_VDDN		DIE1_2_VDDN		CT
CU	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CU
CV		VSS		DIE1_2_VDDN		CV
CW	VSS		VSS		DIE1_2_VDDN	CW
CY		VSS		VSS		CY
DA	DIE2_PCIE0_RX0N		VSS		VSS	DA
DB		DIE2_PCIE0_RX0P		DIE2_PCIE3_RX15P		DB
DC	VSS		VSS		DIE2_PCIE3_RX15N	DC
DD		DIE2_PCIE0_RX1N		DIE2_PCIE3_RX14P		DD
DE	DIE2_PCIE0_RX1P		VSS		VSS	DE
DF		VSS		DIE2_PCIE3_RX14N		DF
DG	DIE2_PCIE0_RX2N		VSS		VSS	DG
DH		DIE2_PCIE0_RX2P		DIE2_PCIE3_RX13P		DH
DJ	VSS		VSS		DIE2_PCIE3_RX13N	DJ
DK		DIE2_PCIE0_RX3N		DIE2_PCIE3_RX12P		DK
DL	DIE2_PCIE0_RX3P		VSS		VSS	DL
DM		VSS		DIE2_PCIE3_RX12N		DM
DN	DIE2_PCIE0_RX4N		VSS		VSS	DN
DP		DIE2_PCIE0_RX4P		DIE2_PCIE3_RX11P		DP
DR	VSS		VSS		DIE2_PCIE3_RX11N	DR
DT		DIE2_PCIE0_RX5N		DIE2_PCIE3_RX10P		DT
DU	DIE2_PCIE0_RX5P		VSS		VSS	DU
DV		VSS		DIE2_PCIE3_RX10N		DV
DW	DIE2_PCIE0_RX6N		VSS		VSS	DW
DY		DIE2_PCIE0_RX6P		DIE2_PCIE3_RX9P		DY
EA	VSS		VSS		DIE2_PCIE3_RX9N	EA
EB		DIE2_PCIE0_RX7N		DIE2_PCIE3_RX8P		EB
EC	DIE2_PCIE0_RX7P		VSS		VSS	EC

ED		VSS		DIE2_PCIE3_RX8N		ED
EE	DIE2_PCIE0_RX8N		VSS		VSS	EE
EF		DIE2_PCIE0_RX8P		DIE2_PCIE3_RX7P		EF
EG	VSS		VSS		DIE2_PCIE3_RX7N	EG
EH		DIE2_PCIE0_RX9N		DIE2_PCIE3_RX6P		EH
EJ	DIE2_PCIE0_RX9P		VSS		VSS	EJ
EK		VSS		DIE2_PCIE3_RX6N		EK
EL	DIE2_PCIE0_RX10N		VSS		VSS	EL
EM		DIE2_PCIE0_RX10P		DIE2_PCIE3_RX5P		EM
EN	VSS		VSS		DIE2_PCIE3_RX5N	EN
EP		DIE2_PCIE0_RX11N		DIE2_PCIE3_RX4P		EP
ER	DIE2_PCIE0_RX11P		VSS		VSS	ER
ET		VSS		DIE2_PCIE3_RX4N		ET
EU	DIE2_PCIE0_RX12N		VSS		VSS	EU
EV		DIE2_PCIE0_RX12P		DIE2_PCIE3_RX3P		EV
EW	VSS		VSS		DIE2_PCIE3_RX3N	EW
EY		DIE2_PCIE0_RX13N		DIE2_PCIE3_RX2P		EY
FA	DIE2_PCIE0_RX13P		VSS		VSS	FA
FB		VSS		DIE2_PCIE3_RX2N		FB
FC	DIE2_PCIE0_RX14N		VSS		VSS	FC
FD		DIE2_PCIE0_RX14P		DIE2_PCIE3_RX1P		FD
FE	VSS		VSS		DIE2_PCIE3_RX1N	FE
FF		DIE2_PCIE0_RX15N		DIE2_PCIE3_RX0P		FF
FG	DIE2_PCIE0_RX15P		VSS		VSS	FG
FH		VSS		DIE2_PCIE3_RX0N		FH
FJ	VSS		VSS		VSS	FJ
FK		VSS		VSS		FK
FL	VSS		DIE2_MC2_DQ63		DIE2_MC2_DQ59	FL
FM		DIE2_MC2_DQS07N		DIE2_MC2_DQ62		FM
FN	VSS		VSS		VSS	FN
FP		DIE2_MC2_DQS07P		DIE2_MC2_DQ58		FP
FR	VSS		VSS		VSS	FR
FT		DIE2_MC2_DQS16P		VSS		FT
FU	DIE2_MC2_DQ57		DIE2_MC2_DQS16N		DIE2_MC3_DQ59	FU
FV		VSS		VSS		FV
FW	VSS		VSS		DIE2_MC3_DQ58	FW
FY		DIE2_MC3_DQS07P		DIE2_MC3_DQ62		FY
GA	DIE2_MC3_DQS07N		DIE2_MC3_DQ63		VSS	GA
GB		DIE2_MC3_DQS16N		VSS		GB
GC	VSS		VSS		VSS	GC
GD		DIE2_MC3_DQS16P		VSS		GD
GE	DIE2_MC3_DQ57		VSS			GE

	10	9	8	7	6	
A		DIE1_MCO_DQ01		VSS		A
B	DIE1_MCO_DQS00N		DIE1_MCO_DQ05		DIE0_MC3_DQ02	B
C		VSS		VSS		C
D	DIE1_MCO_DQS09N		DIE1_MCO_DQ00		DIE0_MC3_DQ03	D
E		VSS		VSS		E
F	DIE1_MCO_DQS09P		DIE1_MCO_DQ04		DIE0_MC3_DQ06	F
G		VSS		VSS		G
H	VSS		VSS		VSS	H
J		DIE0_MC3_DQ09		VSS		J
K	DIE0_MC3_DQS10P		DIE0_MC3_DQ08		DIE0_MC2_DQ06	K
L		VSS		VSS		L
M	DIE0_MC3_DQS01P		DIE0_MC3_DQ13		DIE0_MC2_DQ02	M
N		VSS		VSS		N
P	DIE0_MC3_DQS01N		DIE0_MC3_DQ12		DIE0_MC2_DQ03	P
R		VSS		VSS		R
T	VSS		VSS		VSS	T
U		VSS		VSS		U
V	VSS		DIE1_PCIE0_TX0N		VSS	V
W		VSS		DIE1_PCIE0_TX0P		W
Y	DIE1_PCIE3_TX15P		VSS		VSS	Y
AA		VSS		DIE1_PCIE0_TX1N		AA
AB	DIE1_PCIE3_TX14N		DIE1_PCIE0_TX1P		VSS	AB
AC		VSS		VSS		AC
AD	VSS		DIE1_PCIE0_TX2N		VSS	AD
AE		VSS		DIE1_PCIE0_TX2P		AE
AF	DIE1_PCIE3_TX13P		VSS		VSS	AF
AG		VSS		DIE1_PCIE0_TX3N		AG
AH	DIE1_PCIE3_TX12N		DIE1_PCIE0_TX3P		VSS	AH
AJ		VSS		VSS		AJ
AK	VSS		DIE1_PCIE0_TX4N		VSS	AK
AL		VSS		DIE1_PCIE0_TX4P		AL
AM	DIE1_PCIE3_TX11P		VSS		VSS	AM
AN		VSS		DIE1_PCIE0_TX5N		AN
AP	DIE1_PCIE3_TX10N		DIE1_PCIE0_TX5P		VSS	AP
AR		VSS		VSS		AR
AT	VSS		DIE1_PCIE0_TX6N		VSS	AT
AU		VSS		DIE1_PCIE0_TX6P		AU
AV	DIE1_PCIE3_TX9P		VSS		VSS	AV
AW		VSS		DIE1_PCIE0_TX7N		AW
AY	DIE1_PCIE3_TX8N		DIE1_PCIE0_TX7P		VSS	AY
BA		VSS		VSS		BA
BB	VSS		DIE1_PCIE0_TX8N		VSS	BB
BC		VSS		DIE1_PCIE0_TX8P		BC
BD	DIE1_PCIE3_TX7P		VSS		VSS	BD
BE		VSS		DIE1_PCIE0_TX9N		BE
BF	DIE1_PCIE3_TX6N		DIE1_PCIE0_TX9P		VSS	BF
BG		VSS		VSS		BG
BH	VSS		DIE1_PCIE0_TX10N		VSS	BH
BJ		VSS		DIE1_PCIE0_TX10P		BJ
BK	DIE1_PCIE3_TX5P		VSS		VSS	BK
BL		VSS		DIE1_PCIE0_TX11N		BL
BM	DIE1_PCIE3_TX4N		DIE1_PCIE0_TX11P		VSS	BM
BN		VSS		VSS		BN

BP	VSS		DIE1_PCIE0_TX12N		VSS	BP
BR		VSS		DIE1_PCIE0_TX12P		BR
BT	DIE1_PCIE3_TX3P		VSS		VSS	BT
BU		VSS		DIE1_PCIE0_TX13N		BU
BV	DIE1_PCIE3_TX2N		DIE1_PCIE0_TX13P		VSS	BV
BW		VSS		VSS		BW
BY	VSS		DIE1_PCIE0_TX14N		VSS	BY
CA		VSS		DIE1_PCIE0_TX14P		CA
CB	DIE1_PCIE3_TX1P		VSS		VSS	CB
CC		VSS		DIE1_PCIE0_TX15N		CC
CD	DIE1_PCIE3_TX0N		DIE1_PCIE0_TX15P		VSS	CD
CE		VSS		VSS		CE
CF	VSS		VSS		VSS	CF
CG		VSS		VSS		CG
CH	VSS		VSS		VSS	CH
CJ		DIE1_2_VDDN		DIE1_2_VDDN		CJ
CK	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CK
CL		DIE1_2_VDDN		DIE1_2_VDDN		CL
CM	VSS		VSS		VSS	CM
CP	VSS		VSS		VSS	CP
CR		DIE1_2_VDDN		DIE1_2_VDDN		CR
CT	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CT
CU		DIE1_2_VDDN		DIE1_2_VDDN		CU
CV	VSS		VSS		VSS	CV
CW		VSS		VSS		CW
CY	VSS		VSS		VSS	CY
DA		VSS		VSS		DA
DB	DIE2_PCIE0_TX0P		DIE2_PCIE3_TX15P		VSS	DB
DC		VSS		DIE2_PCIE3_TX15N		DC
DD	DIE2_PCIE0_TX1N		VSS		VSS	DD
DE		VSS		DIE2_PCIE3_TX14P		DE
DF	VSS		DIE2_PCIE3_TX14N		VSS	DF
DG		VSS		VSS		DG
DH	DIE2_PCIE0_TX2P		DIE2_PCIE3_TX13P		VSS	DH
DJ		VSS		DIE2_PCIE3_TX13N		DJ
DK	DIE2_PCIE0_TX3N		VSS		VSS	DK
DL		VSS		DIE2_PCIE3_TX12P		DL
DM	VSS		DIE2_PCIE3_TX12N		VSS	DM
DN		VSS		VSS		DN
DP	DIE2_PCIE0_TX4P		DIE2_PCIE3_TX11P		VSS	DP
DR		VSS		DIE2_PCIE3_TX11N		DR
DT	DIE2_PCIE0_TX5N		VSS		VSS	DT
DU		VSS		DIE2_PCIE3_TX10P		DU
DV	VSS		DIE2_PCIE3_TX10N		VSS	DV
DW		VSS		VSS		DW
DY	DIE2_PCIE0_TX6P		DIE2_PCIE3_TX9P		VSS	DY
EA		VSS		DIE2_PCIE3_TX9N		EA
EB	DIE2_PCIE0_TX7N		VSS		VSS	EB
EC		VSS		DIE2_PCIE3_TX8P		EC
ED	VSS		DIE2_PCIE3_TX8N		VSS	ED
EE		VSS		VSS		EE
EF	DIE2_PCIE0_TX8P		DIE2_PCIE3_TX7P		VSS	EF
EG		VSS		DIE2_PCIE3_TX7N		EG
EH	DIE2_PCIE0_TX9N		VSS		VSS	EH

EJ		VSS		DIE2_PCIE3_TX6P		EJ
EK	VSS		DIE2_PCIE3_TX6N		VSS	EK
EL		VSS		VSS		EL
EM	DIE2_PCIE0_TX10P		DIE2_PCIE3_TX5P		VSS	EM
EN		VSS		DIE2_PCIE3_TX5N		EN
EP	DIE2_PCIE0_TX11N		VSS		VSS	EP
ER		VSS		DIE2_PCIE3_TX4P		ER
ET	VSS		DIE2_PCIE3_TX4N		VSS	ET
EU		VSS		VSS		EU
EV	DIE2_PCIE0_TX12P		DIE2_PCIE3_TX3P		VSS	EV
EW		VSS		DIE2_PCIE3_TX3N		EW
EY	DIE2_PCIE0_TX13N		VSS		VSS	EY
FA		VSS		DIE2_PCIE3_TX2P		FA
FB	VSS		DIE2_PCIE3_TX2N		VSS	FB
FC		VSS		VSS		FC
FD	DIE2_PCIE0_TX14P		DIE2_PCIE3_TX1P		VSS	FD
FE		VSS		DIE2_PCIE3_TX1N		FE
FF	DIE2_PCIE0_TX15N		VSS		VSS	FF
FG		VSS		DIE2_PCIE3_TX0P		FG
FH	VSS		DIE2_PCIE3_TX0N		VSS	FH
FJ		VSS		VSS		FJ
FK	VSS		VSS		VSS	FK
FL		VSS		VSS		FL
FM	DIE2_MC3_DQS06N		DIE2_MC3_DQ54		DIE2_MC2_DQ60	FM
FN		DIE2_MC3_DQ55		VSS		FN
FP	DIE2_MC3_DQS06P		DIE2_MC3_DQ51		DIE2_MC2_DQ61	FP
FR		VSS		VSS		FR
FT	DIE2_MC3_DQS15P		DIE2_MC3_DQ50		DIE2_MC2_DQ56	FT
FU		DIE2_MC3_DQS15N		VSS		FU
FV	VSS		VSS		VSS	FV
FW		VSS		VSS		FW
FY	DIE3_MC0_DQS07P		DIE3_MC0_DQ59		DIE2_MC3_DQ60	FY
GA		VSS		VSS		GA
GB	DIE3_MC0_DQS07N		DIE3_MC0_DQ63		DIE2_MC3_DQ61	GB
GC		VSS		VSS		GC
GD	DIE3_MC0_DQS16N		DIE3_MC0_DQ58		DIE2_MC3_DQ56	GD
GE		DIE3_MC0_DQ62		VSS		GE

	15	14	13	12	11	
A	DIE1_MCO_DQ09		VSS		DIE1_MCO_DQS00P	A
B		DIE1_MCO_DQ13		DIE1_MCO_DQ02		B
C	VSS		VSS		VSS	C
D		DIE1_MCO_DQ08		DIE1_MCO_DQ03		D
E	VSS		VSS		DIE1_MCO_DQ06	E
F		DIE1_MCO_DQ12		DIE1_MCO_DQ07		F
G	VSS		VSS		VSS	G
H		VSS		VSS		H
J	DIE0_MC2_DQ09		VSS		DIE0_MC3_DQS10N	J
K		DIE0_MC2_DQ08		DIE0_MC3_DQ10		K
L	VSS		VSS		VSS	L
M		DIE0_MC2_DQ13		DIE0_MC3_DQ11		M
N	VSS		VSS		DIE0_MC3_DQ15	N
P		DIE0_MC2_DQ12		DIE0_MC3_DQ14		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	DIE1_MC1_DQ09		VSS		VSS	U
V		DIE1_MC1_DQ08		VSS		V
W	VSS		VSS		DIE1_PCIE3_TX15N	W
Y		DIE1_MC1_DQ13		VSS		Y
AA	VSS		VSS		VSS	AA
AB		DIE1_MC1_DQ12		VSS		AB
AC	VSS		VSS		DIE1_PCIE3_TX14P	AC
AD		VSS		VSS		AD
AE	VSS		VSS		DIE1_PCIE3_TX13N	AE
AF		DIE1_MC1_DQS09N		VSS		AF
AG	VSS		DIE1_MC1_DQS09P		VSS	AG
AH		VSS		VSS		AH
AJ	VSS		DIE1_MC1_DQ01		DIE1_PCIE3_TX12P	AJ
AK		DIE1_MC1_DQ05		VSS		AK
AL	DIE1_MC1_DQ04		VSS		DIE1_PCIE3_TX11N	AL
AM		VSS		VSS		AM
AN	VSS		VSS		VSS	AN
AP		VSS		VSS		AP
AR	VSS		VSS		DIE1_PCIE3_TX10P	AR
AT		DIE0_1_DOTESTN		VSS		AT
AU	DIE1_CHIP_CONFIG1		VSS		DIE1_PCIE3_TX9N	AU
AV		DIE1_CHIP_CONFIG0		VSS		AV
AW	DIE1_CHIP_CONFIG2		VSS		VSS	AW
AY		DIE1_PCIE_REFRES		VSS		AY
BA	VSS		VSS		DIE1_PCIE3_TX8P	BA
BB		VSS		VSS		BB
BC	VSS		VSS		DIE1_PCIE3_TX7N	BC
BD		DIE1_2_VDD_PCIE_1V0		VSS		BD
BE	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		VSS	BE
BF		DIE1_2_VDD_PCIE_1V0		VSS		BF
BG	VSS		VSS		DIE1_PCIE3_TX6P	BG
BH		DIE1_2_VDD_PCIE_1V0		VSS		BH
BJ	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE1_PCIE3_TX5N	BJ
BK		DIE1_2_VDD_PCIE_1V0		VSS		BK
BL	VSS		VSS		VSS	BL
BM		DIE1_2_VDD_PCIE_1V0		VSS		BM
BN	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE1_PCIE3_TX4P	BN

BP		DIE1_2_VDD_PCIE_1V0		VSS		BP
BR	VSS		VSS		DIE1_PCIE3_TX3N	BR
BT		DIE1_2_VDD_PCIE_1V0		VSS		BT
BU	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		VSS	BU
BV		DIE1_2_VDD_PCIE_1V0		VSS		BV
BW	VSS		VSS		DIE1_PCIE3_TX2P	BW
BY		DIE1_2_VDD_PCIE_1V0		VSS		BY
CA	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE1_PCIE3_TX1N	CA
CB		DIE1_2_VDD_PCIE_1V0		VSS		CB
CC	VSS		VSS		VSS	CC
CD		DIE1_2_VDD_PCIE_1V0		VSS		CD
CE	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE1_PCIE3_TX0P	CE
CF		DIE1_2_VDD_PCIE_1V0		VSS		CF
CG	VSS		VSS		VSS	CG
CH		VSS		VSS		CH
CJ	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CJ
CK		DIE1_2_VDDN		DIE1_2_VDDN		CK
CL	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CR
CT		DIE1_2_VDDN		DIE1_2_VDDN		CT
CU	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CU
CV		VSS		VSS		CV
CW	VSS		VSS		VSS	CW
CY		DIE1_2_VDD_PCIE_1V0		VSS		CY
DA	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE2_PCIE0_TX0N	DA
DB		DIE1_2_VDD_PCIE_1V0		VSS		DB
DC	VSS		VSS		VSS	DC
DD		DIE1_2_VDD_PCIE_1V0		VSS		DD
DE	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE2_PCIE0_TX1P	DE
DF		DIE1_2_VDD_PCIE_1V0		VSS		DF
DG	VSS		VSS		DIE2_PCIE0_TX2N	DG
DH		DIE1_2_VDD_PCIE_1V0		VSS		DH
DJ	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		VSS	DJ
DK		DIE1_2_VDD_PCIE_1V0		VSS		DK
DL	VSS		VSS		DIE2_PCIE0_TX3P	DL
DM		DIE1_2_VDD_PCIE_1V0		VSS		DM
DN	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE2_PCIE0_TX4N	DN
DP		DIE1_2_VDD_PCIE_1V0		VSS		DP
DR	VSS		VSS		VSS	DR
DT		DIE1_2_VDD_PCIE_1V0		VSS		DT
DU	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		DIE2_PCIE0_TX5P	DU
DV		DIE1_2_VDD_PCIE_1V0		VSS		DV
DW	VSS		VSS		DIE2_PCIE0_TX6N	DW
DY		DIE1_2_VDD_PCIE_1V0		VSS		DY
EA	DIE1_2_VDD_PCIE_1V0		DIE1_2_VDD_PCIE_1V0		VSS	EA
EB		DIE1_2_VDD_PCIE_1V0		VSS		EB
EC	VSS		VSS		DIE2_PCIE0_TX7P	EC
ED		VSS		VSS		ED
EE	VSS		VSS		DIE2_PCIE0_TX8N	EE
EF		DIE2_AV5_MDATA		VSS		EF
EG	DIE2_I2C0_SCL		VSS		VSS	EG
EH		DIE2_AV5_SDATA		VSS		EH

EJ	DIE2_I2CO_SDA		VSS		DIE2_PCIE0_TX9P	EJ
EK		DIE2_AV5_CLK		VSS		EK
EL	VSS		VSS		DIE2_PCIE0_TX10N	EL
EM		VSS		VSS		EM
EN	VSS		VSS		VSS	EN
EP		VSS		VSS		EP
ER	DIE3_MC1_DQ59		VSS		DIE2_PCIE0_TX11P	ER
ET		DIE3_MC1_DQ62		VSS		ET
EU	VSS		DIE3_MC1_DQ63		DIE2_PCIE0_TX12N	EU
EV		VSS		VSS		EV
EW	VSS		DIE3_MC1_DQS07P		VSS	EW
EY		DIE3_MC1_DQS07N		VSS		EY
FA	VSS		VSS		DIE2_PCIE0_TX13P	FA
FB		VSS		VSS		FB
FC	VSS		VSS		DIE2_PCIE0_TX14N	FC
FD		DIE3_MC1_DQ54		VSS		FD
FE	DIE3_MC1_DQ55		VSS		VSS	FE
FF		DIE3_MC1_DQ51		VSS		FF
FG	VSS		VSS		DIE2_PCIE0_TX15P	FG
FH		DIE3_MC1_DQ50		VSS		FH
FJ	DIE3_MC1_DQS15N		VSS		VSS	FJ
FK		VSS		VSS		FK
FL	VSS		VSS		VSS	FL
FM		DIE2_MC2_DQ54		DIE2_MC3_DQ52		FM
FN	DIE2_MC2_DQ55		VSS		VSS	FN
FP		DIE2_MC2_DQ51		DIE2_MC3_DQ53		FP
FR	VSS		VSS		VSS	FR
FT		DIE2_MC2_DQ50		DIE2_MC3_DQ48		FT
FU	DIE2_MC2_DQS15N		VSS		DIE2_MC3_DQ49	FU
FV		VSS		VSS		FV
FW	VSS		VSS		VSS	FW
FY		DIE3_MC0_DQ51		DIE3_MC0_DQ56		FY
GA	VSS		VSS		DIE3_MC0_DQ57	GA
GB		DIE3_MC0_DQ55		DIE3_MC0_DQ60		GB
GC	VSS		VSS		VSS	GC
GD		DIE3_MC0_DQ50		DIE3_MC0_DQ61		GD
GE	DIE3_MC0_DQ54		VSS		DIE3_MC0_DQS16P	GE

	20	19	18	17	16	
A		VSS		DIE1_MC0_DQS01P		A
B	DIE1_MC0_DQ21		DIE1_MC0_DQ10		DIE1_MC0_DQS01N	B
C		VSS		VSS		C
D	DIE1_MC0_DQ16		DIE1_MC0_DQ11		DIE1_MC0_DQS10N	D
E		VSS		DIE1_MC0_DQ14		E
F	DIE1_MC0_DQ20		DIE1_MC0_DQ15		DIE1_MC0_DQS10P	F
G		VSS		VSS		G
H	VSS		VSS		VSS	H
J		VSS		DIE0_MC2_DQS10N		J
K	DIE0_MC3_DQ16		DIE0_MC2_DQ10		DIE0_MC2_DQS10P	K
L		VSS		VSS		L
M	DIE0_MC3_DQ21		DIE0_MC2_DQ11		DIE0_MC2_DQS01P	M
N		VSS		DIE0_MC2_DQ15		N
P	DIE0_MC3_DQ20		DIE0_MC2_DQ14		DIE0_MC2_DQS01N	P
R		VSS		VSS		R
T	VSS		VSS		VSS	T
U		VSS		DIE1_MC1_DQS10N		U
V	DIE0_MC2_DQ16		DIE1_MC1_DQ10		DIE1_MC1_DQS10P	V
W		VSS		VSS		W
Y	DIE0_MC2_DQ21		DIE1_MC1_DQ11		DIE1_MC1_DQS01P	Y
AA		VSS		DIE1_MC1_DQ15		AA
AB	DIE0_MC2_DQ20		DIE1_MC1_DQ14		DIE1_MC1_DQS01N	AB
AC		VSS		VSS		AC
AD	VSS		VSS		VSS	AD
AE		VSS		VSS		AE
AF	DIE1_MC1_DQ16		DIE1_MC1_DQ06		DIE1_MC1_DQ07	AF
AG		VSS		VSS		AG
AH	DIE1_MC1_DQ21		DIE1_MC1_DQ02		DIE1_MC1_DQS00P	AH
AJ		VSS		DIE1_MC1_DQS00N		AJ
AK	DIE1_MC1_DQ20		DIE1_MC1_DQ03		DIE1_MC1_DQ00	AK
AL		VSS		VSS		AL
AM	VSS		VSS		VSS	AM
AN		VSS		VSS		AN
AP	VSS		DIE1_VDDN_VSS_SENSE		DIE1_VDDN_SENSE	AP
AR		VSS		VSS		AR
AT	DIE0_1_CHIP_ID1		DIE1_CHIP_ID0		VSS	AT
AU		VSS		DIE1_CHIP_CONFIG3		AU
AV	DIE0_1_CHIP_ID2		DIE1_CHIP_CONFIG6		VSS	AV
AW		VSS		DIE1_CHIP_CONFIG4		AW
AY	DIE0_1_CHIP_ID3		DIE1_CHIP_CONFIG5		VSS	AY
BA		VSS		VSS		BA
BB	VSS		VSS		VSS	BB
BC		DIE1_2_VDDP		VSS		BC
BD	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BD
BE		DIE1_2_VDDP		VSS		BE
BF	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BF
BG		DIE1_2_VDDP		VSS		BG
BH	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BH
BJ		DIE1_2_VDDP		VSS		BJ
BK	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BK
BL		DIE1_2_VDDP		VSS		BL
BM	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BM
BN		DIE1_2_VDDP		VSS		BN

BP	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BP
BR		DIE1_2_VDDP		VSS		BR
BT	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BT
BU		DIE1_2_VDDP		VSS		BU
BV	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	BV
BW		VSS		VSS		BW
BY	DIE1_2_VDDN		VSS		DIE1_2_VDD_PCIE_1V0	BY
CA		DIE1_2_VDDN		VSS		CA
CB	DIE1_2_VDDN		VSS		DIE1_2_VDD_PCIE_1V0	CB
CC		DIE1_2_VDDN		VSS		CC
CD	DIE1_2_VDDN		VSS		DIE1_2_VDD_PCIE_1V0	CD
CE		DIE1_2_VDDN		VSS		CE
CF	DIE1_2_VDDN		VSS		VSS	CF
CG		DIE1_2_VDDN		VSS		CG
CH	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CH
CJ		DIE1_2_VDDN		DIE1_2_VDDN		CJ
CK	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CK
CL		DIE1_2_VDDN		DIE1_2_VDDN		CL
CM	VSS		VSS		VSS	CM
CP	VSS		VSS		VSS	CP
CR		DIE1_2_VDDN		DIE1_2_VDDN		CR
CT	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CT
CU		DIE1_2_VDDN		DIE1_2_VDDN		CU
CV	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CV
CW		DIE1_2_VDDN		VSS		CW
CY	DIE1_2_VDDN		VSS		VSS	CY
DA		DIE1_2_VDDN		VSS		DA
DB	DIE1_2_VDDN		VSS		DIE1_2_VDD_PCIE_1V0	DB
DC		DIE1_2_VDDN		VSS		DC
DD	DIE1_2_VDDN		VSS		DIE1_2_VDD_PCIE_1V0	DD
DE		DIE1_2_VDDN		VSS		DE
DF	DIE1_2_VDDN		VSS		DIE1_2_VDD_PCIE_1V0	DF
DG		VSS		VSS		DG
DH	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DH
DJ		DIE1_2_VDDP		VSS		DJ
DK	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DK
DL		DIE1_2_VDDP		VSS		DL
DM	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DM
DN		DIE1_2_VDDP		VSS		DN
DP	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DP
DR		DIE1_2_VDDP		VSS		DR
DT	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DT
DU		DIE1_2_VDDP		VSS		DU
DV	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DV
DW		DIE1_2_VDDP		VSS		DW
DY	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	DY
EA		DIE1_2_VDDP		VSS		EA
EB	DIE1_2_VDDP		VSS		DIE1_2_VDD_PCIE_1V0	EB
EC		DIE1_2_VDDP		VSS		EC
ED	VSS		VSS		VSS	ED
EE		VSS		VSS		EE
EF	DIE2_GPI014		DIE2_GPI005		VSS	EF
EG		VSS		DIE2_SYSCLK		EG
EH	DIE2_GPI012		DIE2_GPI003		VSS	EH

EJ		VSS		DIE2_GPI002		EJ
EK	DIE2_GPI013		DIE2_GPI004		VSS	EK
EL		VSS		VSS		EL
EM	VSS		VSS		VSS	EM
EN		VSS		VSS		EN
EP	VSS		VSS		VSS	EP
ER		VSS		VSS		ER
ET	DIE3_MC1_DQ46		DIE3_MC1_DQ60		DIE3_MC1_DQ58	ET
EU		VSS		DIE3_MC1_DQS16N		EU
EV	DIE3_MC1_DQ43		DIE3_MC1_DQ61		DIE3_MC1_DQS16P	EV
EW		VSS		VSS		EW
EY	DIE3_MC1_DQ42		DIE3_MC1_DQ56		DIE3_MC1_DQ57	EY
FA		VSS		VSS		FA
FB	VSS		VSS		VSS	FB
FC		VSS		VSS		FC
FD	DIE2_MC2_DQ46		DIE3_MC1_DQ52		DIE3_MC1_DQS06N	FD
FE		VSS		VSS		FE
FF	DIE2_MC2_DQ43		DIE3_MC1_DQ53		DIE3_MC1_DQS06P	FF
FG		VSS		VSS		FG
FH	DIE2_MC2_DQ42		DIE3_MC1_DQ48		DIE3_MC1_DQS15P	FH
FJ		VSS		DIE3_MC1_DQ49		FJ
FK	VSS		VSS		VSS	FK
FL		VSS		VSS		FL
FM	DIE2_MC3_DQ46		DIE2_MC2_DQ52		DIE2_MC2_DQS06N	FM
FN		VSS		VSS		FN
FP	DIE2_MC3_DQ43		DIE2_MC2_DQ53		DIE2_MC2_DQS06P	FP
FR		VSS		VSS		FR
FT	DIE2_MC3_DQ42		DIE2_MC2_DQ48		DIE2_MC2_DQS15P	FT
FU		VSS		DIE2_MC2_DQ49		FU
FV	VSS		VSS		VSS	FV
FW		VSS		VSS		FW
FY	DIE3_MC0_DQ43		DIE3_MC0_DQ48		DIE3_MC0_DQS06P	FY
GA		VSS		DIE3_MC0_DQ49		GA
GB	DIE3_MC0_DQ47		DIE3_MC0_DQ52		DIE3_MC0_DQS06N	GB
GC		VSS		VSS		GC
GD	DIE3_MC0_DQ42		DIE3_MC0_DQ53		DIE3_MC0_DQS15N	GD
GE		VSS		DIE3_MC0_DQS15P		GE

	25	24	23	22	21	
A	VSS		DIE1_MC0_DQS02P		DIE1_MC0_DQ17	A
B		DIE1_MC0_DQ18		DIE1_MC0_DQS02N		B
C	VSS		VSS		VSS	C
D		DIE1_MC0_DQ19		DIE1_MC0_DQS11N		D
E	VSS		DIE1_MC0_DQ22		VSS	E
F		DIE1_MC0_DQ23		DIE1_MC0_DQS11P		F
G	VSS		VSS		VSS	G
H		VSS		VSS		H
J	VSS		DIE0_MC3_DQS11N		DIE0_MC3_DQ17	J
K		DIE0_MC3_DQ18		DIE0_MC3_DQS11P		K
L	VSS		VSS		VSS	L
M		DIE0_MC3_DQ19		DIE0_MC3_DQS02P		M
N	VSS		DIE0_MC3_DQ23		VSS	N
P		DIE0_MC3_DQ22		DIE0_MC3_DQS02N		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	VSS		DIE0_MC2_DQS11N		DIE0_MC2_DQ17	U
V		DIE0_MC2_DQ18		DIE0_MC2_DQS11P		V
W	VSS		VSS		VSS	W
Y		DIE0_MC2_DQ19		DIE0_MC2_DQS02P		Y
AA	VSS		DIE0_MC2_DQ23		VSS	AA
AB		DIE0_MC2_DQ22		DIE0_MC2_DQS02N		AB
AC	VSS		VSS		VSS	AC
AD		VSS		VSS		AD
AE	VSS		DIE1_MC1_DQS11N		DIE1_MC1_DQ17	AE
AF		DIE1_MC1_DQ18		DIE1_MC1_DQS11P		AF
AG	VSS		VSS		VSS	AG
AH		DIE1_MC1_DQ19		DIE1_MC1_DQS02P		AH
AJ	VSS		DIE1_MC1_DQ23		VSS	AJ
AK		DIE1_MC1_DQ22		DIE1_MC1_DQS02N		AK
AL	VSS		VSS		VSS	AL
AM		VSS		VSS		AM
AN	VSS		VSS		VSS	AN
AP		VSS		DIE1_VDD_PHY_DDR_01		AP
AR	VSS		VSS		VSS	AR
AT		DIE1_GPIO05		VSS		AT
AU	VSS		DIE1_GPIO13		DIE1_GPIO14	AU
AV		DIE1_GPIO04		VSS		AV
AW	VSS		DIE1_GPIO12		DIE0_CHIP_ID0	AW
AY		DIE1_GPIO03		VSS		AY
BA	VSS		VSS		VSS	BA
BB		VSS		VSS		BB
BC	VSS		VSS		DIE1_2_VDDP	BC
BD		DIE1_2_VDDN		VSS		BD
BE	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	BE
BF		DIE1_2_VDDN		VSS		BF
BG	VSS		DIE1_2_VDDN		DIE1_2_VDDP	BG
BH		DIE1_2_VDDN		VSS		BH
BJ	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	BJ
BK		VSS		VSS		BK
BL	VSS		VSS		DIE1_2_VDDP	BL
BM		DIE1_2_VDDN		VSS		BM
BN	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	BN

BP		VSS		VSS		BP
BR	VSS		VSS		DIE1_2_VDDP	BR
BT		DIE1_2_VDDN		VSS		BT
BU	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	BU
BV		VSS		VSS		BV
BW	VSS		VSS		VSS	BW
BY		DIE1_2_VDDN		DIE1_2_VDDN		BY
CA	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CA
CB		VSS		DIE1_2_VDDN		CB
CC	VSS		VSS		DIE1_2_VDDN	CC
CD		DIE1_2_VDDN		DIE1_2_VDDN		CD
CE	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CE
CF		VSS		DIE1_2_VDDN		CF
CG	VSS		VSS		DIE1_2_VDDN	CG
CH		DIE1_2_VDDN		DIE1_2_VDDN		CH
CJ	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CJ
CK		VSS		DIE1_2_VDDN		CK
CL	VSS		VSS		DIE1_2_VDDN	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	VSS		VSS		DIE1_2_VDDN	CR
CT		VSS		DIE1_2_VDDN		CT
CU	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CU
CV		DIE1_2_VDDN		DIE1_2_VDDN		CV
CW	VSS		VSS		DIE1_2_VDDN	CW
CY		VSS		DIE1_2_VDDN		CY
DA	DIE1_2_VDDN		DIE1_2_VDDN		VSS	DA
DB		DIE1_2_VDDN		DIE1_2_VDDN		DB
DC	VSS		VSS		DIE1_2_VDDN	DC
DD		VSS		DIE1_2_VDDN		DD
DE	DIE1_2_VDDN		DIE1_2_VDDN		VSS	DE
DF		DIE1_2_VDDN		DIE1_2_VDDN		DF
DG	VSS		VSS		VSS	DG
DH		VSS		VSS		DH
DJ	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	DJ
DK		DIE1_2_VDDN		VSS		DK
DL	VSS		VSS		DIE1_2_VDDP	DL
DM		VSS		VSS		DM
DN	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	DN
DP		DIE1_2_VDDN		VSS		DP
DR	VSS		VSS		DIE1_2_VDDP	DR
DT		VSS		VSS		DT
DU	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	DU
DV		DIE1_2_VDDN		VSS		DV
DW	VSS		DIE1_2_VDDN		DIE1_2_VDDP	DW
DY		DIE1_2_VDDN		VSS		DY
EA	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDP	EA
EB		DIE1_2_VDDN		VSS		EB
EC	VSS		VSS		DIE1_2_VDDP	EC
ED		VSS		VSS		ED
EE	VSS		VSS		VSS	EE
EF		DIE3_2_CHIP_ID1		VSS		EF
EG	VSS		DIE2_CHIP_ID0		DIE3_CHIP_ID0	EG
EH		DIE3_2_NMIN		VSS		EH

EJ	VSS		DIE3_2_CHIP_ID2		DIE3_2_CHIP_ID3	EJ
EK		DIE2_PCIE_REFRES		VSS		EK
EL	VSS		VSS		VSS	EL
EM		VSS		DIE2_VDD_PHY_DDR_01		EM
EN	VSS		VSS		VSS	EN
EP		VSS		VSS		EP
ER	VSS		VSS		VSS	ER
ET		DIE3_MC1_DQ44		DIE3_MC1_DQS05N		ET
EU	VSS		VSS		DIE3_MC1_DQ47	EU
EV		DIE3_MC1_DQ45		DIE3_MC1_DQS05P		EV
EW	VSS		VSS		VSS	EW
EY		DIE3_MC1_DQ40		DIE3_MC1_DQS14P		EY
FA	VSS		DIE3_MC1_DQ41		DIE3_MC1_DQS14N	FA
FB		VSS		VSS		FB
FC	VSS		VSS		VSS	FC
FD		DIE2_MC2_DQ44		DIE2_MC2_DQS05N		FD
FE	VSS		VSS		DIE2_MC2_DQ47	FE
FF		DIE2_MC2_DQ45		DIE2_MC2_DQS05P		FF
FG	VSS		VSS		VSS	FG
FH		DIE2_MC2_DQ40		DIE2_MC2_DQS14P		FH
FJ	VSS		DIE2_MC2_DQ41		DIE2_MC2_DQS14N	FJ
FK		VSS		VSS		FK
FL	VSS		VSS		VSS	FL
FM		DIE2_MC3_DQ44		DIE2_MC3_DQS05N		FM
FN	VSS		VSS		DIE2_MC3_DQ47	FN
FP		DIE2_MC3_DQ45		DIE2_MC3_DQS05P		FP
FR	VSS		VSS		VSS	FR
FT		DIE2_MC3_DQ40		DIE2_MC3_DQS14P		FT
FU	VSS		DIE2_MC3_DQ41		DIE2_MC3_DQS14N	FU
FV		VSS		VSS		FV
FW	VSS		VSS		VSS	FW
FY		DIE3_MCO_DQ40		DIE3_MCO_DQS05P		FY
GA	VSS		DIE3_MCO_DQ41		VSS	GA
GB		DIE3_MCO_DQ44		DIE3_MCO_DQS05N		GB
GC	VSS		VSS		VSS	GC
GD		DIE3_MCO_DQ45		DIE3_MCO_DQS14N		GD
GE	VSS		DIE3_MCO_DQS14P		DIE3_MCO_DQ46	GE

	30	29	28	27	26	
A		DIE1_MC0_DQS03P		DIE1_MC0_DQ25		A
B	DIE1_MC0_DQ26		DIE1_MC0_DQS03N		DIE1_MC0_DQ29	B
C		VSS		VSS		C
D	DIE1_MC0_DQ27		DIE1_MC0_DQS12N		DIE1_MC0_DQ24	D
E		DIE1_MC0_DQ30		VSS		E
F	DIE1_MC0_DQ31		DIE1_MC0_DQS12P		DIE1_MC0_DQ28	F
G		VSS		VSS		G
H	VSS		VSS		VSS	H
J		DIE0_MC3_DQS12N		DIE0_MC3_DQ25		J
K	DIE0_MC3_DQ26		DIE0_MC3_DQS12P		DIE0_MC3_DQ24	K
L		VSS		VSS		L
M	DIE0_MC3_DQ27		DIE0_MC3_DQS03P		DIE0_MC3_DQ29	M
N		DIE0_MC3_DQ31		VSS		N
P	DIE0_MC3_DQ30		DIE0_MC3_DQS03N		DIE0_MC3_DQ28	P
R		VSS		VSS		R
T	VSS		VSS		VSS	T
U		DIE0_MC2_DQS12N		DIE0_MC2_DQ25		U
V	DIE0_MC2_DQ26		DIE0_MC2_DQS12P		DIE0_MC2_DQ24	V
W		VSS		VSS		W
Y	DIE0_MC2_DQ27		DIE0_MC2_DQS03P		DIE0_MC2_DQ29	Y
AA		DIE0_MC2_DQ31		VSS		AA
AB	DIE0_MC2_DQ30		DIE0_MC2_DQS03N		DIE0_MC2_DQ28	AB
AC		VSS		VSS		AC
AD	VSS		VSS		VSS	AD
AE		DIE1_MC1_DQS12N		DIE1_MC1_DQ25		AE
AF	DIE1_MC1_DQ26		DIE1_MC1_DQS12P		DIE1_MC1_DQ24	AF
AG		VSS		VSS		AG
AH	DIE1_MC1_DQ27		DIE1_MC1_DQS03P		DIE1_MC1_DQ29	AH
AJ		DIE1_MC1_DQ31		VSS		AJ
AK	DIE1_MC1_DQ30		DIE1_MC1_DQS03N		DIE1_MC1_DQ28	AK
AL		VSS		VSS		AL
AM	VSS		VSS		VSS	AM
AN		VSS		VSS		AN
AP	DIE1_VDD_PHY_DDR_01		VSS		DIE1_VDD_PHY_DDR_01	AP
AR		VSS		VSS		AR
AT	DIE1_TDI		VSS		DIE1_I2C1_SCL	AT
AU		DIE0_1_TCK		DIE1_I2C0_SDA		AU
AV	DIE0_1_TESTCLK		VSS		DIE1_I2C1_SDA	AV
AW		DIE0_1_NMIN		DIE1_I2C0_SCL		AW
AY	DIE0_1_TSELO		VSS		DIE1_GPI002	AY
BA		VSS		VSS		BA
BB	VSS		VSS		VSS	BB
BC		VSS		VSS		BC
BD	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BD
BE		DIE1_2_VDDN		VSS		BE
BF	VSS		DIE1_2_VDDN		DIE1_2_VDDN	BF
BG		VSS		DIE1_2_VDDN		BG
BH	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BH
BJ		DIE1_2_VDDN		VSS		BJ
BK	VSS		DIE1_2_VDDN		DIE1_2_VDDN	BK
BL		VSS		DIE1_2_VDDN		BL
BM	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BM
BN		DIE1_2_VDDN		VSS		BN

BP	VSS		DIE1_2_VDDN		DIE1_2_VDDN	BP
BR		VSS		DIE1_2_VDDN		BR
BT	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BT
BU		DIE1_2_VDDN		VSS		BU
BV	VSS		DIE1_2_VDDN		DIE1_2_VDDN	BV
BW		VSS		DIE1_2_VDDN		BW
BY	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BY
CA		DIE1_2_VDDN		VSS		CA
CB	VSS		DIE1_2_VDDN		DIE1_2_VDDN	CB
CC		VSS		DIE1_2_VDDN		CC
CD	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CD
CE		DIE1_2_VDDN		VSS		CE
CF	VSS		DIE1_2_VDDN		DIE1_2_VDDN	CF
CG		VSS		DIE1_2_VDDN		CG
CH	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CH
CJ		DIE1_2_VDDN		VSS		CJ
CK	VSS		DIE1_2_VDDN		DIE1_2_VDDN	CK
CL		VSS		DIE1_2_VDDN		CL
CM	VSS		VSS		VSS	CM
CP	VSS		VSS		VSS	CP
CR		VSS		DIE1_2_VDDN		CR
CT	VSS		DIE1_2_VDDN		DIE1_2_VDDN	CT
CU		DIE1_2_VDDN		VSS		CU
CV	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	CV
CW		VSS		DIE1_2_VDDN		CW
CY	VSS		DIE1_2_VDDN		DIE1_2_VDDN	CY
DA		DIE1_2_VDDN		VSS		DA
DB	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DB
DC		VSS		DIE1_2_VDDN		DC
DD	VSS		DIE1_2_VDDN		DIE1_2_VDDN	DD
DE		DIE1_2_VDDN		VSS		DE
DF	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DF
DG		VSS		DIE1_2_VDDN		DG
DH	VSS		DIE1_2_VDDN		DIE1_2_VDDN	DH
DJ		DIE1_2_VDDN		VSS		DJ
DK	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DK
DL		VSS		DIE1_2_VDDN		DL
DM	VSS		DIE1_2_VDDN		DIE1_2_VDDN	DM
DN		DIE1_2_VDDN		VSS		DN
DP	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DP
DR		VSS		DIE1_2_VDDN		DR
DT	VSS		DIE1_2_VDDN		DIE1_2_VDDN	DT
DU		DIE1_2_VDDN		VSS		DU
DV	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DV
DW		VSS		DIE1_2_VDDN		DW
DY	VSS		DIE1_2_VDDN		DIE1_2_VDDN	DY
EA		DIE1_2_VDDN		VSS		EA
EB	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	EB
EC		VSS		VSS		EC
ED	VSS		VSS		VSS	ED
EE		VSS		VSS		EE
EF	DIE2_SPI_SDI		VSS		DIE2_CHIP_CONFIG1	EF
EG		DIE2_CHIP_CONFIG2		DIE2_CHIP_CONFIG4		EG
EH	DIE2_SPI_SCK		VSS		DIE2_CHIP_CONFIG0	EH

EJ		DIE2_CHIP_CONFIG5		DIE2_CHIP_CONFIG6		EJ
EK	DIE2_SPI_SDO		VSS		DIE2_CHIP_CONFIG3	EK
EL		VSS		VSS		EL
EM	DIE2_VDD_PHY_DDR_01		VSS		DIE2_VDD_PHY_DDR_01	EM
EN		VSS		VSS		EN
EP	VSS		VSS		VSS	EP
ER		VSS		VSS		ER
ET	DIE3_MC1_DQ36		DIE3_MC1_DQS04N		DIE3_MC1_DQ38	ET
EU		VSS		DIE3_MC1_DQ39		EU
EV	DIE3_MC1_DQ37		DIE3_MC1_DQS04P		DIE3_MC1_DQ35	EV
EW		VSS		VSS		EW
EY	DIE3_MC1_DQ32		DIE3_MC1_DQS13P		DIE3_MC1_DQ34	EY
FA		DIE3_MC1_DQ33		DIE3_MC1_DQS13N		FA
FB	VSS		VSS		VSS	FB
FC		VSS		VSS		FC
FD	DIE2_MC2_DQ36		DIE2_MC2_DQS04N		DIE2_MC2_DQ38	FD
FE		VSS		DIE2_MC2_DQ39		FE
FF	DIE2_MC2_DQ37		DIE2_MC2_DQS04P		DIE2_MC2_DQ35	FF
FG		VSS		VSS		FG
FH	DIE2_MC2_DQ32		DIE2_MC2_DQS13P		DIE2_MC2_DQ34	FH
FJ		DIE2_MC2_DQ33		DIE2_MC2_DQS13N		FJ
FK	VSS		VSS		VSS	FK
FL		VSS		VSS		FL
FM	DIE2_MC3_DQ36		DIE2_MC3_DQS04N		DIE2_MC3_DQ38	FM
FN		VSS		DIE2_MC3_DQ39		FN
FP	DIE2_MC3_DQ37		DIE2_MC3_DQS04P		DIE2_MC3_DQ35	FP
FR		VSS		VSS		FR
FT	DIE2_MC3_DQ32		DIE2_MC3_DQS13P		DIE2_MC3_DQ34	FT
FU		DIE2_MC3_DQ33		DIE2_MC3_DQS13N		FU
FV	VSS		VSS		VSS	FV
FW		VSS		VSS		FW
FY	DIE3_MC0_DQ32		DIE3_MC0_DQS04P		DIE3_MC0_DQ35	FY
GA		DIE3_MC0_DQ33		VSS		GA
GB	DIE3_MC0_DQ36		DIE3_MC0_DQS04N		DIE3_MC0_DQ39	GB
GC		VSS		VSS		GC
GD	DIE3_MC0_DQ37		DIE3_MC0_DQS13N		DIE3_MC0_DQ34	GD
GE		DIE3_MC0_DQS13P		DIE3_MC0_DQ38		GE

	35	34	33	32	31	
A	DIE1_MCO_DQS08P		DIE1_MCO_CB1		VSS	A
B		DIE1_MCO_DQS08N		DIE1_MCO_CB5		B
C	VSS		VSS		VSS	C
D		DIE1_MCO_DQS17N		DIE1_MCO_CB0		D
E	DIE1_MCO_CB6		VSS		VSS	E
F		DIE1_MCO_DQS17P		DIE1_MCO_CB4		F
G	VSS		VSS		VSS	G
H		VSS		VSS		H
J	DIE0_MC3_DQS17N		DIE0_MC3_CB1		VSS	J
K		DIE0_MC3_DQS17P		DIE0_MC3_CB0		K
L	VSS		VSS		VSS	L
M		DIE0_MC3_DQS08P		DIE0_MC3_CB5		M
N	DIE0_MC3_CB7		VSS		VSS	N
P		DIE0_MC3_DQS08N		DIE0_MC3_CB4		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	DIE0_MC2_DQS17N		DIE0_MC2_CB1		VSS	U
V		DIE0_MC2_DQS17P		DIE0_MC2_CB0		V
W	VSS		VSS		VSS	W
Y		DIE0_MC2_DQS08P		DIE0_MC2_CB5		Y
AA	DIE0_MC2_CB7		VSS		VSS	AA
AB		DIE0_MC2_DQS08N		DIE0_MC2_CB4		AB
AC	VSS		VSS		VSS	AC
AD		VSS		VSS		AD
AE	DIE1_MC1_DQS17N		DIE1_MC1_CB1		VSS	AE
AF		DIE1_MC1_DQS17P		DIE1_MC1_CB0		AF
AG	VSS		VSS		VSS	AG
AH		DIE1_MC1_DQS08P		DIE1_MC1_CB5		AH
AJ	DIE1_MC1_CB7		VSS		VSS	AJ
AK		DIE1_MC1_DQS08N		DIE1_MC1_CB4		AK
AL	VSS		VSS		VSS	AL
AM		VSS		VSS		AM
AN	VSS		VSS		VSS	AN
AP		DIE1_VDD_PHY_DDR_01		VSS		AP
AR	VSS		VSS		VSS	AR
AT		VSS		DIE1_SPI_SCK		AT
AU	DIE0_TDI		DIE0_TDO		VSS	AU
AV		VSS		DIE0_1_TMS		AV
AW	DIE0_1_TRSTN		DIE0_1_TSEL1		VSS	AW
AY		VSS		DIE1_TDO		AY
BA	VSS		VSS		VSS	BA
BB		VSS		VSS		BB
BC	VSS		VSS		VSS	BC
BD		DIE1_2_VDDN		DIE1_2_VDDN		BD
BE	DIE1_2_VDDN		VSS		DIE1_2_VDDN	BE
BF		DIE1_2_VDDN		DIE1_2_VDDN		BF
BG	VSS		DIE1_2_VDDN		VSS	BG
BH		DIE1_2_VDDN		DIE1_2_VDDN		BH
BJ	DIE1_2_VDDN		VSS		DIE1_2_VDDN	BJ
BK		DIE1_2_VDDN		DIE1_2_VDDN		BK
BL	VSS		DIE1_2_VDDN		VSS	BL
BM		DIE1_2_VDDN		DIE1_2_VDDN		BM
BN	DIE1_2_VDDN		VSS		DIE1_2_VDDN	BN

BP		DIE1_2_VDDN		DIE1_2_VDDN		BP
BR	VSS		DIE1_2_VDDN		VSS	BR
BT		DIE1_2_VDDN		DIE1_2_VDDN		BT
BU	DIE1_2_VDDN		VSS		DIE1_2_VDDN	BU
BV		DIE1_2_VDDN		DIE1_2_VDDN		BV
BW	VSS		DIE1_2_VDDN		VSS	BW
BY		DIE1_2_VDDN		DIE1_2_VDDN		BY
CA	DIE1_2_VDDN		VSS		DIE1_2_VDDN	CA
CB		DIE1_2_VDDN		DIE1_2_VDDN		CB
CC	VSS		DIE1_2_VDDN		VSS	CC
CD		DIE1_2_VDDN		DIE1_2_VDDN		CD
CE	DIE1_2_VDDN		VSS		DIE1_2_VDDN	CE
CF		DIE1_2_VDDN		DIE1_2_VDDN		CF
CG	VSS		DIE1_2_VDDN		VSS	CG
CH		DIE1_2_VDDN		DIE1_2_VDDN		CH
CJ	DIE1_2_VDDN		VSS		DIE1_2_VDDN	CJ
CK		DIE1_2_VDDN		DIE1_2_VDDN		CK
CL	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	DIE1_2_VDDN		DIE1_2_VDDN		VSS	CR
CT		DIE1_2_VDDN		DIE1_2_VDDN		CT
CU	DIE1_2_VDDN		VSS		DIE1_2_VDDN	CU
CV		DIE1_2_VDDN		DIE1_2_VDDN		CV
CW	VSS		DIE1_2_VDDN		VSS	CW
CY		DIE1_2_VDDN		DIE1_2_VDDN		CY
DA	DIE1_2_VDDN		VSS		DIE1_2_VDDN	DA
DB		DIE1_2_VDDN		DIE1_2_VDDN		DB
DC	VSS		DIE1_2_VDDN		VSS	DC
DD		DIE1_2_VDDN		DIE1_2_VDDN		DD
DE	DIE1_2_VDDN		VSS		DIE1_2_VDDN	DE
DF		DIE1_2_VDDN		DIE1_2_VDDN		DF
DG	VSS		DIE1_2_VDDN		VSS	DG
DH		DIE1_2_VDDN		DIE1_2_VDDN		DH
DJ	DIE1_2_VDDN		VSS		DIE1_2_VDDN	DJ
DK		DIE1_2_VDDN		DIE1_2_VDDN		DK
DL	VSS		DIE1_2_VDDN		VSS	DL
DM		DIE1_2_VDDN		DIE1_2_VDDN		DM
DN	DIE1_2_VDDN		VSS		DIE1_2_VDDN	DN
DP		DIE1_2_VDDN		DIE1_2_VDDN		DP
DR	VSS		DIE1_2_VDDN		VSS	DR
DT		DIE1_2_VDDN		DIE1_2_VDDN		DT
DU	DIE1_2_VDDN		VSS		DIE1_2_VDDN	DU
DV		DIE1_2_VDDN		DIE1_2_VDDN		DV
DW	VSS		DIE1_2_VDDN		VSS	DW
DY		DIE1_2_VDDN		DIE1_2_VDDN		DY
EA	DIE1_2_VDDN		VSS		DIE1_2_VDDN	EA
EB		DIE1_2_VDDN		DIE1_2_VDDN		EB
EC	VSS		VSS		VSS	EC
ED		VSS		VSS		ED
EE	VSS		VSS		VSS	EE
EF		VSS		DIE2_SPI_HOLDN		EF
EG	DIE2_UART0_TXD		DIE3_ICCC_ENO		VSS	EG
EH		VSS		DIE2_SPI_WPN		EH

EJ	DIE2_UART0_RXD		DIE3_2_ICCC_EN1		VSS	EJ
EK		VSS		DIE2_SPI_CSN		EK
EL	VSS		VSS		VSS	EL
EM		DIE2_VDD_PHY_DDR_01		VSS		EM
EN	VSS		VSS		VSS	EN
EP		VSS		VSS		EP
ER	VDDIO_DDR_01		VDDIO_DDR_01		VSS	ER
ET		VDDIO_DDR_01		VDDIO_DDR_01		ET
EU	DIE3_MC1_SCSN1		DIE3_MC1_SCSN2		VSS	EU
EV		DIE3_MC1_ODT1		DIE3_MC1_REXT		EV
EW	VDDIO_DDR_01		VDDIO_DDR_01		VSS	EW
EY		DIE3_MC1_A17		DIE3_MC1_SCSN3		EY
FA	DIE3_MC1_A13		DIE3_MC1_CID2		VSS	FA
FB		VSS		VSS		FB
FC	VDDIO_DDR_01		VDDIO_DDR_01		VSS	FC
FD		VDDIO_DDR_01		VDDIO_DDR_01		FD
FE	DIE2_MC2_SCSN1		DIE2_MC2_SCSN2		VSS	FE
FF		DIE2_MC2_ODT1		DIE2_MC2_REXT		FF
FG	VDDIO_DDR_01		VDDIO_DDR_01		VSS	FG
FH		DIE2_MC2_A17		DIE2_MC2_SCSN3		FH
FJ	DIE2_MC2_A13		DIE2_MC2_CID2		VSS	FJ
FK		VSS		VSS		FK
FL	VDDIO_DDR_01		VDDIO_DDR_01		VSS	FL
FM		VDDIO_DDR_01		VDDIO_DDR_01		FM
FN	DIE2_MC3_SCSN1		DIE2_MC3_SCSN2		VSS	FN
FP		DIE2_MC3_ODT1		DIE2_MC3_REXT		FP
FR	VDDIO_DDR_01		VDDIO_DDR_01		VSS	FR
FT		DIE2_MC3_A17		DIE2_MC3_SCSN3		FT
FU	DIE2_MC3_A13		DIE2_MC3_CID2		VSS	FU
FV		VSS		VSS		FV
FW	VDDIO_DDR_01		VDDIO_DDR_01		VSS	FW
FY		VDDIO_DDR_01		VDDIO_DDR_01		FY
GA	DIE3_MCO_A13		DIE3_MCO_CID2		VSS	GA
GB		DIE3_MCO_ODT1		DIE3_MCO_REXT		GB
GC	VDDIO_DDR_01		VDDIO_DDR_01		VSS	GC
GD		DIE3_MCO_A17		DIE3_MCO_SCSN3		GD
GE	DIE3_MCO_SCSN1		DIE3_MCO_SCSN2		VSS	GE

	40	39	38	37	36	
A		DIE1_MCO_BG0		VSS		A
B	DIE1_MCO_BG1		DIE1_MCO_CKE1		DIE1_MCO_CB2	B
C		VDDIO_DDR_23		VSS		C
D	DIE1_MCO_ALERTN		DIE1_MCO_CKE0		DIE1_MCO_CB7	D
E		DIE1_MCO_ACTN		VSS		E
F	VDDIO_DDR_23		DIE1_MCO_RESETN		DIE1_MCO_CB3	F
G		VDDIO_DDR_23		VSS		G
H	VSS		VSS		VSS	H
J		DIE0_MC3_CKE0		VSS		J
K	DIE0_MC3_BG0		DIE0_MC3_CKE1		DIE0_MC3_CB2	K
L		VDDIO_DDR_23		VSS		L
M	DIE0_MC3_BG1		DIE0_MC3_RESETN		DIE0_MC3_CB3	M
N		DIE0_MC3_ACTN		VSS		N
P	VDDIO_DDR_23		VDDIO_DDR_23		DIE0_MC3_CB6	P
R		VDDIO_DDR_23		VSS		R
T	VSS		VSS		VSS	T
U		DIE0_MC2_CKE0		VSS		U
V	DIE0_MC2_BG1		DIE0_MC2_CKE1		DIE0_MC2_CB2	V
W		VDDIO_DDR_23		VSS		W
Y	DIE0_MC2_BG0		DIE0_MC2_RESETN		DIE0_MC2_CB3	Y
AA		DIE0_MC2_ACTN		VSS		AA
AB	VDDIO_DDR_23		VDDIO_DDR_23		DIE0_MC2_CB6	AB
AC		VDDIO_DDR_23		VSS		AC
AD	VSS		VSS		VSS	AD
AE		DIE1_MC1_CKE0		VSS		AE
AF	DIE1_MC1_BG1		DIE1_MC1_CKE1		DIE1_MC1_CB2	AF
AG		VDDIO_DDR_23		VSS		AG
AH	DIE1_MC1_BG0		DIE1_MC1_RESETN		DIE1_MC1_CB3	AH
AJ		DIE1_MC1_ACTN		VSS		AJ
AK	VDDIO_DDR_23		VDDIO_DDR_23		DIE1_MC1_CB6	AK
AL		VDDIO_DDR_23		VSS		AL
AM	VSS		VSS		VSS	AM
AN		VSS		VSS		AN
AP	VSS		DIE1_VDD_PHY_DDR_01		VSS	AP
AR		VSS		VSS		AR
AT	VSS		DIE1_UART0_RXD		DIE1_SPI_WPN	AT
AU		DIE1_SPI_SDI		VSS		AU
AV	VSS		DIE1_UART0_TXD		DIE1_SPI_CSN	AV
AW		DIE0_1_ICCC_EN0		VSS		AW
AY	VSS		DIE1_SPI_HOLDN		DIE1_SPI_SDO	AY
BA		VSS		VSS		BA
BB	VDDIO_1V8		VSS		VSS	BB
BC		VSS		VSS		BC
BD	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BD
BE		VSS		DIE1_2_VDDN		BE
BF	DIE1_2_VDDN		DIE1_2_VDDN		VSS	BF
BG		DIE1_2_VDDN		VSS		BG
BH	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BH
BJ		VSS		DIE1_2_VDDN		BJ
BK	DIE1_2_VDDN		DIE1_2_VDDN		VSS	BK
BL		DIE1_2_VDDN		VSS		BL
BM	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	BM
BN		VSS		DIE1_2_VDDN		BN

BP	DIE1_2_VDDN		DIE1_2_VDDN		VSS	BP
BR		DIE1_2_VDDN		VSS		BR
BT			DIE1_2_VDDN		DIE1_2_VDDN	BT
BU				DIE1_2_VDDN		BU
BV			DIE1_2_VDDN		VSS	BV
BW				VSS		BW
BY			DIE1_2_VDDN		DIE1_2_VDDN	BY
CA				DIE1_2_VDDN		CA
CB			DIE1_2_VDDN		DIE1_2_VDDN	CB
CC				VSS		CC
CD			DIE1_2_VDDN		DIE1_2_VDDN	CD
CE				DIE1_2_VDDN		CE
CF			DIE1_2_VDDN		DIE1_2_VDDN	CF
CG				VSS		CG
CH			DIE1_2_VDDN		DIE1_2_VDDN	CH
CJ				DIE1_2_VDDN		CJ
CK			VSS		DIE1_2_VDDN	CK
CL				VSS		CL
CM			VSS		VSS	CM
CP			VSS		VSS	CP
CR				VSS		CR
CT			VSS		DIE1_2_VDDN	CT
CU				DIE1_2_VDDN		CU
CV			DIE1_2_VDDN		DIE1_2_VDDN	CV
CW				VSS		CW
CY			DIE1_2_VDDN		DIE1_2_VDDN	CY
DA				DIE1_2_VDDN		DA
DB			DIE1_2_VDDN		DIE1_2_VDDN	DB
DC				VSS		DC
DD			DIE1_2_VDDN		DIE1_2_VDDN	DD
DE				DIE1_2_VDDN		DE
DF			DIE1_2_VDDN		DIE1_2_VDDN	DF
DG				VSS		DG
DH			DIE1_2_VDDN		VSS	DH
DJ				DIE1_2_VDDN		DJ
DK			DIE1_2_VDDN		DIE1_2_VDDN	DK
DL		DIE1_2_VDDN		VSS		DL
DM	DIE1_2_VDDN		DIE1_2_VDDN		VSS	DM
DN		VSS		DIE1_2_VDDN		DN
DP	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DP
DR		DIE1_2_VDDN		VSS		DR
DT	DIE1_2_VDDN		DIE1_2_VDDN		VSS	DT
DU		VSS		DIE1_2_VDDN		DU
DV	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	DV
DW		DIE1_2_VDDN		VSS		DW
DY	DIE1_2_VDDN		DIE1_2_VDDN		VSS	DY
EA		VSS		DIE1_2_VDDN		EA
EB	DIE1_2_VDDN		DIE1_2_VDDN		DIE1_2_VDDN	EB
EC		VSS		VSS		EC
ED	VDDIO_1V8		VSS		VSS	ED
EE		VSS		VSS		EE
EF	VSS		DIE3_2_TCK		DIE3_2_TMS	EF
EG		DIE2_TDO		VSS		EG
EH	VSS		DIE3_2_TESTCLK		DIE2_TDI	EH

EJ		DIE3_2_TSELO		VSS		EJ
EK	VSS		DIE3_TDO		DIE3_TDI	EK
EL		VSS		VSS		EL
EM	VSS		DIE2_VDD_PHY_DDR_01		VSS	EM
EN		VSS		VSS		EN
EP	VSS		VSS		VSS	EP
ER		VDDIO_DDR_01		VDDIO_DDR_01		ER
ET	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	ET
EU		DIE3_MC1_BA1		DIE3_MC1_WEN		EU
EV	DIE3_MC1_A00		DIE3_MC1_RASN		DIE3_MC1_ODTO	EV
EW		VDDIO_DDR_01		VDDIO_DDR_01		EW
EY	DIE3_MC1_PAR		DIE3_MC1_A10		DIE3_MC1_CASN	EY
FA		DIE3_MC1_BA0		DIE3_MC1_SCSNO		FA
FB	VSS		VSS		VSS	FB
FC		VDDIO_DDR_01		VDDIO_DDR_01		FC
FD	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	FD
FE		DIE2_MC2_BA1		DIE2_MC2_WEN		FE
FF	DIE2_MC2_A00		DIE2_MC2_RASN		DIE2_MC2_ODTO	FF
FG		VDDIO_DDR_01		VDDIO_DDR_01		FG
FH	DIE2_MC2_PAR		DIE2_MC2_A10		DIE2_MC2_CASN	FH
FJ		DIE2_MC2_BA0		DIE2_MC2_SCSNO		FJ
FK	VSS		VSS		VSS	FK
FL		VDDIO_DDR_01		VDDIO_DDR_01		FL
FM	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	FM
FN		DIE2_MC3_BA1		DIE2_MC3_WEN		FN
FP	DIE2_MC3_A00		DIE2_MC3_RASN		DIE2_MC3_ODTO	FP
FR		VDDIO_DDR_01		VDDIO_DDR_01		FR
FT	DIE2_MC3_PAR		DIE2_MC3_A10		DIE2_MC3_CASN	FT
FU		DIE2_MC3_BA0		DIE2_MC3_SCSNO		FU
FV	VSS		VSS		VSS	FV
FW		VDDIO_DDR_01		VDDIO_DDR_01		FW
FY	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	FY
GA		DIE3_MCO_BA1		DIE3_MCO_WEN		GA
GB	DIE3_MCO_A00		DIE3_MCO_RASN		DIE3_MCO_ODTO	GB
GC		VDDIO_DDR_01		VDDIO_DDR_01		GC
GD	DIE3_MCO_PAR		DIE3_MCO_A10		DIE3_MCO_CASN	GD
GE		DIE3_MCO_BA0		DIE3_MCO_SCSNO		GE

		44	43	42	41	
A			VSS		DIE1_MCO_A09	A
B		VSS		DIE1_MCO_A11		B
C			VDDIO_DDR_23		VDDIO_DDR_23	C
D		DIE1_MCO_A06		DIE1_MCO_A07		D
E			DIE1_MCO_A05		DIE1_MCO_A12	E
F		DIE1_MCO_A04		DIE1_MCO_A08		F
G			VDDIO_DDR_23		VDDIO_DDR_23	G
H		VSS		VSS		H
J			DIE0_MC3_A07		DIE0_MC3_ALERTN	J
K		DIE0_MC3_A06		DIE0_MC3_A11		K
L			VDDIO_DDR_23		VDDIO_DDR_23	L
M		DIE0_MC3_A05		DIE0_MC3_A09		M
N			DIE0_MC3_A08		DIE0_MC3_A12	N
P		VDDIO_DDR_23		VDDIO_DDR_23		P
R			VDDIO_DDR_23		VDDIO_DDR_23	R
T		VSS		VSS		T
U			DIE0_MC2_A07		DIE0_MC2_ALERTN	U
V		DIE0_MC2_A06		DIE0_MC2_A11		V
W			VDDIO_DDR_23		VDDIO_DDR_23	W
Y		DIE0_MC2_A05		DIE0_MC2_A09		Y
AA			DIE0_MC2_A08		DIE0_MC2_A12	AA
AB		VDDIO_DDR_23		VDDIO_DDR_23		AB
AC			VDDIO_DDR_23		VDDIO_DDR_23	AC
AD		VSS		VSS		AD
AE			DIE1_MC1_A07		DIE1_MC1_ALERTN	AE
AF		DIE1_MC1_A06		DIE1_MC1_A11		AF
AG			VDDIO_DDR_23		VDDIO_DDR_23	AG
AH		DIE1_MC1_A05		DIE1_MC1_A09		AH
AJ			DIE1_MC1_A08		DIE1_MC1_A12	AJ
AK		VDDIO_DDR_23		VDDIO_DDR_23		AK
AL			VDDIO_DDR_23		VDDIO_DDR_23	AL
AM		VSS		VSS		AM
AN			VSS		VSS	AN
AP		DIE1_VDDP_VSS_SENSE		DIE1_VDDP_SENSE		AP
AR			VSS		VSS	AR
AT		DIE0_SE_UARTO_RX		DIE0_UARTO_RXD		AT
AU			VSS		DIE0_SYSCLK	AU
AV		DIE0_SE_UARTO_TX		DIE0_UARTO_TXD		AV
AW			VSS		DIE0_1_ICCC_EN1	AW
AY		DIE0_1_SYSRESETN		DIE1_SYSCLK		AY
BA			VSS		VSS	BA
BB		VDDIO_1V8		VDDIO_1V8		BB
BC			VSS		VSS	BC
BD		VSS		DIE1_2_VDDN		BD
BE			DIE1_2_VDDN		DIE1_2_VDDN	BE
BF		VSS		VSS		BF
BG			VSS		VSS	BG
BH		VSS		DIE1_2_VDDN		BH
BJ			DIE1_2_VDDN		DIE1_2_VDDN	BJ
BK		VSS		VSS		BK
BL			DIE1_2_VDDN		VSS	BL
BM		VSS		DIE1_2_VDDN		BM
BN			VSS		DIE1_2_VDDN	BN

BP		VSS		VSS		BP
BR			VSS		VSS	BR
BT						BT
BU						BU
BV						BV
BW						BW
BY						BY
CA						CA
CB						CB
CC						CC
CD						CD
CE						CE
CF						CF
CG						CG
CH						CH
CJ						CJ
CK						CK
CL						CL
CM						CM
CP						CP
CR						CR
CT						CT
CU						CU
CV						CV
CW						CW
CY						CY
DA						DA
DB						DB
DC						DC
DD						DD
DE						DE
DF						DF
DG						DG
DH						DH
DJ						DJ
DK						DK
DL			VSS		VSS	DL
DM		VSS		VSS		DM
DN			VSS		DIE1_2_VDDN	DN
DP		VSS		DIE1_2_VDDN		DP
DR			DIE1_2_VDDN		VSS	DR
DT		VSS		VSS		DT
DU			DIE1_2_VDDN		DIE1_2_VDDN	DU
DV		VSS		DIE1_2_VDDN		DV
DW			VSS		VSS	DW
DY		VSS		VSS		DY
EA			DIE1_2_VDDN		DIE1_2_VDDN	EA
EB		VSS		DIE1_2_VDDN		EB
EC			VSS		VSS	EC
ED		VDDIO_1V8		VDDIO_1V8		ED
EE			VSS		VSS	EE
EF		DIE3_SPI_SCK		DIE2_I2C1_SCL		EF
EG			VSS		DIE3_2_TRSTN	EG
EH		DIE3_SPI_CSN		DIE2_I2C1_SDA		EH

EJ			VSS		DIE3_2_TSEL1	EJ
EK		DIE3_SPI_SDO		DIE3_SYSCLK		EK
EL			VSS		VSS	EL
EM		VSS		VSS		EM
EN			VSS		VSS	EN
EP		VSS		VSS		EP
ER			VDDIO_DDR_01		VDDIO_DDR_01	ER
ET		VDDIO_DDR_01		VDDIO_DDR_01		ET
EU			DIE3_MC1_A01		DIE3_MC1_CKON	EU
EV		DIE3_MC1_A03		DIE3_MC1_CK0P		EV
EW			VDDIO_DDR_01		VDDIO_DDR_01	EW
EY		DIE3_MC1_A04		DIE3_MC1_CK1P		EY
FA			DIE3_MC1_A02		DIE3_MC1_CK1N	FA
FB		VSS		VSS		FB
FC			VDDIO_DDR_01		VDDIO_DDR_01	FC
FD		VDDIO_DDR_01		VDDIO_DDR_01		FD
FE			DIE2_MC2_A01		DIE2_MC2_CKON	FE
FF		DIE2_MC2_A03		DIE2_MC2_CK0P		FF
FG			VDDIO_DDR_01		VDDIO_DDR_01	FG
FH		DIE2_MC2_A04		DIE2_MC2_CK1P		FH
FJ			DIE2_MC2_A02		DIE2_MC2_CK1N	FJ
FK		VSS		VSS		FK
FL			VDDIO_DDR_01		VDDIO_DDR_01	FL
FM		VDDIO_DDR_01		VDDIO_DDR_01		FM
FN			DIE2_MC3_A01		DIE2_MC3_CKON	FN
FP		DIE2_MC3_A03		DIE2_MC3_CK0P		FP
FR			VDDIO_DDR_01		VDDIO_DDR_01	FR
FT		DIE2_MC3_A04		DIE2_MC3_CK1P		FT
FU			DIE2_MC3_A02		DIE2_MC3_CK1N	FU
FV		VSS		VSS		FV
FW			VDDIO_DDR_01		VDDIO_DDR_01	FW
FY		DIE3_MCO_A03		VDDIO_DDR_01		FY
GA			DIE3_MCO_A01		DIE3_MCO_CKON	GA
GB		DIE3_MCO_A02		DIE3_MCO_CK0P		GB
GC			VDDIO_DDR_01		VDDIO_DDR_01	GC
GD		VSS		DIE3_MCO_CK1P		GD
GE			VSS		DIE3_MCO_CK1N	GE

	50	49	48	47	46	
A		DIE1_MCO_CK1N		VSS		A
B	DIE1_MCO_PAR		DIE1_MCO_CK1P		VSS	B
C		VDDIO_DDR_23		VDDIO_DDR_23		C
D	DIE1_MCO_A00		DIE1_MCO_CK0P		DIE1_MCO_A02	D
E		DIE1_MCO_CK0N		DIE1_MCO_A01		E
F	VDDIO_DDR_23		VDDIO_DDR_23		DIE1_MCO_A03	F
G		VDDIO_DDR_23		VDDIO_DDR_23		G
H	VSS		VSS		VSS	H
J		DIE0_MC3_CK1N		DIE0_MC3_A02		J
K	DIE0_MC3_PAR		DIE0_MC3_CK1P		DIE0_MC3_A04	K
L		VDDIO_DDR_23		VDDIO_DDR_23		L
M	DIE0_MC3_A00		DIE0_MC3_CK0P		DIE0_MC3_A03	M
N		DIE0_MC3_CK0N		DIE0_MC3_A01		N
P	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	P
R		VDDIO_DDR_23		VDDIO_DDR_23		R
T	VSS		VSS		VSS	T
U		DIE0_MC2_CK1N		DIE0_MC2_A02		U
V	DIE0_MC2_PAR		DIE0_MC2_CK1P		DIE0_MC2_A04	V
W		VDDIO_DDR_23		VDDIO_DDR_23		W
Y	DIE0_MC2_A00		DIE0_MC2_CK0P		DIE0_MC2_A03	Y
AA		DIE0_MC2_CK0N		DIE0_MC2_A01		AA
AB	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	AB
AC		VDDIO_DDR_23		VDDIO_DDR_23		AC
AD	VSS		VSS		VSS	AD
AE		DIE1_MC1_CK1N		DIE1_MC1_A02		AE
AF	DIE1_MC1_PAR		DIE1_MC1_CK1P		DIE1_MC1_A04	AF
AG		VDDIO_DDR_23		VDDIO_DDR_23		AG
AH	DIE1_MC1_A00		DIE1_MC1_CK0P		DIE1_MC1_A03	AH
AJ		DIE1_MC1_CK0N		DIE1_MC1_A01		AJ
AK	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	AK
AL		VDDIO_DDR_23		VDDIO_DDR_23		AL
AM	VSS		VSS		VSS	AM
AN		DIE1_VSS_PCIE0_DDRO_SYS_IV2_PLL		DIE0_PCIE0_DDRO_SYS_IV2_PLL		AN
AP	VSS		VSS		VSS	AP
AR		VSS		VSS		AR
AT	DIE0_SE_QSPI_I03		VSS		DIE0_SE_GPI000	AT
AU		DIE0_SE_QSPI_I01		DIE0_SE_GPI003		AU
AV	DIE0_SE_QSPI_CSN		VSS		DIE0_SE_GPI001	AV
AW		DIE0_SE_QSPI_I02		DIE0_SE_QSPI_I00		AW
AY	DIE0_SE_QSPI_CLK		VSS		DIE0_SE_GPI002	AY
BA		VSS		VSS		BA
BB	VDDIO_1V8		VDDIO_1V8		VDDIO_1V8	BB
BC		VSS		VSS		BC
BD	DIE0_3_VDDN		DIE0_3_VDDN		VSS	BD
BE		DIE0_3_VDDN		DIE0_3_VDDN		BE
BF	DIE0_3_VDDN		VSS		VSS	BF
BG		VSS		VSS		BG
BH	DIE0_3_VDDN		DIE0_3_VDDN		VSS	BH
BJ		DIE0_3_VDDN		DIE0_3_VDDN		BJ

BK	DIEO_3_VDDN		VSS		VSS	BK
BL		VSS		DIEO_3_VDDN		BL
BM	DIEO_3_VDDN		DIEO_3_VDDN		VSS	BM
BN		DIEO_3_VDDN		VSS		BN
BP	DIEO_3_VDDN		VSS		VSS	BP
BR		VSS		VSS		BR
BT						BT
BU						BU
BV						BV
BW						BW
BY						BY
CA						CA
CB						CB
CC						CC
CD						CD
CE						CE
CF						CF
CG						CG
CH						CH
CJ						CJ
CK						CK
CL						CL
CM						CM
CP						CP
CR						CR
CT						CT
CU						CU
CV						CV
CW						CW
CY						CY
DA						DA
DB						DB
DC						DC
DD						DD
DE						DE
DF						DF
DG						DG
DH						DH
DJ						DJ
DK						DK
DL		VSS		VSS		DL
DM	DIEO_3_VDDN		VSS		VSS	DM
DN		DIEO_3_VDDN		VSS		DN
DP	DIEO_3_VDDN		DIEO_3_VDDN		VSS	DP
DR		VSS		DIEO_3_VDDN		DR
DT	DIEO_3_VDDN		VSS		VSS	DT
DU		DIEO_3_VDDN		DIEO_3_VDDN		DU
DV	DIEO_3_VDDN		DIEO_3_VDDN		VSS	DV
DW		VSS		VSS		DW
DY	DIEO_3_VDDN		VSS		VSS	DY
EA		DIEO_3_VDDN		DIEO_3_VDDN		EA
EB	DIEO_3_VDDN		DIEO_3_VDDN		VSS	EB
EC		VSS		VSS		EC
ED	VDDIO_1V8		VDDIO_1V8		VDDIO_1V8	ED

EE		VSS		VSS		EE
EF	DIE3_I2C2_SDA		VSS		DIE3_SPI_HOLDN	EF
EG		DIE3_I2C1_SDA		DIE3_I2C0_SDA		EG
EH	DIE3_I2C2_SCL		VSS		DIE3_SPI_WPN	EH
EJ		DIE3_I2C1_SCL		DIE3_I2C0_SCL		EJ
EK	DIE3_CHIP_CON FIG0		VSS		DIE3_SPI_SDI	EK
EL		VSS		VSS		EL
EM	VSS		DIE3_VDDP_SENSE		DIE3_VDDP_VSS_SENSE	EM
EN		DIE2_PCIE1_DDR1_SE_IV2_P LL		DIE2_VSS_PCIE1_DD R1_SE_IV2_PLL		EN
EP	VSS		VSS		VSS	EP
ER		VDDIO_DDR_01		VDDIO_DDR_01		ER
ET	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	ET
EU		DIE3_MC1_A12		DIE3_MC1_A08		EU
EV	DIE3_MC1_BG0		DIE3_MC1_A09		DIE3_MC1_A05	EV
EW		VDDIO_DDR_01		VDDIO_DDR_01		EW
EY	DIE3_MC1_BG1		DIE3_MC1_A11		DIE3_MC1_A06	EY
FA		DIE3_MC1_ALERTN		DIE3_MC1_A07		FA
FB	VSS		VSS		VSS	FB
FC		VDDIO_DDR_01		VDDIO_DDR_01		FC
FD	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	FD
FE		DIE2_MC2_A12		DIE2_MC2_A08		FE
FF	DIE2_MC2_BG0		DIE2_MC2_A09		DIE2_MC2_A05	FF
FG		VDDIO_DDR_01		VDDIO_DDR_01		FG
FH	DIE2_MC2_BG1		DIE2_MC2_A11		DIE2_MC2_A06	FH
FJ		DIE2_MC2_ALERTN		DIE2_MC2_A07		FJ
FK	VSS		VSS		VSS	FK
FL		VDDIO_DDR_01		VDDIO_DDR_01		FL
FM	VDDIO_DDR_01		VDDIO_DDR_01		VDDIO_DDR_01	FM
FN		DIE2_MC3_A12		DIE2_MC3_A08		FN
FP	DIE2_MC3_BG1		DIE2_MC3_A09		DIE2_MC3_A05	FP
FR		VDDIO_DDR_01		VDDIO_DDR_01		FR
FT	DIE2_MC3_BG0		DIE2_MC3_A11		DIE2_MC3_A06	FT
FU		DIE2_MC3_ALERTN		DIE2_MC3_A07		FU
FV	VSS		VSS		VSS	FV
FW		VDDIO_DDR_01		VDDIO_DDR_01		FW
FY	VDDIO_DDR_01		DIE3_MCO_A08		DIE3_MCO_A04	FY
GA		DIE3_MCO_A12		DIE3_MCO_A05		GA
GB	DIE3_MCO_ALERTN		DIE3_MCO_A07		DIE3_MCO_A06	GB
GC		VDDIO_DDR_01		VDDIO_DDR_01		GC
GD	DIE3_MCO_BG1		DIE3_MCO_A11		VSS	GD
GE		DIE3_MCO_A09		VSS		GE

	55	54	53	52	51	
A	DIE1_MCO_SCSN1		DIE1_MCO_SCSNO		DIE1_MCO_BA0	A
B		DIE1_MCO_CASN		DIE1_MCO_A10		B
C	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	C
D		DIE1_MCO_ODTO		DIE1_MCO_RASN		D
E	DIE1_MCO_A13		DIE1_MCO_WEN		DIE1_MCO_BA1	E
F		VDDIO_DDR_23		VDDIO_DDR_23		F
G	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	G
H		VSS		VSS		H
J	DIE0_MC3_A13		DIE0_MC3_SCSNO		DIE0_MC3_BA0	J
K		DIE0_MC3_CASN		DIE0_MC3_A10		K
L	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	L
M		DIE0_MC3_ODTO		DIE0_MC3_RASN		M
N	DIE0_MC3_SCSN1		DIE0_MC3_WEN		DIE0_MC3_BA1	N
P		VDDIO_DDR_23		VDDIO_DDR_23		P
R	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	R
T		VSS		VSS		T
U	DIE0_MC2_A13		DIE0_MC2_SCSNO		DIE0_MC2_BA0	U
V		DIE0_MC2_CASN		DIE0_MC2_A10		V
W	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	W
Y		DIE0_MC2_ODTO		DIE0_MC2_RASN		Y
AA	DIE0_MC2_SCSN1		DIE0_MC2_WEN		DIE0_MC2_BA1	AA
AB		VDDIO_DDR_23		VDDIO_DDR_23		AB
AC	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	AC
AD		VSS		VSS		AD
AE	DIE1_MC1_A13		DIE1_MC1_SCSNO		DIE1_MC1_BA1	AE
AF		DIE1_MC1_CASN		DIE1_MC1_A10		AF
AG	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	AG
AH		DIE1_MC1_ODTO		DIE1_MC1_RASN		AH
AJ	DIE1_MC1_SCSN1		DIE1_MC1_WEN		DIE1_MC1_BA0	AJ
AK		VDDIO_DDR_23		VDDIO_DDR_23		AK
AL	VDDIO_DDR_23		VDDIO_DDR_23		VDDIO_DDR_23	AL
AM		VSS		VSS		AM
AN	DIE0_PCIE0_SYS_1V 2_PLL		DIE1_VSS_PCIE1_SE_1 V2_PLL		DIE1_PCIE1_SE_1V 2_PLL	AN
AP		DIE0_VDD_PHY_DD R_01		VSS		AP
AR	VSS		VSS		VSS	AR
AT		VSS		DIE0_SE_I2C_SDA		AT
AU	DIE0_I2C1_SDA		DIE0_I2C1_SCL		VSS	AU
AV		VSS		DIE0_SE_I2C_SCL		AV
AW	DIE0_CHIP_CONFIG6		DIE0_I2C2_SDA		VSS	AW
AY		VSS		DIE0_I2C2_SCL		AY
BA	VSS		VSS		VSS	BA
BB		VSS		VSS		BB
BC	VSS		VSS		VSS	BC
BD		DIE0_3_VDDN		DIE0_3_VDDN		BD
BE	DIE0_3_VDDN		DIE0_3_VDDN		VSS	BE
BF		VSS		DIE0_3_VDDN		BF
BG	VSS		VSS		DIE0_3_VDDN	BG
BH		DIE0_3_VDDN		DIE0_3_VDDN		BH
BJ	DIE0_3_VDDN		DIE0_3_VDDN		VSS	BJ
BK		VSS		DIE0_3_VDDN		BK
BL	VSS		VSS		DIE0_3_VDDN	BL

BM		DIE0_3_VDDN		DIE0_3_VDDN		BM
BN	DIE0_3_VDDN		DIE0_3_VDDN		VSS	BN
BP		VSS		DIE0_3_VDDN		BP
BR	VSS		VSS		DIE0_3_VDDN	BR
BT		DIE0_3_VDDN		DIE0_3_VDDN		BT
BU	DIE0_3_VDDN		DIE0_3_VDDN			BU
BV		VSS		DIE0_3_VDDN		BV
BW	VSS		VSS			BW
BY		DIE0_3_VDDN		DIE0_3_VDDN		BY
CA	DIE0_3_VDDN		DIE0_3_VDDN			CA
CB		DIE0_3_VDDN		DIE0_3_VDDN		CB
CC	VSS		VSS			CC
CD		DIE0_3_VDDN		DIE0_3_VDDN		CD
CE	DIE0_3_VDDN		DIE0_3_VDDN			CE
CF		DIE0_3_VDDN		DIE0_3_VDDN		CF
CG	VSS		VSS			CG
CH		DIE0_3_VDDN		DIE0_3_VDDN		CH
CJ	DIE0_3_VDDN		DIE0_3_VDDN			CJ
CK		DIE0_3_VDDN		VSS		CK
CL	DIE0_3_VDDN		VSS			CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	DIE0_3_VDDN		VSS			CR
CT		DIE0_3_VDDN		VSS		CT
CU	DIE0_3_VDDN		DIE0_3_VDDN			CU
CV		DIE0_3_VDDN		DIE0_3_VDDN		CV
CW	VSS		VSS			CW
CY		DIE0_3_VDDN		DIE0_3_VDDN		CY
DA	DIE0_3_VDDN		DIE0_3_VDDN			DA
DB		DIE0_3_VDDN		DIE0_3_VDDN		DB
DC	VSS		VSS			DC
DD		DIE0_3_VDDN		DIE0_3_VDDN		DD
DE	DIE0_3_VDDN		DIE0_3_VDDN			DE
DF		DIE0_3_VDDN		DIE0_3_VDDN		DF
DG	VSS		VSS			DG
DH		VSS		DIE0_3_VDDN		DH
DJ	DIE0_3_VDDN		DIE0_3_VDDN			DJ
DK		DIE0_3_VDDN		DIE0_3_VDDN		DK
DL	VSS		VSS		DIE0_3_VDDN	DL
DM		VSS		DIE0_3_VDDN		DM
DN	DIE0_3_VDDN		DIE0_3_VDDN		VSS	DN
DP		DIE0_3_VDDN		DIE0_3_VDDN		DP
DR	VSS		VSS		DIE0_3_VDDN	DR
DT		VSS		DIE0_3_VDDN		DT
DU	DIE0_3_VDDN		DIE0_3_VDDN		VSS	DU
DV		DIE0_3_VDDN		DIE0_3_VDDN		DV
DW	VSS		VSS		DIE0_3_VDDN	DW
DY		VSS		DIE0_3_VDDN		DY
EA	DIE0_3_VDDN		DIE0_3_VDDN		VSS	EA
EB		DIE0_3_VDDN		DIE0_3_VDDN		EB
EC	VSS		VSS		VSS	EC
ED		VSS		VSS		ED
EE	VSS		VSS		VSS	EE
EF		VSS		DIE3_CHIP_CONFIG3		EF

EG	DIE3_GPI002		DIE3_CHIP_CONFIG5		VSS	EG
EH		VSS		DIE3_CHIP_CONFIG2		EH
EJ	DIE3_CHIP_CONFIG6		DIE3_CHIP_CONFIG4		VSS	EJ
EK		VSS		DIE3_CHIP_CONFIG1		EK
EL	VSS		VSS		VSS	EL
EM		DIE3_VDD_PHY_DDR_01		VSS		EM
EN	DIE3_VSS_PCIE1_SYS_IV2_PLL		DIE2_PCIE0_SYS_IV2_PLL		DIE2_VSS_PCIE0_SYS_IV2_PLL	EN
EP		VSS		VSS		EP
ER	VSS		VSS		VDDIO_DDR_01	ER
ET		DIE3_MC1_CB6		VDDIO_DDR_01		ET
EU	DIE3_MC1_CB7		VSS		DIE3_MC1_ACTN	EU
EV		DIE3_MC1_CB3		DIE3_MC1_RESETN		EV
EW	VSS		VSS		VDDIO_DDR_01	EW
EY		DIE3_MC1_CB2		DIE3_MC1_CKE1		EY
FA	DIE3_MC1_DQS17N		VSS		DIE3_MC1_CKE0	FA
FB		VSS		VSS		FB
FC	VSS		VSS		VDDIO_DDR_01	FC
FD		DIE2_MC2_CB6		VDDIO_DDR_01		FD
FE	DIE2_MC2_CB7		VSS		DIE2_MC2_ACTN	FE
FF		DIE2_MC2_CB3		DIE2_MC2_RESETN		FF
FG	VSS		VSS		VDDIO_DDR_01	FG
FH		DIE2_MC2_CB2		DIE2_MC2_CKE1		FH
FJ	DIE2_MC2_DQS17N		VSS		DIE2_MC2_CKE0	FJ
FK		VSS		VSS		FK
FL	VSS		VSS		VDDIO_DDR_01	FL
FM		DIE2_MC3_CB6		VDDIO_DDR_01		FM
FN	DIE2_MC3_CB7		VSS		DIE2_MC3_ACTN	FN
FP		DIE2_MC3_CB3		DIE2_MC3_RESETN		FP
FR	VSS		VSS		VDDIO_DDR_01	FR
FT		DIE2_MC3_CB2		DIE2_MC3_CKE1		FT
FU	DIE2_MC3_DQS17N		VSS		DIE2_MC3_CKE0	FU
FV		VSS		VSS		FV
FW	VSS		VSS		VDDIO_DDR_01	FW
FY		DIE3_MCO_CB3		DIE3_MCO_RESETN		FY
GA	DIE3_MCO_CB6		VSS		DIE3_MCO_ACTN	GA
GB		DIE3_MCO_CB7		DIE3_MCO_CKE0		GB
GC	VSS		VSS		VDDIO_DDR_01	GC
GD		DIE3_MCO_CB2		DIE3_MCO_CKE1		GD
GE	DIE3_MCO_DQS08P		VSS		DIE3_MCO_BG0	GE

	60	59	58	57	56	
A		VSS		DIE1_MCO_SCSN2		A
B	DIE1_MCO_DQ37		DIE1_MCO_SCSN3		DIE1_MCO_A17	B
C		VSS		VDDIO_DDR_23		C
D	DIE1_MCO_DQ36		DIE1_MCO_REXT		DIE1_MCO_ODT1	D
E		VSS		DIE1_MCO_CID2		E
F	DIE1_MCO_DQ32		VDDIO_DDR_23		VDDIO_DDR_23	F
G		VSS		VDDIO_DDR_23		G
H	VSS		VSS		VSS	H
J		VSS		DIE0_MC3_CID2		J
K	DIE0_MC3_DQ32		DIE0_MC3_SCSN3		DIE0_MC3_A17	K
L		VSS		VDDIO_DDR_23		L
M	DIE0_MC3_DQ37		DIE0_MC3_REXT		DIE0_MC3_ODT1	M
N		VSS		DIE0_MC3_SCSN2		N
P	DIE0_MC3_DQ36		VDDIO_DDR_23		VDDIO_DDR_23	P
R		VSS		VDDIO_DDR_23		R
T	VSS		VSS		VSS	T
U		VSS		DIE0_MC2_CID2		U
V	DIE0_MC2_DQ32		DIE0_MC2_SCSN3		DIE0_MC2_A17	V
W		VSS		VDDIO_DDR_23		W
Y	DIE0_MC2_DQ37		DIE0_MC2_REXT		DIE0_MC2_ODT1	Y
AA		VSS		DIE0_MC2_SCSN2		AA
AB	DIE0_MC2_DQ36		VDDIO_DDR_23		VDDIO_DDR_23	AB
AC		VSS		VDDIO_DDR_23		AC
AD	VSS		VSS		VSS	AD
AE		VSS		DIE1_MC1_CID2		AE
AF	DIE1_MC1_DQ32		DIE1_MC1_SCSN3		DIE1_MC1_A17	AF
AG		VSS		VDDIO_DDR_23		AG
AH	DIE1_MC1_DQ37		DIE1_MC1_REXT		DIE1_MC1_ODT1	AH
AJ		VSS		DIE1_MC1_SCSN2		AJ
AK	DIE1_MC1_DQ36		VDDIO_DDR_23		VDDIO_DDR_23	AK
AL		VSS		VDDIO_DDR_23		AL
AM	VSS		VSS		VSS	AM
AN		DIE0_PCIE1_DDR1_S E_1V2_PLL		DIE0_VSS_PCIE0_SYS _1V2_PLL		AN
AP	VSS		DIE0_VDD_PHY_DDR_01		VSS	AP
AR		VSS		VSS		AR
AT	VSS		DIE0_CHIP_CONFIG0		DIE0_CHIP_CONFIG5	AT
AU		DIE0_GPI002		VSS		AU
AV	VSS		DIE0_CHIP_CONFIG1		DIE0_CHIP_CONFIG4	AV
AW		DIE0_GPI003		VSS		AW
AY	VSS		DIE0_CHIP_CONFIG2		DIE0_CHIP_CONFIG3	AY
BA		VSS		VSS		BA
BB	VSS		VSS		VSS	BB
BC		VSS		VSS		BC
BD	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	BD
BE		DIE0_3_VDDN		VSS		BE
BF	VSS		DIE0_3_VDDN		DIE0_3_VDDN	BF
BG		VSS		DIE0_3_VDDN		BG
BH	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	BH
BJ		DIE0_3_VDDN		VSS		BJ
BK	VSS		DIE0_3_VDDN		DIE0_3_VDDN	BK
BL		VSS		DIE0_3_VDDN		BL

BM	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	BM
BN		DIEO_3_VDDN		VSS		BN
BP	VSS		DIEO_3_VDDN		DIEO_3_VDDN	BP
BR		VSS		DIEO_3_VDDN		BR
BT	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	BT
BU		DIEO_3_VDDN		VSS		BU
BV	VSS		DIEO_3_VDDN		DIEO_3_VDDN	BV
BW		VSS		DIEO_3_VDDN		BW
BY	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	BY
CA		DIEO_3_VDDN		VSS		CA
CB	VSS		DIEO_3_VDDN		DIEO_3_VDDN	CB
CC		VSS		DIEO_3_VDDN		CC
CD	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	CD
CE		DIEO_3_VDDN		VSS		CE
CF	VSS		DIEO_3_VDDN		DIEO_3_VDDN	CF
CG		VSS		DIEO_3_VDDN		CG
CH	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	CH
CJ		DIEO_3_VDDN		VSS		CJ
CK	VSS		DIEO_3_VDDN		DIEO_3_VDDN	CK
CL		VSS		DIEO_3_VDDN		CL
CM	VSS		VSS		VSS	CM
CP	VSS		VSS		VSS	CP
CR		VSS		DIEO_3_VDDN		CR
CT	VSS		DIEO_3_VDDN		DIEO_3_VDDN	CT
CU		DIEO_3_VDDN		VSS		CU
CV	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	CV
CW		VSS		DIEO_3_VDDN		CW
CY	VSS		DIEO_3_VDDN		DIEO_3_VDDN	CY
DA		DIEO_3_VDDN		VSS		DA
DB	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	DB
DC		VSS		DIEO_3_VDDN		DC
DD	VSS		DIEO_3_VDDN		DIEO_3_VDDN	DD
DE		DIEO_3_VDDN		VSS		DE
DF	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	DF
DG		VSS		DIEO_3_VDDN		DG
DH	VSS		DIEO_3_VDDN		DIEO_3_VDDN	DH
DJ		DIEO_3_VDDN		VSS		DJ
DK	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	DK
DL		VSS		DIEO_3_VDDN		DL
DM	VSS		DIEO_3_VDDN		DIEO_3_VDDN	DM
DN		DIEO_3_VDDN		VSS		DN
DP	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	DP
DR		VSS		DIEO_3_VDDN		DR
DT	VSS		DIEO_3_VDDN		DIEO_3_VDDN	DT
DU		DIEO_3_VDDN		VSS		DU
DV	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	DV
DW		VSS		DIEO_3_VDDN		DW
DY	VSS		DIEO_3_VDDN		DIEO_3_VDDN	DY
EA		DIEO_3_VDDN		VSS		EA
EB	DIEO_3_VDDN		DIEO_3_VDDN		DIEO_3_VDDN	EB
EC		VSS		VSS		EC
ED	VSS		VSS		VSS	ED
EE		VSS		VSS		EE
EF	VSS		DIE3_GPI012		DIE3_GPI005	EF

EG		DIE3_GPI014		VSS		EG
EH	VSS		DIE3_GPI011		DIE3_GPI004	EH
EJ		DIE3_GPI013		VSS		EJ
EK	VSS		DIE3_GPI010		DIE3_GPI003	EK
EL		VSS		VSS		EL
EM	VSS		DIE3_VDD_PHY_DDR_01		VSS	EM
EN		DIE3_VSS_PCIE0_DDRO_SYS_1V2_PLL		DIE3_PCIE1_SE_1V2_PLL		EN
EP	VSS		VSS		VSS	EP
ER		VSS		VSS		ER
ET	DIE3_MC1_DQ30		DIE3_MC1_CB4		DIE3_MC1_DQS08N	ET
EU		VSS		VSS		EU
EV	DIE3_MC1_DQ27		DIE3_MC1_CB5		DIE3_MC1_DQS08P	EV
EW		VSS		VSS		EW
EY	DIE3_MC1_DQ26		DIE3_MC1_CB0		DIE3_MC1_DQS17P	EY
FA		VSS		DIE3_MC1_CB1		FA
FB	VSS		VSS		VSS	FB
FC		VSS		VSS		FC
FD	DIE2_MC2_DQ30		DIE2_MC2_CB4		DIE2_MC2_DQS08N	FD
FE		VSS		VSS		FE
FF	DIE2_MC2_DQ27		DIE2_MC2_CB5		DIE2_MC2_DQS08P	FF
FG		VSS		VSS		FG
FH	DIE2_MC2_DQ26		DIE2_MC2_CB0		DIE2_MC2_DQS17P	FH
FJ		VSS		DIE2_MC2_CB1		FJ
FK	VSS		VSS		VSS	FK
FL		VSS		VSS		FL
FM	DIE2_MC3_DQ30		DIE2_MC3_CB4		DIE2_MC3_DQS08N	FM
FN		VSS		VSS		FN
FP	DIE2_MC3_DQ27		DIE2_MC3_CB5		DIE2_MC3_DQS08P	FP
FR		VSS		VSS		FR
FT	DIE2_MC3_DQ26		DIE2_MC3_CB0		DIE2_MC3_DQS17P	FT
FU		VSS		DIE2_MC3_CB1		FU
FV	VSS		VSS		VSS	FV
FW		VSS		VSS		FW
FY	DIE3_MC0_DQ31		DIE3_MC0_CB4		DIE3_MC0_DQS17P	FY
GA		VSS		VSS		GA
GB	DIE3_MC0_DQ27		DIE3_MC0_CB0		DIE3_MC0_DQS17N	GB
GC		VSS		VSS		GC
GD	DIE3_MC0_DQ26		DIE3_MC0_CB5		DIE3_MC0_DQS08N	GD
GE		VSS		DIE3_MC0_CB1		GE

	65	64	63	62	61	
A	VSS		DIE1_MC0_DQ38		DIE1_MC0_DQS13P	A
B		DIE1_MC0_DQ34		DIE1_MC0_DQS13N		B
C	VSS		VSS		VSS	C
D		DIE1_MC0_DQ39		DIE1_MC0_DQS04N		D
E	VSS		VSS		DIE1_MC0_DQ33	E
F		DIE1_MC0_DQ35		DIE1_MC0_DQS04P		F
G	VSS		VSS		VSS	G
H		VSS		VSS		H
J	VSS		DIE0_MC3_DQS13N		DIE0_MC3_DQ33	J
K		DIE0_MC3_DQ34		DIE0_MC3_DQS13P		K
L	VSS		VSS		VSS	L
M		DIE0_MC3_DQ35		DIE0_MC3_DQS04P		M
N	VSS		DIE0_MC3_DQ39		VSS	N
P		DIE0_MC3_DQ38		DIE0_MC3_DQS04N		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	VSS		DIE0_MC2_DQS13N		DIE0_MC2_DQ33	U
V		DIE0_MC2_DQ34		DIE0_MC2_DQS13P		V
W	VSS		VSS		VSS	W
Y		DIE0_MC2_DQ35		DIE0_MC2_DQS04P		Y
AA	VSS		DIE0_MC2_DQ39		VSS	AA
AB		DIE0_MC2_DQ38		DIE0_MC2_DQS04N		AB
AC	VSS		VSS		VSS	AC
AD		VSS		VSS		AD
AE	VSS		DIE1_MC1_DQS13N		DIE1_MC1_DQ33	AE
AF		DIE1_MC1_DQ34		DIE1_MC1_DQS13P		AF
AG	VSS		VSS		VSS	AG
AH		DIE1_MC1_DQ35		DIE1_MC1_DQS04P		AH
AJ	VSS		DIE1_MC1_DQ39		VSS	AJ
AK		DIE1_MC1_DQ38		DIE1_MC1_DQS04N		AK
AL	VSS		VSS		VSS	AL
AM		VSS		VSS		AM
AN	VSS		VSS		DIE0_VSS_PCIE1_DDR1_SE_IV2_PLL	AN
AP		VSS		DIE0_VDD_PHY_DDR_01		AP
AR	VSS		VSS		VSS	AR
AT		DIE0_GPIO13		DIE0_GPIO10		AT
AU	DIE0_SPI_SDO		VSS		DIE0_GPIO04	AU
AV		DIE0_GPIO14		DIE0_GPIO11		AV
AW	DIE0_SPI_SDI		VSS		DIE0_GPIO05	AW
AY		DIE0_GPIO15		DIE0_GPIO12		AY
BA	VSS		VSS		VSS	BA
BB		VSS		VSS		BB
BC	VSS		VSS		VSS	BC
BD		DIE0_3_VDDN		DIE0_3_VDDN		BD
BE	DIE0_3_VDDN		VSS		DIE0_3_VDDN	BE
BF		DIE0_3_VDDN		DIE0_3_VDDN		BF
BG	VSS		DIE0_3_VDDN		VSS	BG
BH		DIE0_3_VDDN		DIE0_3_VDDN		BH
BJ	DIE0_3_VDDN		VSS		DIE0_3_VDDN	BJ
BK		DIE0_3_VDDN		DIE0_3_VDDN		BK
BL	VSS		DIE0_3_VDDN		VSS	BL

BM		DIE0_3_VDDN		DIE0_3_VDDN		BM
BN	DIE0_3_VDDN		VSS		DIE0_3_VDDN	BN
BP		DIE0_3_VDDN		DIE0_3_VDDN		BP
BR	VSS		DIE0_3_VDDN		VSS	BR
BT		DIE0_3_VDDN		DIE0_3_VDDN		BT
BU	DIE0_3_VDDN		VSS		DIE0_3_VDDN	BU
BV		DIE0_3_VDDN		DIE0_3_VDDN		BV
BW	VSS		DIE0_3_VDDN		VSS	BW
BY		DIE0_3_VDDN		DIE0_3_VDDN		BY
CA	DIE0_3_VDDN		VSS		DIE0_3_VDDN	CA
CB		DIE0_3_VDDN		DIE0_3_VDDN		CB
CC	VSS		DIE0_3_VDDN		VSS	CC
CD		DIE0_3_VDDN		DIE0_3_VDDN		CD
CE	DIE0_3_VDDN		VSS		DIE0_3_VDDN	CE
CF		DIE0_3_VDDN		DIE0_3_VDDN		CF
CG	VSS		DIE0_3_VDDN		VSS	CG
CH		DIE0_3_VDDN		DIE0_3_VDDN		CH
CJ	DIE0_3_VDDN		VSS		DIE0_3_VDDN	CJ
CK		DIE0_3_VDDN		DIE0_3_VDDN		CK
CL	VSS		DIE0_3_VDDN		VSS	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	VSS		DIE0_3_VDDN		VSS	CR
CT		DIE0_3_VDDN		DIE0_3_VDDN		CT
CU	DIE0_3_VDDN		VSS		DIE0_3_VDDN	CU
CV		DIE0_3_VDDN		DIE0_3_VDDN		CV
CW	VSS		DIE0_3_VDDN		VSS	CW
CY		DIE0_3_VDDN		DIE0_3_VDDN		CY
DA	DIE0_3_VDDN		VSS		DIE0_3_VDDN	DA
DB		DIE0_3_VDDN		DIE0_3_VDDN		DB
DC	VSS		DIE0_3_VDDN		VSS	DC
DD		DIE0_3_VDDN		DIE0_3_VDDN		DD
DE	DIE0_3_VDDN		VSS		DIE0_3_VDDN	DE
DF		DIE0_3_VDDN		DIE0_3_VDDN		DF
DG	VSS		DIE0_3_VDDN		VSS	DG
DH		DIE0_3_VDDN		DIE0_3_VDDN		DH
DJ	DIE0_3_VDDN		VSS		DIE0_3_VDDN	DJ
DK		DIE0_3_VDDN		DIE0_3_VDDN		DK
DL	VSS		DIE0_3_VDDN		VSS	DL
DM		DIE0_3_VDDN		DIE0_3_VDDN		DM
DN	DIE0_3_VDDN		VSS		DIE0_3_VDDN	DN
DP		DIE0_3_VDDN		DIE0_3_VDDN		DP
DR	VSS		DIE0_3_VDDN		VSS	DR
DT		DIE0_3_VDDN		DIE0_3_VDDN		DT
DU	DIE0_3_VDDN		VSS		DIE0_3_VDDN	DU
DV		DIE0_3_VDDN		DIE0_3_VDDN		DV
DW	VSS		DIE0_3_VDDN		VSS	DW
DY		DIE0_3_VDDN		DIE0_3_VDDN		DY
EA	DIE0_3_VDDN		VSS		DIE0_3_VDDN	EA
EB		DIE0_3_VDDN		DIE0_3_VDDN		EB
EC	DIE0_3_VDDN		DIE0_3_VDDN		VSS	EC
ED		VSS		VSS		ED
EE	VSS		VSS		VSS	EE
EF		DIE3_SE_QSPI_I00		DIE3_2_DOTESTN		EF

EG	DIE3_SE_QSPI_I02		VSS		DIE3_2_SYSRESETN	EG
EH		DIE3_SE_QSPI_I01		DIE3_UART0_RXD		EH
EJ	DIE3_SE_QSPI_CSN		VSS		DIE3_GPIO15	EJ
EK		DIE3_SE_QSPI_CLK		DIE3_UART0_TXD		EK
EL	VSS		VSS		VSS	EL
EM		VSS		DIE3_VDD_PHY_DDR_01		EM
EN	VSS		VSS		DIE3_PCIE0_DDR0_SYS_1V2_PLL	EN
EP		VSS		VSS		EP
ER	VSS		VSS		VSS	ER
ET		DIE3_MC1_DQ28		DIE3_MC1_DQS03N		ET
EU	VSS		VSS		DIE3_MC1_DQ31	EU
EV		DIE3_MC1_DQ29		DIE3_MC1_DQS03P		EV
EW	VSS		VSS		VSS	EW
EY		DIE3_MC1_DQ24		DIE3_MC1_DQS12P		EY
FA	VSS		DIE3_MC1_DQ25		DIE3_MC1_DQS12N	FA
FB		VSS		VSS		FB
FC	VSS		VSS		VSS	FC
FD		DIE2_MC2_DQ28		DIE2_MC2_DQS03N		FD
FE	VSS		VSS		DIE2_MC2_DQ31	FE
FF		DIE2_MC2_DQ29		DIE2_MC2_DQS03P		FF
FG	VSS		VSS		VSS	FG
FH		DIE2_MC2_DQ24		DIE2_MC2_DQS12P		FH
FJ	VSS		DIE2_MC2_DQ25		DIE2_MC2_DQS12N	FJ
FK		VSS		VSS		FK
FL	VSS		VSS		VSS	FL
FM		DIE2_MC3_DQ28		DIE2_MC3_DQS03N		FM
FN	VSS		VSS		DIE2_MC3_DQ31	FN
FP		DIE2_MC3_DQ29		DIE2_MC3_DQS03P		FP
FR	VSS		VSS		VSS	FR
FT		DIE2_MC3_DQ24		DIE2_MC3_DQS12P		FT
FU	VSS		DIE2_MC3_DQ25		DIE2_MC3_DQS12N	FU
FV		VSS		VSS		FV
FW	VSS		VSS		VSS	FW
FY		DIE3_MC0_DQ28		DIE3_MC0_DQS12P		FY
GA	VSS		VSS		DIE3_MC0_DQ30	GA
GB		DIE3_MC0_DQ24		DIE3_MC0_DQS12N		GB
GC	VSS		VSS		VSS	GC
GD		DIE3_MC0_DQ29		DIE3_MC0_DQS03N		GD
GE	VSS		DIE3_MC0_DQ25		DIE3_MC0_DQS03P	GE

	70	69	68	67	66	
A		DIE1_MC0_DQ46		DIE1_MC0_DQS14P		A
B	DIE1_MC0_DQ42		DIE1_MC0_DQS14N		DIE1_MC0_DQ45	B
C		VSS		VSS		C
D	DIE1_MC0_DQ47		DIE1_MC0_DQS05N		DIE1_MC0_DQ44	D
E		VSS		DIE1_MC0_DQ41		E
F	DIE1_MC0_DQ43		DIE1_MC0_DQS05P		DIE1_MC0_DQ40	F
G		VSS		VSS		G
H	VSS		VSS		VSS	H
J		DIE0_MC3_DQS14N		DIE0_MC3_DQ41		J
K	DIE0_MC3_DQ42		DIE0_MC3_DQS14P		DIE0_MC3_DQ40	K
L		VSS		VSS		L
M	DIE0_MC3_DQ43		DIE0_MC3_DQS05P		DIE0_MC3_DQ45	M
N		DIE0_MC3_DQ47		VSS		N
P	DIE0_MC3_DQ46		DIE0_MC3_DQS05N		DIE0_MC3_DQ44	P
R		VSS		VSS		R
T	VSS		VSS		VSS	T
U		DIE0_MC2_DQS14N		DIE0_MC2_DQ41		U
V	DIE0_MC2_DQ42		DIE0_MC2_DQS14P		DIE0_MC2_DQ40	V
W		VSS		VSS		W
Y	DIE0_MC2_DQ43		DIE0_MC2_DQS05P		DIE0_MC2_DQ45	Y
AA		DIE0_MC2_DQ47		VSS		AA
AB	DIE0_MC2_DQ46		DIE0_MC2_DQS05N		DIE0_MC2_DQ44	AB
AC		VSS		VSS		AC
AD	VSS		VSS		VSS	AD
AE		DIE1_MC1_DQS14N		DIE1_MC1_DQ41		AE
AF	DIE1_MC1_DQ42		DIE1_MC1_DQS14P		DIE1_MC1_DQ40	AF
AG		VSS		VSS		AG
AH	DIE1_MC1_DQ43		DIE1_MC1_DQS05P		DIE1_MC1_DQ45	AH
AJ		DIE1_MC1_DQ47		VSS		AJ
AK	DIE1_MC1_DQ46		DIE1_MC1_DQS05N		DIE1_MC1_DQ44	AK
AL		VSS		VSS		AL
AM	VSS		VSS		VSS	AM
AN		VSS		VSS		AN
AP	DIE0_VDD_PHY_DDR_01		VSS		DIE0_VDD_PHY_DDR_01	AP
AR		VSS		VSS		AR
AT	DIE0_AVS_CLK		DIE0_PCIE_REFRES		VSS	AT
AU		VSS		DIE0_SPI_WPN		AU
AV	DIE0_I2CO_SCL		DIE0_SPI_HOLDN		VSS	AV
AW		VSS		DIE0_SPI_CSN		AW
AY	DIE0_I2CO_SDA		DIE0_SPI_SCK		VSS	AY
BA		VSS		VSS		BA
BB	VSS		VSS		VSS	BB
BC		DIE0_3_VDDP		VSS		BC
BD	DIE0_3_VDDP		VSS		DIE0_3_VDDN	BD
BE		DIE0_3_VDDP		DIE0_3_VDDN		BE
BF	DIE0_3_VDDP		VSS		DIE0_3_VDDN	BF
BG		DIE0_3_VDDP		DIE0_3_VDDN		BG
BH	DIE0_3_VDDP		VSS		DIE0_3_VDDN	BH
BJ		DIE0_3_VDDP		DIE0_3_VDDN		BJ
BK	DIE0_3_VDDP		VSS		VSS	BK
BL		DIE0_3_VDDP		VSS		BL
BM	DIE0_3_VDDP		VSS		DIE0_3_VDDN	BM
BN		DIE0_3_VDDP		DIE0_3_VDDN		BN

BP	DIE0_3_VDDP		VSS		VSS	BP
BR		DIE0_3_VDDP		VSS		BR
BT	DIE0_3_VDDP		VSS		DIE0_3_VDDN	BT
BU		DIE0_3_VDDP		DIE0_3_VDDN		BU
BV	DIE0_3_VDDP		VSS		VSS	BV
BW		VSS		VSS		BW
BY	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	BY
CA		VSS		DIE0_3_VDDN		CA
CB	DIE0_3_VDDN		DIE0_3_VDDN		VSS	CB
CC		DIE0_3_VDDN		VSS		CC
CD	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CD
CE		VSS		DIE0_3_VDDN		CE
CF	DIE0_3_VDDN		DIE0_3_VDDN		VSS	CF
CG		DIE0_3_VDDN		VSS		CG
CH	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CH
CJ		VSS		DIE0_3_VDDN		CJ
CK	DIE0_3_VDDN		DIE0_3_VDDN		VSS	CK
CL		DIE0_3_VDDN		VSS		CL
CM	VSS		VSS		VSS	CM
CP	VSS		VSS		VSS	CP
CR		DIE0_3_VDDN		VSS		CR
CT	DIE0_3_VDDN		DIE0_3_VDDN		VSS	CT
CU		VSS		DIE0_3_VDDN		CU
CV	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CV
CW		DIE0_3_VDDN		VSS		CW
CY	DIE0_3_VDDN		DIE0_3_VDDN		VSS	CY
DA		VSS		DIE0_3_VDDN		DA
DB	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	DB
DC		DIE0_3_VDDN		VSS		DC
DD	DIE0_3_VDDN		DIE0_3_VDDN		VSS	DD
DE		VSS		DIE0_3_VDDN		DE
DF	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	DF
DG		VSS		VSS		DG
DH	DIE0_3_VDDP		VSS		VSS	DH
DJ		DIE0_3_VDDP		DIE0_3_VDDN		DJ
DK	DIE0_3_VDDP		VSS		DIE0_3_VDDN	DK
DL		DIE0_3_VDDP		VSS		DL
DM	DIE0_3_VDDP		VSS		VSS	DM
DN		DIE0_3_VDDP		DIE0_3_VDDN		DN
DP	DIE0_3_VDDP		VSS		DIE0_3_VDDN	DP
DR		DIE0_3_VDDP		VSS		DR
DT	DIE0_3_VDDP		VSS		VSS	DT
DU		DIE0_3_VDDP		DIE0_3_VDDN		DU
DV	DIE0_3_VDDP		VSS		DIE0_3_VDDN	DV
DW		DIE0_3_VDDP		DIE0_3_VDDN		DW
DY	DIE0_3_VDDP		VSS		DIE0_3_VDDN	DY
EA		DIE0_3_VDDP		DIE0_3_VDDN		EA
EB	DIE0_3_VDDP		VSS		DIE0_3_VDDN	EB
EC		DIE0_3_VDDP		DIE0_3_VDDN		EC
ED	VSS		VSS		DIE0_3_VDDN	ED
EE		VSS		VSS		EE
EF	DIE3_SE_GPI001		DIE3_SE_I2C_SDA		VSS	EF
EG		VSS		DIE3_SE_QSPI_I03		EG
EH	DIE3_SE_GPI002		DIE3_SE_I2C_SCL		VSS	EH

EJ		VSS		DIE3_SE_UART0_RX		EJ
EK	DIE3_SE_GPI003		DIE3_SE_UART0_TX		VSS	EK
EL		VSS		VSS		EL
EM	DIE3_VDD_PHY_DDR_01		VSS		DIE3_VDD_PHY_DDR_01	EM
EN		VSS		VSS		EN
EP	VSS		VSS		VSS	EP
ER		VSS		VSS		ER
ET	DIE3_MC1_DQ20		DIE3_MC1_DQS02N		DIE3_MC1_DQ22	ET
EU		VSS		DIE3_MC1_DQ23		EU
EV	DIE3_MC1_DQ21		DIE3_MC1_DQS02P		DIE3_MC1_DQ19	EV
EW		VSS		VSS		EW
EY	DIE3_MC1_DQ16		DIE3_MC1_DQS11P		DIE3_MC1_DQ18	EY
FA		DIE3_MC1_DQ17		DIE3_MC1_DQS11N		FA
FB	VSS		VSS		VSS	FB
FC		VSS		VSS		FC
FD	DIE2_MC2_DQ20		DIE2_MC2_DQS02N		DIE2_MC2_DQ22	FD
FE		VSS		DIE2_MC2_DQ23		FE
FF	DIE2_MC2_DQ21		DIE2_MC2_DQS02P		DIE2_MC2_DQ19	FF
FG		VSS		VSS		FG
FH	DIE2_MC2_DQ16		DIE2_MC2_DQS11P		DIE2_MC2_DQ18	FH
FJ		DIE2_MC2_DQ17		DIE2_MC2_DQS11N		FJ
FK	VSS		VSS		VSS	FK
FL		VSS		VSS		FL
FM	DIE2_MC3_DQ20		DIE2_MC3_DQS02N		DIE2_MC3_DQ22	FM
FN		VSS		DIE2_MC3_DQ23		FN
FP	DIE2_MC3_DQ21		DIE2_MC3_DQS02P		DIE2_MC3_DQ19	FP
FR		VSS		VSS		FR
FT	DIE2_MC3_DQ16		DIE2_MC3_DQS11P		DIE2_MC3_DQ18	FT
FU		DIE2_MC3_DQ17		DIE2_MC3_DQS11N		FU
FV	VSS		VSS		VSS	FV
FW		VSS		VSS		FW
FY	DIE3_MC0_DQ20		DIE3_MC0_DQS11P		DIE3_MC0_DQ23	FY
GA		VSS		DIE3_MC0_DQ22		GA
GB	DIE3_MC0_DQ16		DIE3_MC0_DQS11N		DIE3_MC0_DQ19	GB
GC		VSS		VSS		GC
GD	DIE3_MC0_DQ21		DIE3_MC0_DQS02N		DIE3_MC0_DQ18	GD
GE		DIE3_MC0_DQ17		DIE3_MC0_DQS02P		GE

	75	74	73	72	71	
A	DIE1_MC0_DQ54		DIE1_MC0_DQS15P		VSS	A
B		DIE1_MC0_DQS15N		DIE1_MC0_DQ53		B
C	VSS		VSS		VSS	C
D		DIE1_MC0_DQS06N		DIE1_MC0_DQ52		D
E	VSS		DIE1_MC0_DQ49		VSS	E
F		DIE1_MC0_DQS06P		DIE1_MC0_DQ48		F
G	VSS		VSS		VSS	G
H		VSS		VSS		H
J	DIE0_MC2_DQS15N		DIE0_MC2_DQ49		VSS	J
K		DIE0_MC2_DQS15P		DIE0_MC2_DQ48		K
L	VSS		VSS		VSS	L
M		DIE0_MC2_DQS06P		DIE0_MC2_DQ53		M
N	DIE0_MC2_DQ55		VSS		VSS	N
P		DIE0_MC2_DQS06N		DIE0_MC2_DQ52		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	DIE1_MC1_DQS15N		DIE1_MC1_DQ49		VSS	U
V		DIE1_MC1_DQS15P		DIE1_MC1_DQ48		V
W	VSS		VSS		VSS	W
Y		DIE1_MC1_DQS06P		DIE1_MC1_DQ53		Y
AA	DIE1_MC1_DQ55		VSS		VSS	AA
AB		DIE1_MC1_DQS06N		DIE1_MC1_DQ52		AB
AC	VSS		VSS		VSS	AC
AD		VSS		VSS		AD
AE	VSS		VSS		VSS	AE
AF		DIE1_MC1_DQ57		DIE1_MC1_DQ56		AF
AG	VSS		VSS		VSS	AG
AH		DIE1_MC1_DQS16P		DIE1_MC1_DQ61		AH
AJ	VSS		DIE1_MC1_DQS16N		VSS	AJ
AK		DIE1_MC1_DQ58		DIE1_MC1_DQ60		AK
AL	DIE1_MC1_DQ59		VSS		VSS	AL
AM		VSS		VSS		AM
AN	VSS		VSS		VSS	AN
AP		VDD_PCIE_1V8		VSS		AP
AR	VDD_PCIE_1V8		VDD_PCIE_1V8		VSS	AR
AT		VSS		VSS		AT
AU	VSS		VSS		DIE0_AV5_MDATA	AU
AV		DIE0_3_VDD_PCIE_1V0		VSS		AV
AW	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_AV5_SDATA	AW
AY		DIE0_3_VDD_PCIE_1V0		VSS		AY
BA	VSS		VSS		VSS	BA
BB		DIE0_3_VDD_PCIE_1V0		VSS		BB
BC	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	BC
BD		DIE0_3_VDD_PCIE_1V0		VSS		BD
BE	VSS		VSS		DIE0_3_VDDP	BE
BF		DIE0_3_VDD_PCIE_1V0		VSS		BF
BG	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	BG
BH		DIE0_3_VDD_PCIE_1V0		VSS		BH
BJ	VSS		VSS		DIE0_3_VDDP	BJ
BK		DIE0_3_VDD_PCIE_1V0		VSS		BK

BL	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	BL
BM		DIE0_3_VDD_PCIE_1V0		VSS		BM
BN	VSS		VSS		DIE0_3_VDDP	BN
BP		DIE0_3_VDD_PCIE_1V0		VSS		BP
BR	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	BR
BT		DIE0_3_VDD_PCIE_1V0		VSS		BT
BU	VSS		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	BU
BV		DIE0_3_VDD_PCIE_1V0		VSS		BV
BW	VSS		VSS		VSS	BW
BY		DIE0_3_VDD_PCIE_1V0		VSS		BY
CA	VSS		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDN	CA
CB		VSS		VSS		CB
CC	VSS		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDN	CC
CD		DIE0_3_VDD_PCIE_1V0		VSS		CD
CE	VSS		VSS		DIE0_3_VDDN	CE
CF		VSS		DIE0_3_VDDN		CF
CG	VSS		DIE0_3_VDDN		DIE0_3_VDDN	CG
CH		DIE0_3_VDDN		VSS		CH
CJ	DIE0_3_VDDN		VSS		DIE0_3_VDDN	CJ
CK		DIE0_3_VDDN		DIE0_3_VDDN		CK
CL	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CR
CT		DIE0_3_VDDN		DIE0_3_VDDN		CT
CU	DIE0_3_VDDN		VSS		DIE0_3_VDDN	CU
CV		DIE0_3_VDDN		VSS		CV
CW	VSS		DIE0_3_VDDN		DIE0_3_VDDN	CW
CY		VSS		DIE0_3_VDDN		CY
DA	VSS		VSS		DIE0_3_VDDN	DA
DB		DIE0_3_VDD_PCIE_1V0		VSS		DB
DC	VSS		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDN	DC
DD		VSS		VSS		DD
DE	VSS		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDN	DE
DF		DIE0_3_VDD_PCIE_1V0		VSS		DF
DG	VSS		VSS		VSS	DG
DH		DIE0_3_VDD_PCIE_1V0		VSS		DH
DJ	VSS		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	DJ
DK		DIE0_3_VDD_PCIE_1V0		VSS		DK
DL	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	DL
DM		DIE0_3_VDD_PCIE_1V0		VSS		DM
DN	VSS		VSS		DIE0_3_VDDP	DN
DP		DIE0_3_VDD_PCIE_1V0		VSS		DP
DR	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	DR
DT		DIE0_3_VDD_PCIE_1V0		VSS		DT
DU	VSS		VSS		DIE0_3_VDDP	DU
DV		DIE0_3_VDD_PCIE_1V0		VSS		DV
DW	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	DW
DY		DIE0_3_VDD_PCIE_1V0		VSS		DY

EA	VSS		VSS		DIE0_3_VDDP	EA
EB		DIE0_3_VDD_PCIE_1V0		VSS		EB
EC	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE0_3_VDDP	EC
ED		DIE0_3_VDD_PCIE_1V0		VSS		ED
EE	VSS		VSS		VSS	EE
EF		DIE0_3_VDD_PCIE_1V0		VSS		EF
EG	DIE0_3_VDD_PCIE_1V0		DIE0_3_VDD_PCIE_1V0		DIE3_SE_GPIO00	EG
EH		DIE0_3_VDD_PCIE_1V0		VSS		EH
EJ	VSS		VSS		DIE3_PCIE_REFRES	EJ
EK		VSS		DIE3_VDDN_SENSE		EK
EL	VDD_PCIE_1V8		VDD_PCIE_1V8		DIE3_VDDN_VSS_SENSE	EL
EM		VDD_PCIE_1V8		VSS		EM
EN	VSS		VSS		VSS	EN
EP		VSS		VSS		EP
ER	DIE3_MC1_DQ04		VSS		VSS	ER
ET		DIE3_MC1_DQ00		DIE3_MC1_DQ03		ET
EU	VSS		DIE3_MC1_DQS00N		VSS	EU
EV		DIE3_MC1_DQS00P		DIE3_MC1_DQ02		EV
EW	VSS		VSS		VSS	EW
EY		DIE3_MC1_DQ07		DIE3_MC1_DQ06		EY
FA	VSS		VSS		VSS	FA
FB		VSS		VSS		FB
FC	VSS		VSS		VSS	FC
FD		DIE3_MC1_DQS01N		DIE3_MC1_DQ14		FD
FE	VSS		DIE3_MC1_DQ15		VSS	FE
FF		DIE3_MC1_DQS01P		DIE3_MC1_DQ11		FF
FG	VSS		VSS		VSS	FG
FH		DIE3_MC1_DQS10P		DIE3_MC1_DQ10		FH
FJ	DIE3_MC1_DQ09		DIE3_MC1_DQS10N		VSS	FJ
FK		VSS		VSS		FK
FL	VSS		VSS		VSS	FL
FM		DIE2_MC2_DQS01N		DIE2_MC2_DQ14		FM
FN	VSS		DIE2_MC2_DQ15		VSS	FN
FP		DIE2_MC2_DQS01P		DIE2_MC2_DQ11		FP
FR	VSS		VSS		VSS	FR
FT		DIE2_MC2_DQS10P		DIE2_MC2_DQ10		FT
FU	DIE2_MC2_DQ09		DIE2_MC2_DQS10N		VSS	FU
FV		VSS		VSS		FV
FW	VSS		VSS		VSS	FW
FY		DIE3_MC0_DQS10P		DIE3_MC0_DQ15		FY
GA	VSS		DIE3_MC0_DQ14		VSS	GA
GB		DIE3_MC0_DQS10N		DIE3_MC0_DQ11		GB
GC	VSS		VSS		VSS	GC
GD		DIE3_MC0_DQS01N		DIE3_MC0_DQ10		GD
GE	DIE3_MC0_DQ09		DIE3_MC0_DQS01P		VSS	GE

	80	79	78	77	76	
A		DIE1_MC0_DQS16P		VSS		A
B	DIE1_MC0_DQS16N		DIE1_MC0_DQ61		DIE1_MC0_DQ50	B
C		VSS		VSS		C
D	DIE1_MC0_DQS07N		DIE1_MC0_DQ60		DIE1_MC0_DQ55	D
E		DIE1_MC0_DQ57		VSS		E
F	DIE1_MC0_DQS07P		DIE1_MC0_DQ56		DIE1_MC0_DQ51	F
G		VSS		VSS		G
H	VSS		VSS		VSS	H
J		DIE0_MC3_DQ49		VSS		J
K	DIE0_MC3_DQS15P		DIE0_MC3_DQ48		DIE0_MC2_DQ50	K
L		VSS		VSS		L
M	DIE0_MC3_DQS06P		DIE0_MC3_DQ53		DIE0_MC2_DQ51	M
N		VSS		VSS		N
P	DIE0_MC3_DQS06N		DIE0_MC3_DQ52		DIE0_MC2_DQ54	P
R		VSS		VSS		R
T	VSS		VSS		VSS	T
U		VSS		VSS		U
V	VSS		VSS		DIE1_MC1_DQ50	V
W		DIE0_PCIE0_TX15P		VSS		W
Y	DIE0_PCIE0_TX15N		VSS		DIE1_MC1_DQ51	Y
AA		VSS		VSS		AA
AB	DIE0_PCIE0_TX14P		VSS		DIE1_MC1_DQ54	AB
AC		DIE0_PCIE0_TX14N		VSS		AC
AD	VSS		VSS		VSS	AD
AE		DIE0_PCIE0_TX13P		VSS		AE
AF	DIE0_PCIE0_TX13N		VSS		DIE1_MC1_DQS07N	AF
AG		VSS		DIE1_MC1_DQS07P		AG
AH	DIE0_PCIE0_TX12P		VSS		VSS	AH
AJ		DIE0_PCIE0_TX12N		DIE1_MC1_DQ63		AJ
AK	VSS		VSS		DIE1_MC1_DQ62	AK
AL		DIE0_PCIE0_TX11P		VSS		AL
AM	DIE0_PCIE0_TX11N		VSS		VSS	AM
AN		VSS		VSS		AN
AP	DIE0_PCIE0_TX10P		VSS		VDD_PCIE_1V8	AP
AR		DIE0_PCIE0_TX10N		VSS		AR
AT	VSS		VSS		VSS	AT
AU		DIE0_PCIE0_TX9P		VSS		AU
AV	DIE0_PCIE0_TX9N		VSS		DIE0_3_VDD_PCIE_1V0	AV
AW		VSS		VSS		AW
AY	DIE0_PCIE0_TX8P		VSS		DIE0_3_VDD_PCIE_1V0	AY
BA		DIE0_PCIE0_TX8N		VSS		BA
BB	VSS		VSS		DIE0_3_VDD_PCIE_1V0	BB
BC		DIE0_PCIE0_TX7P		VSS		BC
BD	DIE0_PCIE0_TX7N		VSS		DIE0_3_VDD_PCIE_1V0	BD
BE		VSS		VSS		BE
BF	DIE0_PCIE0_TX6P		VSS		DIE0_3_VDD_PCIE_1V0	BF
BG		DIE0_PCIE0_TX6N		VSS		BG
BH	VSS		VSS		DIE0_3_VDD_PCIE_1V0	BH
BJ		DIE0_PCIE0_TX5P		VSS		BJ
BK	DIE0_PCIE0_TX5N		VSS		DIE0_3_VDD_PCIE_1V0	BK
BL		VSS		VSS		BL
BM	DIE0_PCIE0_TX4P		VSS		DIE0_3_VDD_PCIE_1V0	BM
BN		DIE0_PCIE0_TX4N		VSS		BN

BP	VSS		VSS		DIE0_3_VDD_PCIE_1V0	BP
BR		DIE0_PCIE0_TX3P		VSS		BR
BT	DIE0_PCIE0_TX3N		VSS		VSS	BT
BU		VSS		VSS		BU
BV	DIE0_PCIE0_TX2P		VSS		DIE1_PRG_SYSCLK_I0N	BV
BW		DIE0_PCIE0_TX2N		DIE1_PRG_SYSCLK_I0P		BW
BY	VSS		VSS		VSS	BY
CA		DIE0_PCIE0_TX1P		DIE1_PRG_SYSCLK_0N		CA
CB	DIE0_PCIE0_TX1N		VSS		DIE1_PRG_SYSCLK_0P	CB
CC		VSS		VSS		CC
CD	DIE0_PCIE0_TX0P		VSS		DIE0_PRG_SYSCLK_I0N	CD
CE		DIE0_PCIE0_TX0N		DIE0_PRG_SYSCLK_I0P		CE
CF	VSS		VSS		VSS	CF
CG		VSS		VSS		CG
CH	VSS		VSS		DIE0_3_VDDN	CH
CJ		DIE0_3_VDDN		DIE0_3_VDDN		CJ
CK	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CK
CL		DIE0_3_VDDN		DIE0_3_VDDN		CL
CM	VSS		VSS		VSS	CM
CP	VSS		VSS		VSS	CP
CR		DIE0_3_VDDN		DIE0_3_VDDN		CR
CT	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CT
CU		DIE0_3_VDDN		DIE0_3_VDDN		CU
CV	VSS		VSS		DIE0_3_VDDN	CV
CW		VSS		VSS		CW
CY	VSS		VSS		VSS	CY
DA		DIE3_PCIE3_TX0N		DIE3_PRG_SYSCLK_I0P		DA
DB	DIE3_PCIE3_TX0P		VSS		DIE3_PRG_SYSCLK_I0N	DB
DC		VSS		VSS		DC
DD	DIE3_PCIE3_TX1N		VSS		DIE2_PRG_SYSCLK_0P	DD
DE		DIE3_PCIE3_TX1P		DIE2_PRG_SYSCLK_0N		DE
DF	VSS		VSS		VSS	DF
DG		DIE3_PCIE3_TX2N		DIE2_PRG_SYSCLK_I0P		DG
DH	DIE3_PCIE3_TX2P		VSS		DIE2_PRG_SYSCLK_I0N	DH
DJ		VSS		VSS		DJ
DK	DIE3_PCIE3_TX3N		VSS		VSS	DK
DL		DIE3_PCIE3_TX3P		VSS		DL
DM	VSS		VSS		DIE0_3_VDD_PCIE_1V0	DM
DN		DIE3_PCIE3_TX4N		VSS		DN
DP	DIE3_PCIE3_TX4P		VSS		DIE0_3_VDD_PCIE_1V0	DP
DR		VSS		VSS		DR
DT	DIE3_PCIE3_TX5N		VSS		DIE0_3_VDD_PCIE_1V0	DT
DU		DIE3_PCIE3_TX5P		VSS		DU
DV	VSS		VSS		DIE0_3_VDD_PCIE_1V0	DV
DW		DIE3_PCIE3_TX6N		VSS		DW
DY	DIE3_PCIE3_TX6P		VSS		DIE0_3_VDD_PCIE_1V0	DY
EA		VSS		VSS		EA
EB	DIE3_PCIE3_TX7N		VSS		DIE0_3_VDD_PCIE_1V0	EB
EC		DIE3_PCIE3_TX7P		VSS		EC
ED	VSS		VSS		DIE0_3_VDD_PCIE_1V0	ED
EE		DIE3_PCIE3_TX8N		VSS		EE
EF	DIE3_PCIE3_TX8P		VSS		DIE0_3_VDD_PCIE_1V0	EF
EG		VSS		VSS		EG
EH	DIE3_PCIE3_TX9N		VSS		DIE0_3_VDD_PCIE_1V0	EH

EJ		DIE3_PCIE3_TX9P		VSS		EJ
EK	VSS		VSS		VSS	EK
EL		DIE3_PCIE3_TX10N		VSS		EL
EM	DIE3_PCIE3_TX10P		VSS		VDD_PCIE_1V8	EM
EN		VSS		VSS		EN
EP	DIE3_PCIE3_TX11N		VSS		VSS	EP
ER		DIE3_PCIE3_TX11P		VSS		ER
ET	VSS		VSS		DIE3_MC1_DQ05	ET
EU		DIE3_PCIE3_TX12N		DIE3_MC1_DQ01		EU
EV	DIE3_PCIE3_TX12P		VSS		VSS	EV
EW		VSS		DIE3_MC1_DQS09P		EW
EY	DIE3_PCIE3_TX13N		VSS		DIE3_MC1_DQS09N	EY
FA		DIE3_PCIE3_TX13P		VSS		FA
FB	VSS		VSS		VSS	FB
FC		DIE3_PCIE3_TX14N		VSS		FC
FD	DIE3_PCIE3_TX14P		VSS		DIE3_MC1_DQ12	FD
FE		VSS		VSS		FE
FF	DIE3_PCIE3_TX15N		VSS		DIE3_MC1_DQ13	FF
FG		DIE3_PCIE3_TX15P		VSS		FG
FH	VSS		VSS		DIE3_MC1_DQ08	FH
FJ		VSS		VSS		FJ
FK	VSS		VSS		VSS	FK
FL		VSS		VSS		FL
FM	DIE2_MC3_DQS01N		DIE2_MC3_DQ14		DIE2_MC2_DQ12	FM
FN		DIE2_MC3_DQ15		VSS		FN
FP	DIE2_MC3_DQS01P		DIE2_MC3_DQ11		DIE2_MC2_DQ13	FP
FR		VSS		VSS		FR
FT	DIE2_MC3_DQS10P		DIE2_MC3_DQ10		DIE2_MC2_DQ08	FT
FU		DIE2_MC3_DQS10N		VSS		FU
FV	VSS		VSS		VSS	FV
FW		VSS		VSS		FW
FY	DIE3_MC0_DQS09P		DIE3_MC0_DQ07		DIE3_MC0_DQ12	FY
GA		DIE3_MC0_DQ06		VSS		GA
GB	DIE3_MC0_DQS09N		DIE3_MC0_DQ03		DIE3_MC0_DQ08	GB
GC		VSS		VSS		GC
GD	DIE3_MC0_DQS00N		DIE3_MC0_DQ02		DIE3_MC0_DQ13	GD
GE		DIE3_MC0_DQS00P		VSS		GE

	85	84	83	82	81	
A	DIE0_MC3_DQ57		VSS		DIE1_MC0_DQ62	A
B		DIE0_MC3_DQ56		DIE1_MC0_DQ58		B
C	VSS		VSS		VSS	C
D		DIE0_MC3_DQ61		DIE1_MC0_DQ63		D
E	DIE0_MC3_DQS07N		VSS		VSS	E
F		DIE0_MC3_DQ60		DIE1_MC0_DQ59		F
G	VSS		VSS		VSS	G
H		VSS		VSS		H
J	DIE0_MC2_DQ57		VSS		DIE0_MC3_DQS15N	J
K		DIE0_MC2_DQ56		DIE0_MC3_DQ50		K
L	VSS		VSS		VSS	L
M		DIE0_MC2_DQ61		DIE0_MC3_DQ51		M
N	VSS		VSS		DIE0_MC3_DQ55	N
P		DIE0_MC2_DQ60		DIE0_MC3_DQ54		P
R	VSS		VSS		VSS	R
T		VSS		VSS		T
U	VSS		VSS		VSS	U
V		VSS		DIE0_PCIE3_TX0N		V
W	DIE0_PCIE0_RX15P		DIE0_PCIE3_TX0P		VSS	W
Y		VSS		VSS		Y
AA	VSS		DIE0_PCIE3_TX1P		VSS	AA
AB		VSS		DIE0_PCIE3_TX1N		AB
AC	DIE0_PCIE0_RX14N		VSS		VSS	AC
AD		VSS		DIE0_PCIE3_TX2P		AD
AE	DIE0_PCIE0_RX13P		DIE0_PCIE3_TX2N		VSS	AE
AF		VSS		VSS		AF
AG	VSS		DIE0_PCIE3_TX3P		VSS	AG
AH		VSS		DIE0_PCIE3_TX3N		AH
AJ	DIE0_PCIE0_RX12N		VSS		VSS	AJ
AK		VSS		DIE0_PCIE3_TX4P		AK
AL	DIE0_PCIE0_RX11P		DIE0_PCIE3_TX4N		VSS	AL
AM		VSS		VSS		AM
AN	VSS		DIE0_PCIE3_TX5P		VSS	AN
AP		VSS		DIE0_PCIE3_TX5N		AP
AR	DIE0_PCIE0_RX10N		VSS		VSS	AR
AT		VSS		DIE0_PCIE3_TX6P		AT
AU	DIE0_PCIE0_RX9P		DIE0_PCIE3_TX6N		VSS	AU
AV		VSS		VSS		AV
AW	VSS		DIE0_PCIE3_TX7P		VSS	AW
AY		VSS		DIE0_PCIE3_TX7N		AY
BA	DIE0_PCIE0_RX8N		VSS		VSS	BA
BB		VSS		DIE0_PCIE3_TX8P		BB
BC	DIE0_PCIE0_RX7P		DIE0_PCIE3_TX8N		VSS	BC
BD		VSS		VSS		BD
BE	VSS		DIE0_PCIE3_TX9P		VSS	BE
BF		VSS		DIE0_PCIE3_TX9N		BF
BG	DIE0_PCIE0_RX6N		VSS		VSS	BG
BH		VSS		DIE0_PCIE3_TX10P		BH
BJ	DIE0_PCIE0_RX5P		DIE0_PCIE3_TX10N		VSS	BJ
BK		VSS		VSS		BK
BL	VSS		DIE0_PCIE3_TX11P		VSS	BL
BM		VSS		DIE0_PCIE3_TX11N		BM
BN	DIE0_PCIE0_RX4N		VSS		VSS	BN

BP		VSS		DIE0_PCIE3_TX12P		BP
BR	DIE0_PCIE0_RX3P			DIE0_PCIE3_TX12N	VSS	BR
BT		VSS		VSS		BT
BU	VSS			DIE0_PCIE3_TX13P	VSS	BU
BV		VSS		DIE0_PCIE3_TX13N		BV
BW	DIE0_PCIE0_RX2N		VSS		VSS	BW
BY		VSS		DIE0_PCIE3_TX14P		BY
CA	DIE0_PCIE0_RX1P			DIE0_PCIE3_TX14N	VSS	CA
CB		VSS		VSS		CB
CC	VSS			DIE0_PCIE3_TX15P	VSS	CC
CD		VSS		DIE0_PCIE3_TX15N		CD
CE	DIE0_PCIE0_RX0N		VSS		VSS	CE
CF		VSS		VSS		CF
CG	VSS		VSS		VSS	CG
CH		VSS		VSS		CH
CJ	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CJ
CK		DIE0_3_VDDN		DIE0_3_VDDN		CK
CL	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CL
CM		VSS		VSS		CM
CP		VSS		VSS		CP
CR	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CR
CT		DIE0_3_VDDN		DIE0_3_VDDN		CT
CU	DIE0_3_VDDN		DIE0_3_VDDN		DIE0_3_VDDN	CU
CV		VSS		VSS		CV
CW	VSS		VSS		VSS	CW
CY		VSS		VSS		CY
DA	DIE3_PCIE3_RX0N		VSS		VSS	DA
DB		VSS		DIE3_PCIE0_TX15N		DB
DC	VSS			DIE3_PCIE0_TX15P	VSS	DC
DD		VSS		VSS		DD
DE	DIE3_PCIE3_RX1P			DIE3_PCIE0_TX14N	VSS	DE
DF		VSS		DIE3_PCIE0_TX14P		DF
DG	DIE3_PCIE3_RX2N		VSS		VSS	DG
DH		VSS		DIE3_PCIE0_TX13N		DH
DJ	VSS			DIE3_PCIE0_TX13P	VSS	DJ
DK		VSS		VSS		DK
DL	DIE3_PCIE3_RX3P			DIE3_PCIE0_TX12N	VSS	DL
DM		VSS		DIE3_PCIE0_TX12P		DM
DN	DIE3_PCIE3_RX4N		VSS		VSS	DN
DP		VSS		DIE3_PCIE0_TX11N		DP
DR	VSS			DIE3_PCIE0_TX11P	VSS	DR
DT		VSS		VSS		DT
DU	DIE3_PCIE3_RX5P			DIE3_PCIE0_TX10N	VSS	DU
DV		VSS		DIE3_PCIE0_TX10P		DV
DW	DIE3_PCIE3_RX6N		VSS		VSS	DW
DY		VSS		DIE3_PCIE0_TX9N		DY
EA	VSS			DIE3_PCIE0_TX9P	VSS	EA
EB		VSS		VSS		EB
EC	DIE3_PCIE3_RX7P			DIE3_PCIE0_TX8N	VSS	EC
ED		VSS		DIE3_PCIE0_TX8P		ED
EE	DIE3_PCIE3_RX8N		VSS		VSS	EE
EF		VSS		DIE3_PCIE0_TX7N		EF
EG	VSS			DIE3_PCIE0_TX7P	VSS	EG
EH		VSS		VSS		EH

EJ	DIE3_PCIE3_RX9P		DIE3_PCIE0_TX6N		VSS	EJ
EK		VSS		DIE3_PCIE0_TX6P		EK
EL	DIE3_PCIE3_RX10N		VSS		VSS	EL
EM		VSS		DIE3_PCIE0_TX5N		EM
EN	VSS		DIE3_PCIE0_TX5P		VSS	EN
EP		VSS		VSS		EP
ER	DIE3_PCIE3_RX11P		DIE3_PCIE0_TX4N		VSS	ER
ET		VSS		DIE3_PCIE0_TX4P		ET
EU	DIE3_PCIE3_RX12N		VSS		VSS	EU
EV		VSS		DIE3_PCIE0_TX3N		EV
EW	VSS		DIE3_PCIE0_TX3P		VSS	EW
EY		VSS		VSS		EY
FA	DIE3_PCIE3_RX13P		DIE3_PCIE0_TX2N		VSS	FA
FB		VSS		DIE3_PCIE0_TX2P		FB
FC	DIE3_PCIE3_RX14N		VSS		VSS	FC
FD		VSS		DIE3_PCIE0_TX1N		FD
FE	VSS		DIE3_PCIE0_TX1P		VSS	FE
FF		VSS		VSS		FF
FG	DIE3_PCIE3_RX15P		DIE3_PCIE0_TX0N		VSS	FG
FH		VSS		DIE3_PCIE0_TX0P		FH
FJ	VSS		VSS		VSS	FJ
FK		VSS		VSS		FK
FL	VSS		VSS		VSS	FL
FM		DIE2_MC2_DQ03		DIE2_MC3_DQ12		FM
FN	VSS		VSS		VSS	FN
FP		DIE2_MC2_DQ02		DIE2_MC3_DQ13		FP
FR	VSS		VSS		VSS	FR
FT		DIE2_MC2_DQ06		DIE2_MC3_DQ08		FT
FU	DIE2_MC2_DQ07		VSS		DIE2_MC3_DQ09	FU
FV		VSS		VSS		FV
FW	VSS		VSS		VSS	FW
FY		DIE2_MC3_DQ06		DIE3_MC0_DQ04		FY
GA	DIE2_MC3_DQ07		VSS		VSS	GA
GB		DIE2_MC3_DQ03		DIE3_MC0_DQ00		GB
GC	VSS		VSS		VSS	GC
GD		DIE2_MC3_DQ02		DIE3_MC0_DQ05		GD
GE	DIE2_MC3_DQ09N		VSS		DIE3_MC0_DQ01	GE

	89	88	87	86	
A			VSS		A
B		VSS		DIE0_MC3_DQS16P	B
C	VSS		VSS		C
D		VSS		DIE0_MC3_DQS16N	D
E	VSS		DIE0_MC3_DQ63		E
F		DIE0_MC3_DQ62		DIE0_MC3_DQS07P	F
G	DIE0_MC3_DQ58		VSS		G
H		VSS		VSS	H
J	DIE0_MC3_DQ59		DIE0_MC2_DQS16N		J
K		VSS		DIE0_MC2_DQS16P	K
L	VSS		VSS		L
M		DIE0_MC2_DQ58		DIE0_MC2_DQS07P	M
N	VSS		VSS		N
P		DIE0_MC2_DQ62		DIE0_MC2_DQS07N	P
R	DIE0_MC2_DQ59		DIE0_MC2_DQ63		R
T		VSS		VSS	T
U	VSS		VSS		U
V		DIE0_PCIE3_RX0N		VSS	V
W	VSS		VSS		W
Y		DIE0_PCIE3_RX0P		DIE0_PCIE0_RX15N	Y
AA	DIE0_PCIE3_RX1P		VSS		AA
AB		DIE0_PCIE3_RX1N		DIE0_PCIE0_RX14P	AB
AC	VSS		VSS		AC
AD		DIE0_PCIE3_RX2P		VSS	AD
AE	VSS		VSS		AE
AF		DIE0_PCIE3_RX2N		DIE0_PCIE0_RX13N	AF
AG	DIE0_PCIE3_RX3P		VSS		AG
AH		DIE0_PCIE3_RX3N		DIE0_PCIE0_RX12P	AH
AJ	VSS		VSS		AJ
AK		DIE0_PCIE3_RX4P		VSS	AK
AL	VSS		VSS		AL
AM		DIE0_PCIE3_RX4N		DIE0_PCIE0_RX11N	AM
AN	DIE0_PCIE3_RX5P		VSS		AN
AP		DIE0_PCIE3_RX5N		DIE0_PCIE0_RX10P	AP
AR	VSS		VSS		AR
AT		DIE0_PCIE3_RX6P		VSS	AT
AU	VSS		VSS		AU
AV		DIE0_PCIE3_RX6N		DIE0_PCIE0_RX9N	AV
AW	DIE0_PCIE3_RX7P		VSS		AW
AY		DIE0_PCIE3_RX7N		DIE0_PCIE0_RX8P	AY
BA	VSS		VSS		BA
BB		DIE0_PCIE3_RX8P		VSS	BB
BC	VSS		VSS		BC
BD		DIE0_PCIE3_RX8N		DIE0_PCIE0_RX7N	BD
BE	DIE0_PCIE3_RX9P		VSS		BE
BF		DIE0_PCIE3_RX9N		DIE0_PCIE0_RX6P	BF
BG	VSS		VSS		BG
BH		DIE0_PCIE3_RX10P		VSS	BH
BJ	VSS		VSS		BJ
BK		DIE0_PCIE3_RX10N		DIE0_PCIE0_RX5N	BK
BL	DIE0_PCIE3_RX11P		VSS		BL
BM		DIE0_PCIE3_RX11N		DIE0_PCIE0_RX4P	BM
BN	VSS		VSS		BN

BP		DIE0_PCIE3_RX12P		VSS	BP
BR	VSS		VSS		BR
BT		DIE0_PCIE3_RX12N		DIE0_PCIE0_RX3N	BT
BU	DIE0_PCIE3_RX13P		VSS		BU
BV		DIE0_PCIE3_RX13N		DIE0_PCIE0_RX2P	BV
BW	VSS		VSS		BW
BY		DIE0_PCIE3_RX14P		VSS	BY
CA	VSS		VSS		CA
CB		DIE0_PCIE3_RX14N		DIE0_PCIE0_RX1N	CB
CC	DIE0_PCIE3_RX15P		VSS		CC
CD		DIE0_PCIE3_RX15N		DIE0_PCIE0_RX0P	CD
CE	VSS		VSS		CE
CF		VSS		VSS	CF
CG	DIE0_3_VDDN		VSS		CG
CH		DIE0_3_VDDN		VSS	CH
CJ	DIE0_3_VDDN		DIE0_3_VDDN		CJ
CK		DIE0_3_VDDN		DIE0_3_VDDN	CK
CL	VSS		DIE0_3_VDDN		CL
CM		VSS		VSS	CM
CP		VSS		VSS	CP
CR	VSS		DIE0_3_VDDN		CR
CT		DIE0_3_VDDN		DIE0_3_VDDN	CT
CU	DIE0_3_VDDN		DIE0_3_VDDN		CU
CV		DIE0_3_VDDN		VSS	CV
CW	DIE0_3_VDDN		VSS		CW
CY		VSS		VSS	CY
DA	VSS		VSS		DA
DB		DIE3_PCIE0_RX15N		DIE3_PCIE3_RX0P	DB
DC	DIE3_PCIE0_RX15P		VSS		DC
DD		DIE3_PCIE0_RX14N		DIE3_PCIE3_RX1N	DD
DE	VSS		VSS		DE
DF		DIE3_PCIE0_RX14P		VSS	DF
DG	VSS		VSS		DG
DH		DIE3_PCIE0_RX13N		DIE3_PCIE3_RX2P	DH
DJ	DIE3_PCIE0_RX13P		VSS		DJ
DK		DIE3_PCIE0_RX12N		DIE3_PCIE3_RX3N	DK
DL	VSS		VSS		DL
DM		DIE3_PCIE0_RX12P		VSS	DM
DN	VSS		VSS		DN
DP		DIE3_PCIE0_RX11N		DIE3_PCIE3_RX4P	DP
DR	DIE3_PCIE0_RX11P		VSS		DR
DT		DIE3_PCIE0_RX10N		DIE3_PCIE3_RX5N	DT
DU	VSS		VSS		DU
DV		DIE3_PCIE0_RX10P		VSS	DV
DW	VSS		VSS		DW
DY		DIE3_PCIE0_RX9N		DIE3_PCIE3_RX6P	DY
EA	DIE3_PCIE0_RX9P		VSS		EA
EB		DIE3_PCIE0_RX8N		DIE3_PCIE3_RX7N	EB
EC	VSS		VSS		EC
ED		DIE3_PCIE0_RX8P		VSS	ED
EE	VSS		VSS		EE
EF		DIE3_PCIE0_RX7N		DIE3_PCIE3_RX8P	EF
EG	DIE3_PCIE0_RX7P		VSS		EG
EH		DIE3_PCIE0_RX6N		DIE3_PCIE3_RX9N	EH

EJ	VSS		VSS		EJ
EK		DIE3_PCIE0_RX6P		VSS	EK
EL	VSS		VSS		EL
EM		DIE3_PCIE0_RX5N		DIE3_PCIE3_RX10P	EM
EN	DIE3_PCIE0_RX5P		VSS		EN
EP		DIE3_PCIE0_RX4N		DIE3_PCIE3_RX11N	EP
ER	VSS		VSS		ER
ET		DIE3_PCIE0_RX4P		VSS	ET
EU	VSS		VSS		EU
EV		DIE3_PCIE0_RX3N		DIE3_PCIE3_RX12P	EV
EW	DIE3_PCIE0_RX3P		VSS		EW
EY		DIE3_PCIE0_RX2N		DIE3_PCIE3_RX13N	EY
FA	VSS		VSS		FA
FB		DIE3_PCIE0_RX2P		VSS	FB
FC	VSS		VSS		FC
FD		DIE3_PCIE0_RX1N		DIE3_PCIE3_RX14P	FD
FE	DIE3_PCIE0_RX1P		VSS		FE
FF		DIE3_PCIE0_RX0N		DIE3_PCIE3_RX15N	FF
FG	VSS		VSS		FG
FH		DIE3_PCIE0_RX0P		VSS	FH
FJ	VSS		VSS		FJ
FK		VSS		VSS	FK
FL	DIE2_MC2_DQ04		DIE2_MC2_DQ01		FL
FM		DIE2_MC2_DQ00		DIE2_MC2_DQS09N	FM
FN	VSS		VSS		FN
FP		DIE2_MC2_DQ05		DIE2_MC2_DQS09P	FP
FR	VSS		VSS		FR
FT		VSS		DIE2_MC2_DQS00P	FT
FU	DIE2_MC3_DQ04		DIE2_MC2_DQS00N		FU
FV		VSS		VSS	FV
FW	DIE2_MC3_DQ05		VSS		FW
FY		DIE2_MC3_DQ00		DIE2_MC3_DQS00N	FY
GA	VSS		DIE2_MC3_DQ01		GA
GB		VSS		DIE2_MC3_DQS00P	GB
GC	VSS		VSS		GC
GD		VSS		DIE2_MC3_DQS09P	GD
GE			VSS		GE

附录六: LS3C6000/Q 芯片引脚内部延迟数据

Pin Number	Net name	Conductor Length(um)	pin delay(ns)
AT20	DIE0_1_CHIP_ID1	43486.834	0.264
AV20	DIE0_1_CHIP_ID2	41843.04	0.254
AY20	DIE0_1_CHIP_ID3	41606.002	0.252
AT14	DIE0_1_DOTESTN	46349.462	0.281
AW39	DIE0_1_ICCC_EN0	27541.853	0.167
AW41	DIE0_1_ICCC_EN1	24653.938	0.149
AW29	DIE0_1_NMIN	32071.379	0.194
AY44	DIE0_1_SYSRESETN	27910.341	0.169
AU29	DIE0_1_TCK	35066.461	0.213
AV30	DIE0_1_TESTCLK	33037.403	0.2
AV32	DIE0_1_TMS	32270.648	0.196
AW35	DIE0_1_TRSTN	30584.724	0.185
AY30	DIE0_1_TSELO	33415.847	0.203
AW33	DIE0_1_TSEL1	32864.394	0.199
AT70	DIE0_AVS_CLK	36335.252	0.22
AU71	DIE0_AVS_MDATA	36059.72	0.219
AW71	DIE0_AVS_SDATA	35956.272	0.218
AT58	DIE0_CHIP_CONFIG0	18911.798	0.115
AV58	DIE0_CHIP_CONFIG1	16001.676	0.097
AY58	DIE0_CHIP_CONFIG2	15969.683	0.097
AY56	DIE0_CHIP_CONFIG3	16978.552	0.103
AV56	DIE0_CHIP_CONFIG4	17419.612	0.106
AT56	DIE0_CHIP_CONFIG5	19855.473	0.12
AW55	DIE0_CHIP_CONFIG6	18064.429	0.11
AW21	DIE0_CHIP_ID0	33429.229	0.203
AU59	DIE0_GPIO02	25477.987	0.154
AW59	DIE0_GPIO03	22437.721	0.136
AU61	DIE0_GPIO04	24913.618	0.151
AW61	DIE0_GPIO05	24506.598	0.149
AT62	DIE0_GPIO10	25650.615	0.155
AV62	DIE0_GPIO11	24899	0.151
AY62	DIE0_GPIO12	24730.144	0.15
AT64	DIE0_GPIO13	26815.532	0.163
AV64	DIE0_GPIO14	26638.887	0.161

AY64	DIE0_GPI015	25172.405	0.152
AV70	DIE0_I2C0_SCL	35642.582	0.216
AY70	DIE0_I2C0_SDA	36597.059	0.222
AU53	DIE0_I2C1_SCL	22038.66	0.134
AU55	DIE0_I2C1_SDA	23560.249	0.143
AY52	DIE0_I2C2_SCL	22060.439	0.134
AW53	DIE0_I2C2_SDA	22137.081	0.134
Y50	DIE0_MC2_A00	27724.498	0.168
AA47	DIE0_MC2_A01	27732.634	0.168
U47	DIE0_MC2_A02	27697.389	0.168
Y46	DIE0_MC2_A03	27687.059	0.168
V46	DIE0_MC2_A04	27690.255	0.168
Y44	DIE0_MC2_A05	27722.186	0.168
V44	DIE0_MC2_A06	27778.871	0.168
U43	DIE0_MC2_A07	27740.64	0.168
AA43	DIE0_MC2_A08	27786.676	0.168
Y42	DIE0_MC2_A09	27802.796	0.169
V52	DIE0_MC2_A10	27843.55	0.169
V42	DIE0_MC2_A11	27694.105	0.168
AA41	DIE0_MC2_A12	27690.829	0.168
U55	DIE0_MC2_A13	27684.784	0.168
V56	DIE0_MC2_A17	27863.765	0.169
AA39	DIE0_MC2_ACTN	27762.97	0.168
U41	DIE0_MC2_ALERTN	27802.728	0.169
U51	DIE0_MC2_BA0	27793.18	0.169
AA51	DIE0_MC2_BA1	27709.846	0.168
Y40	DIE0_MC2_BG0	27688.92	0.168
V40	DIE0_MC2_BG1	27770.554	0.168
V54	DIE0_MC2_CASN	27836.483	0.169
V32	DIE0_MC2_CB0	32105.999	0.195
U33	DIE0_MC2_CB1	32090.309	0.195
V36	DIE0_MC2_CB2	32179.563	0.195
Y36	DIE0_MC2_CB3	32081.219	0.194
AB32	DIE0_MC2_CB4	32074.363	0.194
Y32	DIE0_MC2_CB5	32097.599	0.195
AB36	DIE0_MC2_CB6	32152.783	0.195
AA35	DIE0_MC2_CB7	31997.018	0.194
U57	DIE0_MC2_CID2	27865.513	0.169
AA49	DIE0_MC2_CKON	27673.337	0.168
Y48	DIE0_MC2_CKOP	27600.476	0.168
U49	DIE0_MC2_CK1N	27622.466	0.168
V48	DIE0_MC2_CK1P	27693.975	0.168
U39	DIE0_MC2_CKEO	27820.674	0.169

V38	DIEO_MC2_CKE1	27814.706	0.169
P2	DIEO_MC2_DQ00	50529.684	0.306
R3	DIEO_MC2_DQ01	50618.297	0.307
M6	DIEO_MC2_DQ02	50523.917	0.306
P6	DIEO_MC2_DQ03	50629.484	0.307
R1	DIEO_MC2_DQ04	50574.835	0.307
M2	DIEO_MC2_DQ05	50626.052	0.307
K6	DIEO_MC2_DQ06	50473.697	0.306
J5	DIEO_MC2_DQ07	50475.542	0.306
K14	DIEO_MC2_DQ08	43986.332	0.267
J15	DIEO_MC2_DQ09	43914.613	0.266
K18	DIEO_MC2_DQ10	43906.961	0.266
M18	DIEO_MC2_DQ11	44012.658	0.267
P14	DIEO_MC2_DQ12	43840.96	0.266
M14	DIEO_MC2_DQ13	43985.521	0.267
P18	DIEO_MC2_DQ14	44000.143	0.267
N17	DIEO_MC2_DQ15	43996.773	0.267
V20	DIEO_MC2_DQ16	38043.351	0.231
U21	DIEO_MC2_DQ17	38015.613	0.23
V24	DIEO_MC2_DQ18	38043.224	0.231
Y24	DIEO_MC2_DQ19	37987.244	0.23
AB20	DIEO_MC2_DQ20	37914.298	0.23
Y20	DIEO_MC2_DQ21	37956.839	0.23
AB24	DIEO_MC2_DQ22	38037.345	0.231
AA23	DIEO_MC2_DQ23	37899.13	0.23
V26	DIEO_MC2_DQ24	35169.395	0.213
U27	DIEO_MC2_DQ25	35314.574	0.214
V30	DIEO_MC2_DQ26	35158.254	0.213
Y30	DIEO_MC2_DQ27	35178.979	0.213
AB26	DIEO_MC2_DQ28	35141.588	0.213
Y26	DIEO_MC2_DQ29	35188.882	0.213
AB30	DIEO_MC2_DQ30	35332.103	0.214
AA29	DIEO_MC2_DQ31	35333.874	0.214
V60	DIEO_MC2_DQ32	13489.701	0.082
U61	DIEO_MC2_DQ33	13513.169	0.082
V64	DIEO_MC2_DQ34	13498.56	0.082
Y64	DIEO_MC2_DQ35	13578.933	0.082
AB60	DIEO_MC2_DQ36	13500.834	0.082
Y60	DIEO_MC2_DQ37	13496.924	0.082
AB64	DIEO_MC2_DQ38	13489.221	0.082
AA63	DIEO_MC2_DQ39	13659.762	0.083
V66	DIEO_MC2_DQ40	15059.618	0.091
U67	DIEO_MC2_DQ41	15027.839	0.091

V70	DIEO_MC2_DQ42	15111.059	0.092
Y70	DIEO_MC2_DQ43	15157.879	0.092
AB66	DIEO_MC2_DQ44	15123.481	0.092
Y66	DIEO_MC2_DQ45	15109.17	0.092
AB70	DIEO_MC2_DQ46	15119.319	0.092
AA69	DIEO_MC2_DQ47	15068.71	0.091
K72	DIEO_MC2_DQ48	19577.452	0.119
J73	DIEO_MC2_DQ49	19610.661	0.119
K76	DIEO_MC2_DQ50	19540.613	0.118
M76	DIEO_MC2_DQ51	19577.396	0.119
P72	DIEO_MC2_DQ52	19532.508	0.118
M72	DIEO_MC2_DQ53	19423.533	0.118
P76	DIEO_MC2_DQ54	19517.022	0.118
N75	DIEO_MC2_DQ55	19510.784	0.118
K84	DIEO_MC2_DQ56	26007.877	0.158
J85	DIEO_MC2_DQ57	25963.768	0.157
M88	DIEO_MC2_DQ58	25999.367	0.158
R89	DIEO_MC2_DQ59	26024.004	0.158
P84	DIEO_MC2_DQ60	26080.859	0.158
M84	DIEO_MC2_DQ61	25945.091	0.157
P88	DIEO_MC2_DQ62	25938.354	0.157
R87	DIEO_MC2_DQ63	25946.301	0.157
J3	DIEO_MC2_DQS00N	50469.306	0.306
K4	DIEO_MC2_DQS00P	50380.51	0.306
P16	DIEO_MC2_DQS01N	43744.108	0.265
M16	DIEO_MC2_DQS01P	43824.182	0.265
AB22	DIEO_MC2_DQS02N	37965.896	0.23
Y22	DIEO_MC2_DQS02P	37890.744	0.23
AB28	DIEO_MC2_DQS03N	35085.548	0.213
Y28	DIEO_MC2_DQS03P	35177.987	0.213
AB62	DIEO_MC2_DQS04N	13494.386	0.082
Y62	DIEO_MC2_DQS04P	13410.92	0.082
AB68	DIEO_MC2_DQS05N	14999.301	0.091
Y68	DIEO_MC2_DQS05P	14907.638	0.091
P74	DIEO_MC2_DQS06N	19445.936	0.118
M74	DIEO_MC2_DQS06P	19505.653	0.118
P86	DIEO_MC2_DQS07N	25906.462	0.157
M86	DIEO_MC2_DQS07P	26004.425	0.157
AB34	DIEO_MC2_DQS08N	31983.79	0.194
Y34	DIEO_MC2_DQS08P	31892.128	0.194
P4	DIEO_MC2_DQS09N	50508.041	0.306
M4	DIEO_MC2_DQS09P	50419.319	0.306
J17	DIEO_MC2_DQS10N	43840.537	0.266

K16	DIE0_MC2_DQS10P	43745.083	0.266
U23	DIE0_MC2_DQS11N	37987.691	0.23
V22	DIE0_MC2_DQS11P	37906.091	0.23
U29	DIE0_MC2_DQS12N	35154.764	0.213
V28	DIE0_MC2_DQS12P	35081.42	0.213
U63	DIE0_MC2_DQS13N	13473.255	0.082
V62	DIE0_MC2_DQS13P	13393.472	0.082
U69	DIE0_MC2_DQS14N	15006.694	0.091
V68	DIE0_MC2_DQS14P	14946.183	0.091
J75	DIE0_MC2_DQS15N	19496.265	0.118
K74	DIE0_MC2_DQS15P	19422.751	0.118
J87	DIE0_MC2_DQS16N	25940.628	0.157
K86	DIE0_MC2_DQS16P	25840.297	0.157
U35	DIE0_MC2_DQS17N	32071.796	0.194
V34	DIE0_MC2_DQS17P	32001.31	0.194
Y54	DIE0_MC2_ODTO	27755.747	0.168
Y56	DIE0_MC2_ODT1	27714.998	0.168
V50	DIE0_MC2_PAR	27706.096	0.168
Y52	DIE0_MC2_RASN	27706.826	0.168
Y38	DIE0_MC2_RESETN	27804.457	0.169
Y58	DIE0_MC2_REXT	14650.321	0.089
U53	DIE0_MC2_SCSN0	27799.562	0.169
AA55	DIE0_MC2_SCSN1	27808.651	0.169
AA57	DIE0_MC2_SCSN2	27859.297	0.169
V58	DIE0_MC2_SCSN3	27684.689	0.168
AA53	DIE0_MC2_WEN	27786.665	0.168
M50	DIE0_MC3_A00	28458.04	0.173
N47	DIE0_MC3_A01	28456.074	0.173
J47	DIE0_MC3_A02	28431.882	0.172
M46	DIE0_MC3_A03	28558.726	0.173
K46	DIE0_MC3_A04	28430.28	0.172
M44	DIE0_MC3_A05	28414.698	0.172
K44	DIE0_MC3_A06	28572.114	0.173
J43	DIE0_MC3_A07	28465.566	0.173
N43	DIE0_MC3_A08	28416.78	0.172
M42	DIE0_MC3_A09	28528.881	0.173
K52	DIE0_MC3_A10	28446.698	0.172
K42	DIE0_MC3_A11	28423.171	0.172
N41	DIE0_MC3_A12	28555.906	0.173
J55	DIE0_MC3_A13	28436.009	0.172
K56	DIE0_MC3_A17	28427.003	0.172
N39	DIE0_MC3_ACTN	28567.43	0.173
J41	DIE0_MC3_ALERTN	28556.852	0.173

J51	DIE0_MC3_BA0	28485.2	0.173
N51	DIE0_MC3_BA1	28519.111	0.173
K40	DIE0_MC3_BG0	28535.836	0.173
M40	DIE0_MC3_BG1	28549.156	0.173
K54	DIE0_MC3_CASN	28438.726	0.172
K32	DIE0_MC3_CB0	32148.343	0.195
J33	DIE0_MC3_CB1	32294.643	0.196
K36	DIE0_MC3_CB2	32222.911	0.195
M36	DIE0_MC3_CB3	32209.326	0.195
P32	DIE0_MC3_CB4	32289.668	0.196
M32	DIE0_MC3_CB5	32229.014	0.195
P36	DIE0_MC3_CB6	32235.786	0.195
N35	DIE0_MC3_CB7	32206.151	0.195
J57	DIE0_MC3_CID2	28414.849	0.172
N49	DIE0_MC3_CK0N	28336.517	0.172
M48	DIE0_MC3_CK0P	28342.156	0.172
J49	DIE0_MC3_CK1N	28316.811	0.172
K48	DIE0_MC3_CK1P	28412.407	0.172
J39	DIE0_MC3_CKE0	28474.339	0.173
K38	DIE0_MC3_CKE1	28478.748	0.173
F2	DIE0_MC3_DQ00	53276.058	0.323
E3	DIE0_MC3_DQ01	53207.658	0.323
B6	DIE0_MC3_DQ02	53283.707	0.323
D6	DIE0_MC3_DQ03	53237.946	0.323
J1	DIE0_MC3_DQ04	53235.889	0.323
G1	DIE0_MC3_DQ05	53288.216	0.323
F6	DIE0_MC3_DQ06	53351.41	0.323
E5	DIE0_MC3_DQ07	53275.977	0.323
K8	DIE0_MC3_DQ08	47468.104	0.288
J9	DIE0_MC3_DQ09	47343.687	0.287
K12	DIE0_MC3_DQ10	47435.054	0.288
M12	DIE0_MC3_DQ11	47402.027	0.287
P8	DIE0_MC3_DQ12	47420.789	0.287
M8	DIE0_MC3_DQ13	47345.609	0.287
P12	DIE0_MC3_DQ14	47401.286	0.287
N11	DIE0_MC3_DQ15	47415.826	0.287
K20	DIE0_MC3_DQ16	38879.876	0.236
J21	DIE0_MC3_DQ17	38730.89	0.235
K24	DIE0_MC3_DQ18	38723.032	0.235
M24	DIE0_MC3_DQ19	38741.674	0.235
P20	DIE0_MC3_DQ20	38858.164	0.236
M20	DIE0_MC3_DQ21	38751.925	0.235
P24	DIE0_MC3_DQ22	38733.522	0.235

N23	DIEO_MC3_DQ23	38713.701	0.235
K26	DIEO_MC3_DQ24	35279.93	0.214
J27	DIEO_MC3_DQ25	35312.307	0.214
K30	DIEO_MC3_DQ26	35270.051	0.214
M30	DIEO_MC3_DQ27	35278.966	0.214
P26	DIEO_MC3_DQ28	35305.58	0.214
M26	DIEO_MC3_DQ29	35350.965	0.214
P30	DIEO_MC3_DQ30	35377.136	0.214
N29	DIEO_MC3_DQ31	35324.539	0.214
K60	DIEO_MC3_DQ32	16458.088	0.1
J61	DIEO_MC3_DQ33	16466.577	0.1
K64	DIEO_MC3_DQ34	16513.297	0.1
M64	DIEO_MC3_DQ35	16450.045	0.1
P60	DIEO_MC3_DQ36	16405.209	0.099
M60	DIEO_MC3_DQ37	16391.624	0.099
P64	DIEO_MC3_DQ38	16510.824	0.1
N63	DIEO_MC3_DQ39	16434.053	0.1
K66	DIEO_MC3_DQ40	16811.641	0.102
J67	DIEO_MC3_DQ41	16863.512	0.102
K70	DIEO_MC3_DQ42	16868.415	0.102
M70	DIEO_MC3_DQ43	16745.842	0.102
P66	DIEO_MC3_DQ44	16845.447	0.102
M66	DIEO_MC3_DQ45	16802.826	0.102
P70	DIEO_MC3_DQ46	16872.672	0.102
N69	DIEO_MC3_DQ47	16847.424	0.102
K78	DIEO_MC3_DQ48	22796.496	0.138
J79	DIEO_MC3_DQ49	22676.973	0.138
K82	DIEO_MC3_DQ50	22706.308	0.138
M82	DIEO_MC3_DQ51	22749.139	0.138
P78	DIEO_MC3_DQ52	22736.854	0.138
M78	DIEO_MC3_DQ53	22734.584	0.138
P82	DIEO_MC3_DQ54	22852.536	0.139
N81	DIEO_MC3_DQ55	22680.225	0.138
B84	DIEO_MC3_DQ56	27377.781	0.166
A85	DIEO_MC3_DQ57	27346.158	0.166
G89	DIEO_MC3_DQ58	27342.337	0.166
J89	DIEO_MC3_DQ59	27385.338	0.166
F84	DIEO_MC3_DQ60	27291.423	0.165
D84	DIEO_MC3_DQ61	27338.481	0.166
F88	DIEO_MC3_DQ62	27337.538	0.166
E87	DIEO_MC3_DQ63	27441.826	0.166
F4	DIEO_MC3_DQS00N	53184.529	0.322
D4	DIEO_MC3_DQS00P	53265.484	0.322

P10	DIE0_MC3_DQS01N	47209.986	0.286
M10	DIE0_MC3_DQS01P	47290.971	0.286
P22	DIE0_MC3_DQS02N	38610.096	0.234
M22	DIE0_MC3_DQS02P	38691.109	0.234
P28	DIE0_MC3_DQS03N	35104.959	0.213
M28	DIE0_MC3_DQS03P	35192.504	0.213
P62	DIE0_MC3_DQS04N	16341.072	0.099
M62	DIE0_MC3_DQS04P	16422.115	0.099
P68	DIE0_MC3_DQS05N	16655.372	0.101
M68	DIE0_MC3_DQS05P	16739.12	0.101
P80	DIE0_MC3_DQS06N	22595.436	0.137
M80	DIE0_MC3_DQS06P	22676.392	0.137
E85	DIE0_MC3_DQS07N	27300.638	0.166
F86	DIE0_MC3_DQS07P	27213.322	0.166
P34	DIE0_MC3_DQS08N	32127.895	0.195
M34	DIE0_MC3_DQS08P	32208.879	0.195
A5	DIE0_MC3_DQS09N	53212.405	0.323
B4	DIE0_MC3_DQS09P	53116.258	0.323
J11	DIE0_MC3_DQS10N	47315.945	0.287
K10	DIE0_MC3_DQS10P	47219.896	0.287
J23	DIE0_MC3_DQS11N	38721.619	0.235
K22	DIE0_MC3_DQS11P	38628.031	0.235
J29	DIE0_MC3_DQS12N	35300.548	0.214
K28	DIE0_MC3_DQS12P	35204.47	0.214
J63	DIE0_MC3_DQS13N	16465.135	0.1
K62	DIE0_MC3_DQS13P	16383.839	0.1
J69	DIE0_MC3_DQS14N	16789.458	0.102
K68	DIE0_MC3_DQS14P	16696.681	0.102
J81	DIE0_MC3_DQS15N	22745.714	0.138
K80	DIE0_MC3_DQS15P	22661.401	0.138
D86	DIE0_MC3_DQS16N	27305.59	0.166
B86	DIE0_MC3_DQS16P	27216.373	0.166
J35	DIE0_MC3_DQS17N	32221.56	0.195
K34	DIE0_MC3_DQS17P	32134.21	0.195
M54	DIE0_MC3_ODT0	28419.327	0.172
M56	DIE0_MC3_ODT1	28523.69	0.173
K50	DIE0_MC3_PAR	28566.343	0.173
M52	DIE0_MC3_RASN	28493.499	0.173
M38	DIE0_MC3_RESETN	28542.348	0.173
M58	DIE0_MC3_REXT	27878.012	0.169
J53	DIE0_MC3_SCSN0	28470.508	0.173
N55	DIE0_MC3_SCSN1	28480.177	0.173
N57	DIE0_MC3_SCSN2	28409.855	0.172

K58	DIE0_MC3_SCSN3	28419.163	0.172
N53	DIE0_MC3_WEN	28448.825	0.172
AT68	DIE0_PCIE_REFRES	22555.535	0.137
CE85	DIE0_PCIE_RXON	20894.489	0.127
CD86	DIE0_PCIE_RXOP	20922.327	0.127
AR85	DIE0_PCIE_RX10N	25481.323	0.155
AP86	DIE0_PCIE_RX10P	25518.745	0.155
AM86	DIE0_PCIE_RX11N	26789.914	0.162
AL85	DIE0_PCIE_RX11P	26825.186	0.162
AJ85	DIE0_PCIE_RX12N	26854.39	0.163
AH86	DIE0_PCIE_RX12P	26884.642	0.163
AF86	DIE0_PCIE_RX13N	27837.421	0.169
AE85	DIE0_PCIE_RX13P	27871.127	0.169
AC85	DIE0_PCIE_RX14N	28287.325	0.172
AB86	DIE0_PCIE_RX14P	28327.494	0.172
Y86	DIE0_PCIE_RX15N	29043.706	0.176
W85	DIE0_PCIE_RX15P	28997.41	0.176
CB86	DIE0_PCIE_RX1N	21987.707	0.133
CA85	DIE0_PCIE_RX1P	22002.817	0.133
BW85	DIE0_PCIE_RX2N	22155.808	0.134
BV86	DIE0_PCIE_RX2P	22188.434	0.134
BT86	DIE0_PCIE_RX3N	23040.931	0.14
BR85	DIE0_PCIE_RX3P	23087.779	0.14
BN85	DIE0_PCIE_RX4N	23618.976	0.143
BM86	DIE0_PCIE_RX4P	23661.97	0.143
BK86	DIE0_PCIE_RX5N	24588.412	0.149
BJ85	DIE0_PCIE_RX5P	24628.546	0.149
BG85	DIE0_PCIE_RX6N	24760.619	0.15
BF86	DIE0_PCIE_RX6P	24798.539	0.15
BD86	DIE0_PCIE_RX7N	26123.513	0.158
BC85	DIE0_PCIE_RX7P	26156.793	0.158
BA85	DIE0_PCIE_RX8N	24617.06	0.149
AY86	DIE0_PCIE_RX8P	24651.876	0.149
AV86	DIE0_PCIE_RX9N	25013.663	0.152
AU85	DIE0_PCIE_RX9P	25043.575	0.152
CE79	DIE0_PCIE_TXON	16035.886	0.097
CD80	DIE0_PCIE_TXOP	16079.853	0.097
AR79	DIE0_PCIE_TX10N	24119.857	0.146
AP80	DIE0_PCIE_TX10P	24073.913	0.146
AM80	DIE0_PCIE_TX11N	25839.198	0.157
AL79	DIE0_PCIE_TX11P	25880.709	0.157
AJ79	DIE0_PCIE_TX12N	25500.595	0.155
AH80	DIE0_PCIE_TX12P	25454.651	0.155

AF80	DIE0_PCIE0_TX13N	27257.357	0.165
AE79	DIE0_PCIE0_TX13P	27293.658	0.165
AC79	DIE0_PCIE0_TX14N	27138.967	0.165
AB80	DIE0_PCIE0_TX14P	27093.165	0.165
Y80	DIE0_PCIE0_TX15N	28897.041	0.175
W79	DIE0_PCIE0_TX15P	28940.239	0.175
CB80	DIE0_PCIE0_TX1N	16448.786	0.1
CA79	DIE0_PCIE0_TX1P	16409.656	0.1
BW79	DIE0_PCIE0_TX2N	17749.039	0.108
BV80	DIE0_PCIE0_TX2P	17792.74	0.108
BT80	DIE0_PCIE0_TX3N	18171.326	0.11
BR79	DIE0_PCIE0_TX3P	18132.197	0.11
BN79	DIE0_PCIE0_TX4N	20234.679	0.123
BM80	DIE0_PCIE0_TX4P	20188.422	0.123
BK80	DIE0_PCIE0_TX5N	21331.576	0.129
BJ79	DIE0_PCIE0_TX5P	21376.928	0.129
BG79	DIE0_PCIE0_TX6N	21461.527	0.13
BF80	DIE0_PCIE0_TX6P	21415.3	0.13
BD80	DIE0_PCIE0_TX7N	23405.562	0.142
BC79	DIE0_PCIE0_TX7P	23428.048	0.142
BA79	DIE0_PCIE0_TX8N	22493.913	0.136
AY80	DIE0_PCIE0_TX8P	22447.657	0.136
AV80	DIE0_PCIE0_TX9N	24270.465	0.147
AU79	DIE0_PCIE0_TX9P	24313.663	0.147
V88	DIE0_PCIE3_RX0N	18188.774	0.11
Y88	DIE0_PCIE3_RX0P	18231.881	0.11
BK88	DIE0_PCIE3_RX10N	16303.562	0.099
BH88	DIE0_PCIE3_RX10P	16255.327	0.099
BM88	DIE0_PCIE3_RX11N	16421.905	0.1
BL89	DIE0_PCIE3_RX11P	16465.6	0.1
BT88	DIE0_PCIE3_RX12N	16990.896	0.103
BP88	DIE0_PCIE3_RX12P	16953.648	0.103
BV88	DIE0_PCIE3_RX13N	17063.052	0.103
BU89	DIE0_PCIE3_RX13P	17099.305	0.103
CB88	DIE0_PCIE3_RX14N	17890.393	0.109
BY88	DIE0_PCIE3_RX14P	17877.095	0.109
CD88	DIE0_PCIE3_RX15N	17723.192	0.107
CC89	DIE0_PCIE3_RX15P	17766.483	0.107
AB88	DIE0_PCIE3_RX1N	18454.126	0.112
AA89	DIE0_PCIE3_RX1P	18490.253	0.112
AF88	DIE0_PCIE3_RX2N	17848.861	0.108
AD88	DIE0_PCIE3_RX2P	17894.917	0.108
AH88	DIE0_PCIE3_RX3N	17439.731	0.106

AG89	DIE0_PCIE3_RX3P	17483.571	0.106
AM88	DIE0_PCIE3_RX4N	16813.06	0.102
AK88	DIE0_PCIE3_RX4P	16844.572	0.102
AP88	DIE0_PCIE3_RX5N	16310.109	0.099
AN89	DIE0_PCIE3_RX5P	16353.774	0.099
AV88	DIE0_PCIE3_RX6N	15722.108	0.095
AT88	DIE0_PCIE3_RX6P	15764.759	0.095
AY88	DIE0_PCIE3_RX7N	15402.971	0.093
AW89	DIE0_PCIE3_RX7P	15446.676	0.093
BD88	DIE0_PCIE3_RX8N	15700.557	0.095
BB88	DIE0_PCIE3_RX8P	15656.196	0.095
BF88	DIE0_PCIE3_RX9N	15788.129	0.096
BE89	DIE0_PCIE3_RX9P	15831.824	0.096
V82	DIE0_PCIE3_TX0N	15841.767	0.096
W83	DIE0_PCIE3_TX0P	15876.809	0.096
BJ83	DIE0_PCIE3_TX10N	11614.156	0.07
BH82	DIE0_PCIE3_TX10P	11570.684	0.07
BM82	DIE0_PCIE3_TX11N	12289.258	0.075
BL83	DIE0_PCIE3_TX11P	12316.384	0.075
BR83	DIE0_PCIE3_TX12N	12771.053	0.077
BP82	DIE0_PCIE3_TX12P	12731.273	0.077
BV82	DIE0_PCIE3_TX13N	14075.408	0.085
BU83	DIE0_PCIE3_TX13P	14030.505	0.085
CA83	DIE0_PCIE3_TX14N	14440.046	0.088
BY82	DIE0_PCIE3_TX14P	14397.749	0.088
CD82	DIE0_PCIE3_TX15N	14958.436	0.091
CC83	DIE0_PCIE3_TX15P	14982.057	0.091
AB82	DIE0_PCIE3_TX1N	15535.891	0.094
AA83	DIE0_PCIE3_TX1P	15572.963	0.094
AE83	DIE0_PCIE3_TX2N	15175.598	0.092
AD82	DIE0_PCIE3_TX2P	15126.397	0.092
AH82	DIE0_PCIE3_TX3N	13515.455	0.082
AG83	DIE0_PCIE3_TX3P	13546.874	0.082
AL83	DIE0_PCIE3_TX4N	13098.539	0.079
AK82	DIE0_PCIE3_TX4P	13064.407	0.079
AP82	DIE0_PCIE3_TX5N	11789.871	0.072
AN83	DIE0_PCIE3_TX5P	11825.433	0.072
AU83	DIE0_PCIE3_TX6N	11571.617	0.07
AT82	DIE0_PCIE3_TX6P	11543.863	0.07
AY82	DIE0_PCIE3_TX7N	10859.568	0.066
AW83	DIE0_PCIE3_TX7P	10897.832	0.066
BC83	DIE0_PCIE3_TX8N	10993.211	0.067
BB82	DIE0_PCIE3_TX8P	10942.781	0.067

BF82	DIE0_PCIE3_TX9N	11168.101	0.068
BE83	DIE0_PCIE3_TX9P	11199.369	0.068
CD76	DIE0_PRG_SYSCLK_I0N	33492.224	0.203
CE77	DIE0_PRG_SYSCLK_I0P	33534.011	0.203
AT46	DIE0_SE_GPIO00	9763.929	0.059
AV46	DIE0_SE_GPIO01	14251.177	0.086
AY46	DIE0_SE_GPIO02	9517.85	0.058
AU47	DIE0_SE_GPIO03	15726.684	0.095
AV52	DIE0_SE_I2C_SCL	14433.61	0.088
AT52	DIE0_SE_I2C_SDA	14891.449	0.09
AY50	DIE0_SE_QSPI_CLK	10511.477	0.064
AV50	DIE0_SE_QSPI_CSN	10920.227	0.066
AW47	DIE0_SE_QSPI_I00	10103.46	0.061
AU49	DIE0_SE_QSPI_I01	9898.928	0.06
AW49	DIE0_SE_QSPI_I02	9266.338	0.056
AT50	DIE0_SE_QSPI_I03	10755.508	0.065
AT44	DIE0_SE_UART0_RX	10743.885	0.065
AV44	DIE0_SE_UART0_TX	9308.754	0.056
AW67	DIE0_SPI_CSN	30247.13	0.183
AV68	DIE0_SPI_HOLDN	33094.328	0.201
AY68	DIE0_SPI_SCK	31647.961	0.192
AW65	DIE0_SPI_SDI	28989.905	0.176
AU65	DIE0_SPI_SDO	31217.235	0.189
AU67	DIE0_SPI_WPN	31567.832	0.191
AU41	DIE0_SYSCLK	20331.722	0.123
AU35	DIE0_TDI	16642.228	0.101
AU33	DIE0_TDO	16259.453	0.099
AT42	DIE0_UART0_RXD	18989.371	0.115
AV42	DIE0_UART0_TXD	18329.853	0.111
AV14	DIE1_CHIP_CONFIG0	36375.693	0.22
AU15	DIE1_CHIP_CONFIG1	36499.025	0.221
AW15	DIE1_CHIP_CONFIG2	35476.72	0.215
AU17	DIE1_CHIP_CONFIG3	35581.948	0.216
AW17	DIE1_CHIP_CONFIG4	34942.702	0.212
AY18	DIE1_CHIP_CONFIG5	34470.581	0.209
AV18	DIE1_CHIP_CONFIG6	36341.607	0.22
AT18	DIE1_CHIP_ID0	34570.442	0.21
AY26	DIE1_GPIO02	19078.252	0.116
AY24	DIE1_GPIO03	24651.473	0.149
AV24	DIE1_GPIO04	22530.782	0.137
AT24	DIE1_GPIO05	22770.222	0.138
AW23	DIE1_GPIO12	23111.082	0.14
AU23	DIE1_GPIO13	24888.461	0.151

AU21	DIE1_GPI014	26324.192	0.16
AW27	DIE1_I2CO_SCL	19213.607	0.116
AU27	DIE1_I2CO_SDA	18648.256	0.113
AT26	DIE1_I2C1_SCL	28028.821	0.17
AV26	DIE1_I2C1_SDA	25721.915	0.156
D50	DIE1_MCO_A00	33080.91	0.201
E47	DIE1_MCO_A01	33104.195	0.201
D46	DIE1_MCO_A02	33038.916	0.2
F46	DIE1_MCO_A03	33093.909	0.201
F44	DIE1_MCO_A04	32983.637	0.2
E43	DIE1_MCO_A05	32915.581	0.2
D44	DIE1_MCO_A06	33105.07	0.201
D42	DIE1_MCO_A07	33052.031	0.2
F42	DIE1_MCO_A08	32982.035	0.2
A41	DIE1_MCO_A09	32930.661	0.2
B52	DIE1_MCO_A10	33075.039	0.201
B42	DIE1_MCO_A11	33065.246	0.2
E41	DIE1_MCO_A12	33022.84	0.2
E55	DIE1_MCO_A13	32984.46	0.2
B56	DIE1_MCO_A17	33071.033	0.2
E39	DIE1_MCO_ACTN	32922.543	0.2
D40	DIE1_MCO_ALERTN	33069.801	0.2
A51	DIE1_MCO_BA0	33018.809	0.2
E51	DIE1_MCO_BA1	33073.915	0.2
A39	DIE1_MCO_BG0	33078.382	0.201
B40	DIE1_MCO_BG1	33043.907	0.2
B54	DIE1_MCO_CASN	33011.097	0.2
D32	DIE1_MCO_CB0	21065.048	0.128
A33	DIE1_MCO_CB1	21090.901	0.128
B36	DIE1_MCO_CB2	21010.71	0.127
F36	DIE1_MCO_CB3	20998.834	0.127
F32	DIE1_MCO_CB4	21026.022	0.127
B32	DIE1_MCO_CB5	21050.008	0.128
E35	DIE1_MCO_CB6	21145.98	0.128
D36	DIE1_MCO_CB7	20999.663	0.127
E57	DIE1_MCO_CID2	33029.263	0.2
E49	DIE1_MCO_CK0N	32954.907	0.2
D48	DIE1_MCO_CK0P	33002.985	0.2
A49	DIE1_MCO_CK1N	32925.616	0.2
B48	DIE1_MCO_CK1P	33047.322	0.2
D38	DIE1_MCO_CKE0	33091.944	0.201
B38	DIE1_MCO_CKE1	33001.004	0.2
D8	DIE1_MCO_DQ00	23795.288	0.144

A9	DIE1_MCO_DQ01	23740.459	0.144
B12	DIE1_MCO_DQ02	23760.593	0.144
D12	DIE1_MCO_DQ03	23816.184	0.144
F8	DIE1_MCO_DQ04	23824.787	0.144
B8	DIE1_MCO_DQ05	23908.488	0.145
E11	DIE1_MCO_DQ06	23918.956	0.145
F12	DIE1_MCO_DQ07	23751.483	0.144
D14	DIE1_MCO_DQ08	21479.778	0.13
A15	DIE1_MCO_DQ09	21554.375	0.131
B18	DIE1_MCO_DQ10	21601.032	0.131
D18	DIE1_MCO_DQ11	21460.16	0.13
F14	DIE1_MCO_DQ12	21586.059	0.131
B14	DIE1_MCO_DQ13	21597.908	0.131
E17	DIE1_MCO_DQ14	21496.721	0.13
F18	DIE1_MCO_DQ15	21477.336	0.13
D20	DIE1_MCO_DQ16	20075.357	0.122
A21	DIE1_MCO_DQ17	19983.295	0.121
B24	DIE1_MCO_DQ18	19955.948	0.121
D24	DIE1_MCO_DQ19	20059.199	0.122
F20	DIE1_MCO_DQ20	20100.179	0.122
B20	DIE1_MCO_DQ21	19971.902	0.121
E23	DIE1_MCO_DQ22	20098.538	0.122
F24	DIE1_MCO_DQ23	20068.615	0.122
D26	DIE1_MCO_DQ24	19607.448	0.119
A27	DIE1_MCO_DQ25	19606.62	0.119
B30	DIE1_MCO_DQ26	19667.489	0.119
D30	DIE1_MCO_DQ27	19516.127	0.118
F26	DIE1_MCO_DQ28	19531.077	0.118
B26	DIE1_MCO_DQ29	19689.32	0.119
E29	DIE1_MCO_DQ30	19551.479	0.119
F30	DIE1_MCO_DQ31	19632.352	0.119
F60	DIE1_MCO_DQ32	37761.895	0.229
E61	DIE1_MCO_DQ33	37861.735	0.23
B64	DIE1_MCO_DQ34	37895.88	0.23
F64	DIE1_MCO_DQ35	37752.792	0.229
D60	DIE1_MCO_DQ36	37789.748	0.229
B60	DIE1_MCO_DQ37	37782.949	0.229
A63	DIE1_MCO_DQ38	37829.852	0.229
D64	DIE1_MCO_DQ39	37747.161	0.229
F66	DIE1_MCO_DQ40	41430.663	0.251
E67	DIE1_MCO_DQ41	41547.741	0.252
B70	DIE1_MCO_DQ42	41406.63	0.251
F70	DIE1_MCO_DQ43	41476.735	0.251

D66	DIE1_MCO_DQ44	41539.21	0.252
B66	DIE1_MCO_DQ45	41430.909	0.251
A69	DIE1_MCO_DQ46	41458.048	0.251
D70	DIE1_MCO_DQ47	41537.488	0.252
F72	DIE1_MCO_DQ48	44915.363	0.272
E73	DIE1_MCO_DQ49	44875.019	0.272
B76	DIE1_MCO_DQ50	44974.813	0.273
F76	DIE1_MCO_DQ51	44938.281	0.272
D72	DIE1_MCO_DQ52	45020.716	0.273
B72	DIE1_MCO_DQ53	45033.559	0.273
A75	DIE1_MCO_DQ54	44922.609	0.272
D76	DIE1_MCO_DQ55	44954.465	0.272
F78	DIE1_MCO_DQ56	48333.588	0.293
E79	DIE1_MCO_DQ57	48253.042	0.292
B82	DIE1_MCO_DQ58	48322.9	0.293
F82	DIE1_MCO_DQ59	48315.359	0.293
D78	DIE1_MCO_DQ60	48323.509	0.293
B78	DIE1_MCO_DQ61	48295.542	0.293
A81	DIE1_MCO_DQ62	48297.615	0.293
D82	DIE1_MCO_DQ63	48315.112	0.293
B10	DIE1_MCO_DQS00N	23744.638	0.144
A11	DIE1_MCO_DQS00P	23650.904	0.144
B16	DIE1_MCO_DQS01N	21525.578	0.131
A17	DIE1_MCO_DQS01P	21445.923	0.131
B22	DIE1_MCO_DQS02N	19928.449	0.121
A23	DIE1_MCO_DQS02P	19843.116	0.121
B28	DIE1_MCO_DQS03N	19597.907	0.119
A29	DIE1_MCO_DQS03P	19512.573	0.119
D62	DIE1_MCO_DQS04N	37831.118	0.229
F62	DIE1_MCO_DQS04P	37752.915	0.229
D68	DIE1_MCO_DQS05N	41443.772	0.251
F68	DIE1_MCO_DQS05P	41365.803	0.251
D74	DIE1_MCO_DQS06N	44840.83	0.272
F74	DIE1_MCO_DQS06P	44762.715	0.272
D80	DIE1_MCO_DQS07N	48208.097	0.292
F80	DIE1_MCO_DQS07P	48130.146	0.292
B34	DIE1_MCO_DQS08N	21003.511	0.127
A35	DIE1_MCO_DQS08P	21104.568	0.127
D10	DIE1_MCO_DQS09N	23715.7	0.144
F10	DIE1_MCO_DQS09P	23765.637	0.144
D16	DIE1_MCO_DQS10N	21536.995	0.131
F16	DIE1_MCO_DQS10P	21437.996	0.131
D22	DIE1_MCO_DQS11N	19851.127	0.12

F22	DIE1_MCO_DQS11P	19901.093	0.12
D28	DIE1_MCO_DQS12N	19434.665	0.118
F28	DIE1_MCO_DQS12P	19484.69	0.118
B62	DIE1_MCO_DQS13N	37837.225	0.229
A61	DIE1_MCO_DQS13P	37747.841	0.229
B68	DIE1_MCO_DQS14N	41472.481	0.251
A67	DIE1_MCO_DQS14P	41390.992	0.251
B74	DIE1_MCO_DQS15N	44869.927	0.272
A73	DIE1_MCO_DQS15P	44795.169	0.272
B80	DIE1_MCO_DQS16N	48235.799	0.292
A79	DIE1_MCO_DQS16P	48144.905	0.292
D34	DIE1_MCO_DQS17N	20919.621	0.127
F34	DIE1_MCO_DQS17P	20969.617	0.127
D54	DIE1_MCO_ODT0	33024.284	0.2
D56	DIE1_MCO_ODT1	32996.051	0.2
B50	DIE1_MCO_PAR	33049.472	0.2
D52	DIE1_MCO_RASN	33080.409	0.201
F38	DIE1_MCO_RESETN	33069.323	0.2
D58	DIE1_MCO_REXT	38301.283	0.232
A53	DIE1_MCO_SCSN0	33053.48	0.2
A55	DIE1_MCO_SCSN1	33103.663	0.201
A57	DIE1_MCO_SCSN2	33059.007	0.2
B58	DIE1_MCO_SCSN3	33093.117	0.201
E53	DIE1_MCO_WEN	32957.069	0.2
AH50	DIE1_MC1_A00	27210.322	0.165
AJ47	DIE1_MC1_A01	27230.35	0.165
AE47	DIE1_MC1_A02	27281.484	0.165
AH46	DIE1_MC1_A03	27256.352	0.165
AF46	DIE1_MC1_A04	27280.541	0.165
AH44	DIE1_MC1_A05	27223.02	0.165
AF44	DIE1_MC1_A06	27117.745	0.164
AE43	DIE1_MC1_A07	27158.982	0.165
AJ43	DIE1_MC1_A08	27294.521	0.165
AH42	DIE1_MC1_A09	27232.529	0.165
AF52	DIE1_MC1_A10	27263.787	0.165
AF42	DIE1_MC1_A11	27204.4	0.165
AJ41	DIE1_MC1_A12	27303.391	0.166
AE55	DIE1_MC1_A13	27236.423	0.165
AF56	DIE1_MC1_A17	27269.384	0.165
AJ39	DIE1_MC1_ACTN	27285.746	0.165
AE41	DIE1_MC1_ALERTN	27128.489	0.164
AJ51	DIE1_MC1_BA0	27289.17	0.165
AE51	DIE1_MC1_BA1	27260.255	0.165

AH40	DIE1_MC1_BG0	27216.27	0.165
AF40	DIE1_MC1_BG1	27126.124	0.164
AF54	DIE1_MC1_CASN	27189.016	0.165
AF32	DIE1_MC1_CB0	13454.743	0.082
AE33	DIE1_MC1_CB1	13574.479	0.082
AF36	DIE1_MC1_CB2	13606.425	0.083
AH36	DIE1_MC1_CB3	13501.11	0.082
AK32	DIE1_MC1_CB4	13466.387	0.082
AH32	DIE1_MC1_CB5	13551.201	0.082
AK36	DIE1_MC1_CB6	13458.885	0.082
AJ35	DIE1_MC1_CB7	13536.053	0.082
AE57	DIE1_MC1_CID2	27250.214	0.165
AJ49	DIE1_MC1_CK0N	27116.361	0.164
AH48	DIE1_MC1_CK0P	27205.654	0.164
AE49	DIE1_MC1_CK1N	27114.935	0.164
AF48	DIE1_MC1_CK1P	27206.062	0.164
AE39	DIE1_MC1_CKE0	27273.939	0.165
AF38	DIE1_MC1_CKE1	27159.637	0.165
AK16	DIE1_MC1_DQ00	13579.587	0.082
AJ13	DIE1_MC1_DQ01	13594.205	0.082
AH18	DIE1_MC1_DQ02	13602.958	0.083
AK18	DIE1_MC1_DQ03	13700.88	0.083
AL15	DIE1_MC1_DQ04	13603.138	0.083
AK14	DIE1_MC1_DQ05	13554.669	0.082
AF18	DIE1_MC1_DQ06	13647.634	0.083
AF16	DIE1_MC1_DQ07	13554.662	0.082
V14	DIE1_MC1_DQ08	16985.301	0.103
U15	DIE1_MC1_DQ09	17004.51	0.103
V18	DIE1_MC1_DQ10	17037.266	0.103
Y18	DIE1_MC1_DQ11	16890.3	0.102
AB14	DIE1_MC1_DQ12	17001.363	0.103
Y14	DIE1_MC1_DQ13	17084.029	0.104
AB18	DIE1_MC1_DQ14	17053.68	0.103
AA17	DIE1_MC1_DQ15	16997.708	0.103
AF20	DIE1_MC1_DQ16	10396.465	0.063
AE21	DIE1_MC1_DQ17	10428.516	0.063
AF24	DIE1_MC1_DQ18	10360.225	0.063
AH24	DIE1_MC1_DQ19	10261.649	0.062
AK20	DIE1_MC1_DQ20	10408.608	0.063
AH20	DIE1_MC1_DQ21	10349.493	0.063
AK24	DIE1_MC1_DQ22	10386.757	0.063
AJ23	DIE1_MC1_DQ23	10272.512	0.062
AF26	DIE1_MC1_DQ24	10351.391	0.063

AE27	DIE1_MC1_DQ25	10476.392	0.064
AF30	DIE1_MC1_DQ26	10454.421	0.063
AH30	DIE1_MC1_DQ27	10355.705	0.063
AK26	DIE1_MC1_DQ28	10329.223	0.063
AH26	DIE1_MC1_DQ29	10350.673	0.063
AK30	DIE1_MC1_DQ30	10383.255	0.063
AJ29	DIE1_MC1_DQ31	10312.771	0.063
AF60	DIE1_MC1_DQ32	32580.427	0.198
AE61	DIE1_MC1_DQ33	32619.424	0.198
AF64	DIE1_MC1_DQ34	32580.524	0.198
AH64	DIE1_MC1_DQ35	32536.469	0.197
AK60	DIE1_MC1_DQ36	32635.385	0.198
AH60	DIE1_MC1_DQ37	32552.152	0.197
AK64	DIE1_MC1_DQ38	32505.865	0.197
AJ63	DIE1_MC1_DQ39	32498.483	0.197
AF66	DIE1_MC1_DQ40	34076.731	0.207
AE67	DIE1_MC1_DQ41	34091.165	0.207
AF70	DIE1_MC1_DQ42	34108.664	0.207
AH70	DIE1_MC1_DQ43	34107.93	0.207
AK66	DIE1_MC1_DQ44	34006.681	0.206
AH66	DIE1_MC1_DQ45	34016.198	0.206
AK70	DIE1_MC1_DQ46	34025.723	0.206
AJ69	DIE1_MC1_DQ47	34012.356	0.206
V72	DIE1_MC1_DQ48	40779.041	0.247
U73	DIE1_MC1_DQ49	40646.084	0.246
V76	DIE1_MC1_DQ50	40734.243	0.247
Y76	DIE1_MC1_DQ51	40647.401	0.246
AB72	DIE1_MC1_DQ52	40787.576	0.247
Y72	DIE1_MC1_DQ53	40637.623	0.246
AB76	DIE1_MC1_DQ54	40680.33	0.247
AA75	DIE1_MC1_DQ55	40767.165	0.247
AF72	DIE1_MC1_DQ56	37802.314	0.229
AF74	DIE1_MC1_DQ57	37890.09	0.23
AK74	DIE1_MC1_DQ58	37800.611	0.229
AL75	DIE1_MC1_DQ59	37842.914	0.229
AK72	DIE1_MC1_DQ60	37780.774	0.229
AH72	DIE1_MC1_DQ61	37840.801	0.229
AK76	DIE1_MC1_DQ62	37877.737	0.23
AJ77	DIE1_MC1_DQ63	37774.633	0.229
AJ17	DIE1_MC1_DQS00N	13432.907	0.082
AH16	DIE1_MC1_DQS00P	13528.698	0.082
AB16	DIE1_MC1_DQS01N	16828.741	0.102
Y16	DIE1_MC1_DQS01P	16792.397	0.102

AK22	DIE1_MC1_DQS02N	10309.526	0.063
AH22	DIE1_MC1_DQS02P	10273.206	0.063
AK28	DIE1_MC1_DQS03N	10188.164	0.062
AH28	DIE1_MC1_DQS03P	10289.643	0.062
AK62	DIE1_MC1_DQS04N	32448.062	0.197
AH62	DIE1_MC1_DQS04P	32493.105	0.197
AK68	DIE1_MC1_DQS05N	33816.321	0.205
AH68	DIE1_MC1_DQS05P	33920.748	0.205
AB74	DIE1_MC1_DQS06N	40593.5	0.246
Y74	DIE1_MC1_DQS06P	40695.82	0.246
AF76	DIE1_MC1_DQS07N	37681.44	0.229
AG77	DIE1_MC1_DQS07P	37757.785	0.229
AK34	DIE1_MC1_DQS08N	13361.847	0.081
AH34	DIE1_MC1_DQS08P	13463.999	0.081
AF14	DIE1_MC1_DQS09N	13552.806	0.082
AG13	DIE1_MC1_DQS09P	13451.712	0.082
U17	DIE1_MC1_DQS10N	16990.557	0.103
V16	DIE1_MC1_DQS10P	16897.278	0.103
AE23	DIE1_MC1_DQS11N	10354.231	0.063
AF22	DIE1_MC1_DQS11P	10263.787	0.063
AE29	DIE1_MC1_DQS12N	10316.794	0.063
AF28	DIE1_MC1_DQS12P	10222.257	0.063
AE63	DIE1_MC1_DQS13N	32566.007	0.197
AF62	DIE1_MC1_DQS13P	32470.558	0.197
AE69	DIE1_MC1_DQS14N	33929.671	0.206
AF68	DIE1_MC1_DQS14P	33829.134	0.206
U75	DIE1_MC1_DQS15N	40621.42	0.246
V74	DIE1_MC1_DQS15P	40538.642	0.246
AJ73	DIE1_MC1_DQS16N	37757.249	0.229
AH74	DIE1_MC1_DQS16P	37666.433	0.229
AE35	DIE1_MC1_DQS17N	13467.306	0.082
AF34	DIE1_MC1_DQS17P	13373.031	0.082
AH54	DIE1_MC1_ODT0	27149.879	0.165
AH56	DIE1_MC1_ODT1	27298.477	0.166
AF50	DIE1_MC1_PAR	27279.836	0.165
AH52	DIE1_MC1_RASN	27219.148	0.165
AH38	DIE1_MC1_RESETN	27108.426	0.164
AH58	DIE1_MC1_REXT	29982.344	0.182
AE53	DIE1_MC1_SCSN0	27274.642	0.165
AJ55	DIE1_MC1_SCSN1	27288.863	0.165
AJ57	DIE1_MC1_SCSN2	27286.951	0.165
AF58	DIE1_MC1_SCSN3	27278.663	0.165
AJ53	DIE1_MC1_WEN	27216.634	0.165

AY14	DIE1_PCIE_REFRES	8244.103	0.05
Y2	DIE1_PCIE_RXON	22472.686	0.136
V2	DIE1_PCIE_RXOP	22519.087	0.136
BK2	DIE1_PCIE_RX10N	19756.347	0.12
BH2	DIE1_PCIE_RX10P	19805.572	0.12
BM2	DIE1_PCIE_RX11N	20893.197	0.127
BL1	DIE1_PCIE_RX11P	20936.409	0.127
BT2	DIE1_PCIE_RX12N	20592.29	0.125
BP2	DIE1_PCIE_RX12P	20627.279	0.125
BV2	DIE1_PCIE_RX13N	21855.739	0.133
BU1	DIE1_PCIE_RX13P	21875.308	0.133
CB2	DIE1_PCIE_RX14N	21791.073	0.132
BY2	DIE1_PCIE_RX14P	21803.934	0.132
CD2	DIE1_PCIE_RX15N	22975.71	0.139
CC1	DIE1_PCIE_RX15P	23017.15	0.139
AB2	DIE1_PCIE_RX1N	21800.507	0.132
AA1	DIE1_PCIE_RX1P	21829.133	0.132
AF2	DIE1_PCIE_RX2N	20668.042	0.125
AD2	DIE1_PCIE_RX2P	20714.142	0.125
AH2	DIE1_PCIE_RX3N	20270.3	0.123
AG1	DIE1_PCIE_RX3P	20289.817	0.123
AM2	DIE1_PCIE_RX4N	19867.844	0.12
AK2	DIE1_PCIE_RX4P	19837.486	0.12
AP2	DIE1_PCIE_RX5N	19937.091	0.121
AN1	DIE1_PCIE_RX5P	19956.959	0.121
AV2	DIE1_PCIE_RX6N	19889.035	0.121
AT2	DIE1_PCIE_RX6P	19844.091	0.121
AY2	DIE1_PCIE_RX7N	19621.047	0.119
AW1	DIE1_PCIE_RX7P	19652.29	0.119
BD2	DIE1_PCIE_RX8N	18613.151	0.113
BB2	DIE1_PCIE_RX8P	18575.65	0.113
BF2	DIE1_PCIE_RX9N	19260.779	0.117
BE1	DIE1_PCIE_RX9P	19295.19	0.117
V8	DIE1_PCIE_TXON	18593.319	0.113
W7	DIE1_PCIE_TXOP	18625.987	0.113
BH8	DIE1_PCIE_TX10N	15834.882	0.096
BJ7	DIE1_PCIE_TX10P	15849.061	0.096
BL7	DIE1_PCIE_TX11N	15382.176	0.093
BM8	DIE1_PCIE_TX11P	15413.211	0.093
BP8	DIE1_PCIE_TX12N	16549.811	0.101
BR7	DIE1_PCIE_TX12P	16585.331	0.101
BU7	DIE1_PCIE_TX13N	16731.059	0.101
BV8	DIE1_PCIE_TX13P	16762.084	0.101

BY8	DIE1_PCIE0_TX14N	18421.666	0.112
CA7	DIE1_PCIE0_TX14P	18412.081	0.112
CC7	DIE1_PCIE0_TX15N	18592.998	0.113
CD8	DIE1_PCIE0_TX15P	18624.033	0.113
AA7	DIE1_PCIE0_TX1N	17555.027	0.106
AB8	DIE1_PCIE0_TX1P	17586.061	0.106
AD8	DIE1_PCIE0_TX2N	16399.809	0.1
AE7	DIE1_PCIE0_TX2P	16432.448	0.1
AG7	DIE1_PCIE0_TX3N	15565.941	0.094
AH8	DIE1_PCIE0_TX3P	15596.947	0.094
AK8	DIE1_PCIE0_TX4N	14756.691	0.09
AL7	DIE1_PCIE0_TX4P	14801.601	0.09
AN7	DIE1_PCIE0_TX5N	14654.789	0.089
AP8	DIE1_PCIE0_TX5P	14685.824	0.089
AT8	DIE1_PCIE0_TX6N	14650.43	0.089
AU7	DIE1_PCIE0_TX6P	14690.963	0.089
AW7	DIE1_PCIE0_TX7N	14405.963	0.087
AY8	DIE1_PCIE0_TX7P	14436.987	0.087
BB8	DIE1_PCIE0_TX8N	15201.133	0.092
BC7	DIE1_PCIE0_TX8P	15194.473	0.092
BE7	DIE1_PCIE0_TX9N	15175.53	0.092
BF8	DIE1_PCIE0_TX9P	15206.564	0.092
CE5	DIE1_PCIE3_RX0N	11973.453	0.073
CD4	DIE1_PCIE3_RX0P	12023.485	0.073
AR5	DIE1_PCIE3_RX10N	19008.638	0.115
AP4	DIE1_PCIE3_RX10P	19059.211	0.115
AM4	DIE1_PCIE3_RX11N	19990.529	0.121
AL5	DIE1_PCIE3_RX11P	19965.951	0.121
AJ5	DIE1_PCIE3_RX12N	20358.938	0.123
AH4	DIE1_PCIE3_RX12P	20396.552	0.123
AF4	DIE1_PCIE3_RX13N	21764.985	0.132
AE5	DIE1_PCIE3_RX13P	21742.222	0.132
AC5	DIE1_PCIE3_RX14N	22515.283	0.137
AB4	DIE1_PCIE3_RX14P	22551.988	0.137
Y4	DIE1_PCIE3_RX15N	23751.767	0.144
W5	DIE1_PCIE3_RX15P	23711.773	0.144
CB4	DIE1_PCIE3_RX1N	12515.617	0.076
CA5	DIE1_PCIE3_RX1P	12476.257	0.076
BW5	DIE1_PCIE3_RX2N	12673.659	0.077
BV4	DIE1_PCIE3_RX2P	12723.099	0.077
BT4	DIE1_PCIE3_RX3N	13624.739	0.083
BR5	DIE1_PCIE3_RX3P	13580.072	0.083
BN5	DIE1_PCIE3_RX4N	13741.597	0.083

BM4	DIE1_PCIE3_RX4P	13780.666	0.083
BK4	DIE1_PCIE3_RX5N	14888.987	0.09
BJ5	DIE1_PCIE3_RX5P	14865.876	0.09
BG5	DIE1_PCIE3_RX6N	15278.157	0.093
BF4	DIE1_PCIE3_RX6P	15319.972	0.093
BD4	DIE1_PCIE3_RX7N	16246.552	0.099
BC5	DIE1_PCIE3_RX7P	16242.362	0.099
BA5	DIE1_PCIE3_RX8N	16631.018	0.101
AY4	DIE1_PCIE3_RX8P	16672.203	0.101
AV4	DIE1_PCIE3_RX9N	18079.009	0.11
AU5	DIE1_PCIE3_RX9P	18051.713	0.11
CD10	DIE1_PCIE3_TX0N	6843.74	0.042
CE11	DIE1_PCIE3_TX0P	6882.7	0.042
AP10	DIE1_PCIE3_TX10N	14953.016	0.091
AR11	DIE1_PCIE3_TX10P	14925.068	0.091
AL11	DIE1_PCIE3_TX11N	15503.39	0.094
AM10	DIE1_PCIE3_TX11P	15545.32	0.094
AH10	DIE1_PCIE3_TX12N	16954.885	0.103
AJ11	DIE1_PCIE3_TX12P	16918.652	0.103
AE11	DIE1_PCIE3_TX13N	17695.91	0.107
AF10	DIE1_PCIE3_TX13P	17720.746	0.107
AB10	DIE1_PCIE3_TX14N	18950.759	0.115
AC11	DIE1_PCIE3_TX14P	18922.801	0.115
W11	DIE1_PCIE3_TX15N	19664.598	0.119
Y10	DIE1_PCIE3_TX15P	19711.607	0.119
CA11	DIE1_PCIE3_TX1N	6998.527	0.043
CB10	DIE1_PCIE3_TX1P	7028.544	0.043
BV10	DIE1_PCIE3_TX2N	7279.466	0.044
BW11	DIE1_PCIE3_TX2P	7318.608	0.044
BR11	DIE1_PCIE3_TX3N	7859.273	0.048
BT10	DIE1_PCIE3_TX3P	7902.534	0.048
BM10	DIE1_PCIE3_TX4N	8327.343	0.051
BN11	DIE1_PCIE3_TX4P	8366.635	0.051
BJ11	DIE1_PCIE3_TX5N	9860.537	0.06
BK10	DIE1_PCIE3_TX5P	9892.511	0.06
BF10	DIE1_PCIE3_TX6N	9983.91	0.061
BG11	DIE1_PCIE3_TX6P	10023.3	0.061
BC11	DIE1_PCIE3_TX7N	11713.194	0.071
BD10	DIE1_PCIE3_TX7P	11749.777	0.071
AY10	DIE1_PCIE3_TX8N	11743.411	0.071
BA11	DIE1_PCIE3_TX8P	11764.132	0.071
AU11	DIE1_PCIE3_TX9N	13282.748	0.081
AV10	DIE1_PCIE3_TX9P	13328.631	0.081

BV76	DIE1_PRG_SYSCLK_I0N	59151.017	0.359
BW77	DIE1_PRG_SYSCLK_I0P	59144.427	0.359
CA77	DIE1_PRG_SYSCLK_ON	57914.945	0.351
CB76	DIE1_PRG_SYSCLK_OP	57958.322	0.351
AV36	DIE1_SPI_CSN	12790.724	0.078
AY38	DIE1_SPI_HOLDN	17122.284	0.104
AT32	DIE1_SPI_SCK	18752.433	0.114
AU39	DIE1_SPI_SDI	19335.155	0.117
AY36	DIE1_SPI_SDO	10066.567	0.061
AT36	DIE1_SPI_WPN	16292.718	0.099
AY42	DIE1_SYSCLK	7315.462	0.044
AT30	DIE1_TDI	27695.545	0.168
AY32	DIE1_TDO	24861.649	0.151
AT38	DIE1_UART0_RXD	16569.761	0.1
AV38	DIE1_UART0_TXD	17876.924	0.108
EK14	DIE2_AV_SCLK	37597.407	0.228
EF14	DIE2_AV_MDATA	36404.512	0.221
EH14	DIE2_AV_SDATA	36700.452	0.222
EH26	DIE2_CHIP_CONFIG0	19805.669	0.12
EF26	DIE2_CHIP_CONFIG1	19020.453	0.115
EG29	DIE2_CHIP_CONFIG2	16732.91	0.101
EK26	DIE2_CHIP_CONFIG3	20823.701	0.126
EG27	DIE2_CHIP_CONFIG4	20655.305	0.125
EJ29	DIE2_CHIP_CONFIG5	20301.698	0.123
EJ27	DIE2_CHIP_CONFIG6	23056.1	0.14
EG23	DIE2_CHIP_ID0	23504.835	0.143
EJ17	DIE2_GPIO02	35395.088	0.215
EH18	DIE2_GPIO03	33617.083	0.204
EK18	DIE2_GPIO04	35766.469	0.217
EF18	DIE2_GPIO05	32348.694	0.196
EH20	DIE2_GPIO12	31631.436	0.192
EK20	DIE2_GPIO13	31561.329	0.191
EF20	DIE2_GPIO14	30676.571	0.186
EG15	DIE2_I2C0_SCL	36248.88	0.22
EJ15	DIE2_I2C0_SDA	37237.979	0.226
EF42	DIE2_I2C1_SCL	17222.251	0.104
EH42	DIE2_I2C1_SDA	16862.599	0.102
FF40	DIE2_MC2_A00	27447.592	0.166
FE43	DIE2_MC2_A01	27605.169	0.167
FJ43	DIE2_MC2_A02	27435.523	0.166
FF44	DIE2_MC2_A03	27493.646	0.167
FH44	DIE2_MC2_A04	27445.699	0.166
FF46	DIE2_MC2_A05	27498.786	0.167

FH46	DIE2_MC2_A06	27498.943	0.167
FJ47	DIE2_MC2_A07	27539.727	0.167
FE47	DIE2_MC2_A08	27441.742	0.166
FF48	DIE2_MC2_A09	27507.387	0.167
FH38	DIE2_MC2_A10	27624.074	0.167
FH48	DIE2_MC2_A11	27478.085	0.167
FE49	DIE2_MC2_A12	27523.232	0.167
FJ35	DIE2_MC2_A13	27561.137	0.167
FH34	DIE2_MC2_A17	27556.565	0.167
FE51	DIE2_MC2_ACTN	27586.128	0.167
FJ49	DIE2_MC2_ALERTN	27571.519	0.167
FJ39	DIE2_MC2_BA0	27575.136	0.167
FE39	DIE2_MC2_BA1	27478.43	0.167
FF50	DIE2_MC2_BG0	27513.085	0.167
FH50	DIE2_MC2_BG1	27558.508	0.167
FH36	DIE2_MC2_CASN	27509.39	0.167
FH58	DIE2_MC2_CB0	31980.603	0.194
FJ57	DIE2_MC2_CB1	31907.996	0.193
FH54	DIE2_MC2_CB2	32029.358	0.194
FF54	DIE2_MC2_CB3	31917.125	0.193
FD58	DIE2_MC2_CB4	32064.097	0.194
FF58	DIE2_MC2_CB5	32053.832	0.194
FD54	DIE2_MC2_CB6	32032.302	0.194
FE55	DIE2_MC2_CB7	31976.872	0.194
FJ33	DIE2_MC2_CID2	27568.618	0.167
FE41	DIE2_MC2_CK0N	27436.891	0.166
FF42	DIE2_MC2_CK0P	27494.614	0.166
FJ41	DIE2_MC2_CK1N	27459.567	0.166
FH42	DIE2_MC2_CK1P	27530.639	0.166
FJ51	DIE2_MC2_CKE0	27548.37	0.167
FH52	DIE2_MC2_CKE1	27484.153	0.167
FM88	DIE2_MC2_DQ00	50547.103	0.306
FL87	DIE2_MC2_DQ01	50552.956	0.306
FP84	DIE2_MC2_DQ02	50581.338	0.307
FM84	DIE2_MC2_DQ03	50524.636	0.306
FL89	DIE2_MC2_DQ04	50524.392	0.306
FP88	DIE2_MC2_DQ05	50496.96	0.306
FT84	DIE2_MC2_DQ06	50634.765	0.307
FU85	DIE2_MC2_DQ07	50540.728	0.306
FT76	DIE2_MC2_DQ08	43890.234	0.266
FU75	DIE2_MC2_DQ09	43930.197	0.266
FT72	DIE2_MC2_DQ10	43843.462	0.266
FP72	DIE2_MC2_DQ11	43921.557	0.266

FM76	DIE2_MC2_DQ12	43872.594	0.266
FP76	DIE2_MC2_DQ13	43941.472	0.266
FM72	DIE2_MC2_DQ14	43957.592	0.266
FN73	DIE2_MC2_DQ15	43850.18	0.266
FH70	DIE2_MC2_DQ16	37763.918	0.229
FJ69	DIE2_MC2_DQ17	37868.972	0.23
FH66	DIE2_MC2_DQ18	37839.585	0.229
FF66	DIE2_MC2_DQ19	37835.543	0.229
FD70	DIE2_MC2_DQ20	37767.117	0.229
FF70	DIE2_MC2_DQ21	37844.087	0.229
FD66	DIE2_MC2_DQ22	37846.177	0.229
FE67	DIE2_MC2_DQ23	37812.136	0.229
FH64	DIE2_MC2_DQ24	34380.681	0.208
FJ63	DIE2_MC2_DQ25	34445.627	0.209
FH60	DIE2_MC2_DQ26	34404.84	0.209
FF60	DIE2_MC2_DQ27	34355.541	0.208
FD64	DIE2_MC2_DQ28	34381.6	0.208
FF64	DIE2_MC2_DQ29	34417.591	0.209
FD60	DIE2_MC2_DQ30	34372.122	0.208
FE61	DIE2_MC2_DQ31	34348.075	0.208
FH30	DIE2_MC2_DQ32	13572.164	0.082
FJ29	DIE2_MC2_DQ33	13600.62	0.083
FH26	DIE2_MC2_DQ34	13580.624	0.082
FF26	DIE2_MC2_DQ35	13525.911	0.082
FD30	DIE2_MC2_DQ36	13437.881	0.082
FF30	DIE2_MC2_DQ37	13525	0.082
FD26	DIE2_MC2_DQ38	13585.988	0.082
FE27	DIE2_MC2_DQ39	13611.048	0.083
FH24	DIE2_MC2_DQ40	14956.381	0.091
FJ23	DIE2_MC2_DQ41	15002.404	0.091
FH20	DIE2_MC2_DQ42	15017.585	0.091
FF20	DIE2_MC2_DQ43	15019.98	0.091
FD24	DIE2_MC2_DQ44	14960.206	0.091
FF24	DIE2_MC2_DQ45	14956.964	0.091
FD20	DIE2_MC2_DQ46	14965.075	0.091
FE21	DIE2_MC2_DQ47	15020.565	0.091
FT18	DIE2_MC2_DQ48	19286.699	0.117
FU17	DIE2_MC2_DQ49	19274.38	0.117
FT14	DIE2_MC2_DQ50	19267.464	0.117
FP14	DIE2_MC2_DQ51	19349.448	0.117
FM18	DIE2_MC2_DQ52	19255.746	0.117
FP18	DIE2_MC2_DQ53	19308.239	0.117
FM14	DIE2_MC2_DQ54	19285.25	0.117

FN15	DIE2_MC2_DQ55	19260.061	0.117
FT6	DIE2_MC2_DQ56	25835.344	0.157
FU5	DIE2_MC2_DQ57	25837.943	0.157
FP2	DIE2_MC2_DQ58	25874.395	0.157
FL1	DIE2_MC2_DQ59	25960.51	0.157
FM6	DIE2_MC2_DQ60	25935.358	0.157
FP6	DIE2_MC2_DQ61	25824.164	0.157
FM2	DIE2_MC2_DQ62	25821.424	0.157
FL3	DIE2_MC2_DQ63	25831.275	0.157
FU87	DIE2_MC2_DQS00N	50500.27	0.306
FT86	DIE2_MC2_DQS00P	50423.9	0.306
FM74	DIE2_MC2_DQS01N	43771.865	0.265
FP74	DIE2_MC2_DQS01P	43847.634	0.265
FD68	DIE2_MC2_DQS02N	37742.371	0.229
FF68	DIE2_MC2_DQS02P	37667.505	0.229
FD62	DIE2_MC2_DQS03N	34368.378	0.208
FF62	DIE2_MC2_DQS03P	34304.185	0.208
FD28	DIE2_MC2_DQS04N	13499.332	0.082
FF28	DIE2_MC2_DQS04P	13416.724	0.082
FD22	DIE2_MC2_DQS05N	14977.985	0.091
FF22	DIE2_MC2_DQS05P	14898.003	0.091
FM16	DIE2_MC2_DQS06N	19149.732	0.116
FP16	DIE2_MC2_DQS06P	19249.049	0.116
FM4	DIE2_MC2_DQS07N	25727.125	0.156
FP4	DIE2_MC2_DQS07P	25825.563	0.156
FD56	DIE2_MC2_DQS08N	31907.029	0.193
FF56	DIE2_MC2_DQS08P	31815.338	0.193
FM86	DIE2_MC2_DQS09N	50519.051	0.306
FP86	DIE2_MC2_DQS09P	50425.312	0.306
FU73	DIE2_MC2_DQS10N	43877.338	0.266
FT74	DIE2_MC2_DQS10P	43783.444	0.266
FJ67	DIE2_MC2_DQS11N	37763.108	0.229
FH68	DIE2_MC2_DQS11P	37681.597	0.229
FJ61	DIE2_MC2_DQS12N	34359.362	0.208
FH62	DIE2_MC2_DQS12P	34294.301	0.208
FJ27	DIE2_MC2_DQS13N	13514.809	0.082
FH28	DIE2_MC2_DQS13P	13422.448	0.082
FJ21	DIE2_MC2_DQS14N	14968.807	0.091
FH22	DIE2_MC2_DQS14P	14891.425	0.091
FU15	DIE2_MC2_DQS15N	19253.739	0.117
FT16	DIE2_MC2_DQS15P	19170.442	0.117
FU3	DIE2_MC2_DQS16N	25837.596	0.157
FT4	DIE2_MC2_DQS16P	25742.106	0.157

FJ55	DIE2_MC2_DQS17N	31988.685	0.194
FH56	DIE2_MC2_DQS17P	31916.476	0.194
FF36	DIE2_MC2_ODT0	27448.547	0.166
FF34	DIE2_MC2_ODT1	27446.697	0.166
FH40	DIE2_MC2_PAR	27513.438	0.167
FF38	DIE2_MC2_RASN	27506.94	0.167
FF52	DIE2_MC2_RESETN	27505.654	0.167
FF32	DIE2_MC2_REXT	13917.075	0.084
FJ37	DIE2_MC2_SCSN0	27522.124	0.167
FE35	DIE2_MC2_SCSN1	27501.451	0.167
FE33	DIE2_MC2_SCSN2	27552.097	0.167
FH32	DIE2_MC2_SCSN3	27543.982	0.167
FE37	DIE2_MC2_WEN	27443.685	0.166
FP40	DIE2_MC3_A00	28168.483	0.171
FN43	DIE2_MC3_A01	28151.1	0.171
FU43	DIE2_MC3_A02	28109.579	0.17
FP44	DIE2_MC3_A03	28135.942	0.171
FT44	DIE2_MC3_A04	28151.853	0.171
FP46	DIE2_MC3_A05	28169.835	0.171
FT46	DIE2_MC3_A06	28169.639	0.171
FU47	DIE2_MC3_A07	28093.998	0.17
FN47	DIE2_MC3_A08	28001.758	0.17
FP48	DIE2_MC3_A09	28159.788	0.171
FT38	DIE2_MC3_A10	28014.362	0.17
FT48	DIE2_MC3_A11	28001.285	0.17
FN49	DIE2_MC3_A12	28104.493	0.17
FU35	DIE2_MC3_A13	28018.282	0.17
FT34	DIE2_MC3_A17	28166.773	0.171
FN51	DIE2_MC3_ACTN	28143.983	0.171
FU49	DIE2_MC3_ALERTN	28148.773	0.171
FU39	DIE2_MC3_BA0	28129.089	0.171
FN39	DIE2_MC3_BA1	28085.286	0.17
FT50	DIE2_MC3_BG0	28170.467	0.171
FP50	DIE2_MC3_BG1	28121.834	0.17
FT36	DIE2_MC3_CASN	28117.198	0.17
FT58	DIE2_MC3_CB0	32179.798	0.195
FU57	DIE2_MC3_CB1	32184.083	0.195
FT54	DIE2_MC3_CB2	32217.172	0.195
FP54	DIE2_MC3_CB3	32124.008	0.195
FM58	DIE2_MC3_CB4	32249.968	0.196
FP58	DIE2_MC3_CB5	32236.879	0.195
FM54	DIE2_MC3_CB6	32204.814	0.195
FN55	DIE2_MC3_CB7	32106.012	0.195

FU33	DIE2_MC3_CID2	28097.649	0.17
FN41	DIE2_MC3_CKON	28091.742	0.17
FP42	DIE2_MC3_CKOP	27999.667	0.17
FU41	DIE2_MC3_CK1N	27929.533	0.169
FT42	DIE2_MC3_CK1P	28020.372	0.17
FU51	DIE2_MC3_CKE0	28180.143	0.171
FT52	DIE2_MC3_CKE1	28081.357	0.17
FY88	DIE2_MC3_DQ00	52819.748	0.32
GA87	DIE2_MC3_DQ01	52762.051	0.32
GD84	DIE2_MC3_DQ02	52864.315	0.32
GB84	DIE2_MC3_DQ03	52805.658	0.32
FU89	DIE2_MC3_DQ04	52780.166	0.32
FW89	DIE2_MC3_DQ05	52766.17	0.32
FY84	DIE2_MC3_DQ06	52684.891	0.319
GA85	DIE2_MC3_DQ07	52759.128	0.32
FT82	DIE2_MC3_DQ08	47157.704	0.286
FU81	DIE2_MC3_DQ09	47087.862	0.285
FT78	DIE2_MC3_DQ10	47047.651	0.285
FP78	DIE2_MC3_DQ11	47051.423	0.285
FM82	DIE2_MC3_DQ12	47110.443	0.286
FP82	DIE2_MC3_DQ13	47143.108	0.286
FM78	DIE2_MC3_DQ14	47071.977	0.285
FN79	DIE2_MC3_DQ15	47058.347	0.285
FT70	DIE2_MC3_DQ16	38626.944	0.234
FU69	DIE2_MC3_DQ17	38618.436	0.234
FT66	DIE2_MC3_DQ18	38543.679	0.234
FP66	DIE2_MC3_DQ19	38665.182	0.234
FM70	DIE2_MC3_DQ20	38585.734	0.234
FP70	DIE2_MC3_DQ21	38603.179	0.234
FM66	DIE2_MC3_DQ22	38586.035	0.234
FN67	DIE2_MC3_DQ23	38595.769	0.234
FT64	DIE2_MC3_DQ24	35365.648	0.214
FU63	DIE2_MC3_DQ25	35516.209	0.215
FT60	DIE2_MC3_DQ26	35468.625	0.215
FP60	DIE2_MC3_DQ27	35332.921	0.214
FM64	DIE2_MC3_DQ28	35497.168	0.215
FP64	DIE2_MC3_DQ29	35420.754	0.215
FM60	DIE2_MC3_DQ30	35481.19	0.215
FN61	DIE2_MC3_DQ31	35500.841	0.215
FT30	DIE2_MC3_DQ32	16168.877	0.098
FU29	DIE2_MC3_DQ33	16168.164	0.098
FT26	DIE2_MC3_DQ34	16071.158	0.097
FP26	DIE2_MC3_DQ35	16182.019	0.098

FM30	DIE2_MC3_DQ36	16091.337	0.098
FP30	DIE2_MC3_DQ37	16101.559	0.098
FM26	DIE2_MC3_DQ38	16104.965	0.098
FN27	DIE2_MC3_DQ39	16100.909	0.098
FT24	DIE2_MC3_DQ40	16614.3	0.101
FU23	DIE2_MC3_DQ41	16630.159	0.101
FT20	DIE2_MC3_DQ42	16627.335	0.101
FP20	DIE2_MC3_DQ43	16586.434	0.101
FM24	DIE2_MC3_DQ44	16574.296	0.101
FP24	DIE2_MC3_DQ45	16569.844	0.101
FM20	DIE2_MC3_DQ46	16598.14	0.101
FN21	DIE2_MC3_DQ47	16668.361	0.101
FT12	DIE2_MC3_DQ48	22207.818	0.135
FU11	DIE2_MC3_DQ49	22203.52	0.135
FT8	DIE2_MC3_DQ50	22369.504	0.136
FP8	DIE2_MC3_DQ51	22264.212	0.135
FM12	DIE2_MC3_DQ52	22281.091	0.135
FP12	DIE2_MC3_DQ53	22239.049	0.135
FM8	DIE2_MC3_DQ54	22201.055	0.135
FN9	DIE2_MC3_DQ55	22215.959	0.135
GD6	DIE2_MC3_DQ56	27469.286	0.167
GE5	DIE2_MC3_DQ57	27445.688	0.166
FW1	DIE2_MC3_DQ58	27405.706	0.166
FU1	DIE2_MC3_DQ59	27331.104	0.166
FY6	DIE2_MC3_DQ60	27364.604	0.166
GB6	DIE2_MC3_DQ61	27466.751	0.167
FY2	DIE2_MC3_DQ62	27476.798	0.167
GA3	DIE2_MC3_DQ63	27431.687	0.166
FY86	DIE2_MC3_DQS00N	52588.918	0.319
GB86	DIE2_MC3_DQS00P	52669.556	0.319
FM80	DIE2_MC3_DQS01N	47057.454	0.285
FP80	DIE2_MC3_DQS01P	46971.689	0.285
FM68	DIE2_MC3_DQS02N	38540.452	0.234
FP68	DIE2_MC3_DQS02P	38623.892	0.234
FM62	DIE2_MC3_DQS03N	35219.011	0.213
FP62	DIE2_MC3_DQS03P	35306.586	0.213
FM28	DIE2_MC3_DQS04N	16077.433	0.098
FP28	DIE2_MC3_DQS04P	15997.406	0.098
FM22	DIE2_MC3_DQS05N	16463.859	0.1
FP22	DIE2_MC3_DQS05P	16544.873	0.1
FM10	DIE2_MC3_DQS06N	22152.208	0.134
FP10	DIE2_MC3_DQS06P	22233.016	0.134
GA5	DIE2_MC3_DQS07N	27381.787	0.166

FY4	DIE2_MC3_DQS07P	27302.726	0.166
FM56	DIE2_MC3_DQS08N	32008.663	0.194
FP56	DIE2_MC3_DQS08P	32089.647	0.194
GE85	DIE2_MC3_DQS09N	52740.966	0.32
GD86	DIE2_MC3_DQS09P	52677.194	0.32
FU79	DIE2_MC3_DQS10N	47057.404	0.285
FT80	DIE2_MC3_DQS10P	46976.234	0.285
FU67	DIE2_MC3_DQS11N	38596.544	0.234
FT68	DIE2_MC3_DQS11P	38509.37	0.234
FU61	DIE2_MC3_DQS12N	35424.181	0.215
FT62	DIE2_MC3_DQS12P	35328.162	0.215
FU27	DIE2_MC3_DQS13N	16075.072	0.098
FT28	DIE2_MC3_DQS13P	15993.805	0.098
FU21	DIE2_MC3_DQS14N	16630.062	0.101
FT22	DIE2_MC3_DQS14P	16548.912	0.101
FU9	DIE2_MC3_DQS15N	22188.172	0.135
FT10	DIE2_MC3_DQS15P	22096.8	0.135
GB4	DIE2_MC3_DQS16N	27384.227	0.166
GD4	DIE2_MC3_DQS16P	27294.981	0.166
FU55	DIE2_MC3_DQS17N	32115.625	0.195
FT56	DIE2_MC3_DQS17P	32034.485	0.195
FP36	DIE2_MC3_ODTO	28100.955	0.17
FP34	DIE2_MC3_ODT1	28139.627	0.171
FT40	DIE2_MC3_PAR	28013.64	0.17
FP38	DIE2_MC3_RASN	28094.753	0.17
FP52	DIE2_MC3_RESETN	28046.044	0.17
FP32	DIE2_MC3_REXT	27758.264	0.168
FU37	DIE2_MC3_SCSN0	28125.188	0.171
FN35	DIE2_MC3_SCSN1	28122.01	0.171
FN33	DIE2_MC3_SCSN2	28094.371	0.17
FT32	DIE2_MC3_SCSN3	28143.127	0.171
FN37	DIE2_MC3_WEN	28166.663	0.171
EK24	DIE2_PCIE0_REFRES	24179.975	0.147
DA5	DIE2_PCIE0_RX0N	21619.924	0.131
DB4	DIE2_PCIE0_RX0P	21655.341	0.131
EL5	DIE2_PCIE0_RX10N	27933.62	0.169
EM4	DIE2_PCIE0_RX10P	27969.036	0.169
EP4	DIE2_PCIE0_RX11N	28574.744	0.173
ER5	DIE2_PCIE0_RX11P	28536.347	0.173
EU5	DIE2_PCIE0_RX12N	29518.536	0.179
EV4	DIE2_PCIE0_RX12P	29529.272	0.179
EY4	DIE2_PCIE0_RX13N	29597.386	0.179
FA5	DIE2_PCIE0_RX13P	29549.983	0.179

FC5	DIE2_PCIE0_RX14N	30055.973	0.182
FD4	DIE2_PCIE0_RX14P	30094.261	0.182
FF4	DIE2_PCIE0_RX15N	30935.168	0.188
FG5	DIE2_PCIE0_RX15P	30900.836	0.188
DD4	DIE2_PCIE0_RX1N	21779.774	0.132
DE5	DIE2_PCIE0_RX1P	21745.266	0.132
DG5	DIE2_PCIE0_RX2N	22966.499	0.139
DH4	DIE2_PCIE0_RX2P	23010.2	0.139
DK4	DIE2_PCIE0_RX3N	23388.144	0.142
DL5	DIE2_PCIE0_RX3P	23349.015	0.142
DN5	DIE2_PCIE0_RX4N	24400.079	0.148
DP4	DIE2_PCIE0_RX4P	24443.78	0.148
DT4	DIE2_PCIE0_RX5N	24648.366	0.149
DU5	DIE2_PCIE0_RX5P	24609.236	0.149
DW5	DIE2_PCIE0_RX6N	25500.161	0.155
DY4	DIE2_PCIE0_RX6P	25538.726	0.155
EB4	DIE2_PCIE0_RX7N	26125.344	0.158
EC5	DIE2_PCIE0_RX7P	26077.93	0.158
EE5	DIE2_PCIE0_RX8N	26508.565	0.161
EF4	DIE2_PCIE0_RX8P	26543.992	0.161
EH4	DIE2_PCIE0_RX9N	27087.572	0.164
EJ5	DIE2_PCIE0_RX9P	27040.159	0.164
DA11	DIE2_PCIE0_TX0N	16633.501	0.101
DB10	DIE2_PCIE0_TX0P	16669.795	0.101
EL11	DIE2_PCIE0_TX10N	25240.871	0.153
EM10	DIE2_PCIE0_TX10P	25265.776	0.153
EP10	DIE2_PCIE0_TX11N	25246.812	0.153
ER11	DIE2_PCIE0_TX11P	25293.714	0.153
EU11	DIE2_PCIE0_TX12N	26577.756	0.161
EV10	DIE2_PCIE0_TX12P	26616.852	0.161
EY10	DIE2_PCIE0_TX13N	26597.295	0.161
FA11	DIE2_PCIE0_TX13P	26612.835	0.161
FC11	DIE2_PCIE0_TX14N	27808.803	0.169
FD10	DIE2_PCIE0_TX14P	27824.523	0.169
FF10	DIE2_PCIE0_TX15N	27854.694	0.169
FG11	DIE2_PCIE0_TX15P	27884.742	0.169
DD10	DIE2_PCIE0_TX1N	17714.16	0.107
DE11	DIE2_PCIE0_TX1P	17752.724	0.107
DG11	DIE2_PCIE0_TX2N	18075.738	0.11
DH10	DIE2_PCIE0_TX2P	18119.124	0.11
DK10	DIE2_PCIE0_TX3N	19294.894	0.117
DL11	DIE2_PCIE0_TX3P	19246.639	0.117
DN11	DIE2_PCIE0_TX4N	21379.655	0.13

DP10	DIE2_PCIE0_TX4P	21418.804	0.13
DT10	DIE2_PCIE0_TX5N	21442.498	0.13
DU11	DIE2_PCIE0_TX5P	21490.276	0.13
DW11	DIE2_PCIE0_TX6N	22661.778	0.137
DY10	DIE2_PCIE0_TX6P	22692.76	0.137
EB10	DIE2_PCIE0_TX7N	22887.109	0.139
EC11	DIE2_PCIE0_TX7P	22919.953	0.139
EE11	DIE2_PCIE0_TX8N	23801.358	0.144
EF10	DIE2_PCIE0_TX8P	23809.31	0.144
EH10	DIE2_PCIE0_TX9N	23819.067	0.144
EJ11	DIE2_PCIE0_TX9P	23853.89	0.144
FH2	DIE2_PCIE3_RX0N	18053.716	0.109
FF2	DIE2_PCIE3_RX0P	18010.345	0.109
DV2	DIE2_PCIE3_RX10N	15719.872	0.095
DT2	DIE2_PCIE3_RX10P	15685	0.095
DR1	DIE2_PCIE3_RX11N	16371.752	0.099
DP2	DIE2_PCIE3_RX11P	16369.467	0.099
DM2	DIE2_PCIE3_RX12N	16459.303	0.1
DK2	DIE2_PCIE3_RX12P	16421.189	0.1
DJ1	DIE2_PCIE3_RX13N	17075.752	0.104
DH2	DIE2_PCIE3_RX13P	17073.437	0.104
DF2	DIE2_PCIE3_RX14N	17255.037	0.105
DD2	DIE2_PCIE3_RX14P	17236.53	0.105
DC1	DIE2_PCIE3_RX15N	17881.896	0.108
DB2	DIE2_PCIE3_RX15P	17875.468	0.108
FE1	DIE2_PCIE3_RX1N	18429.941	0.112
FD2	DIE2_PCIE3_RX1P	18427.644	0.112
FB2	DIE2_PCIE3_RX2N	17116.967	0.104
EY2	DIE2_PCIE3_RX2P	17084.501	0.104
EW1	DIE2_PCIE3_RX3N	17512.553	0.106
EV2	DIE2_PCIE3_RX3P	17510.267	0.106
ET2	DIE2_PCIE3_RX4N	16114.075	0.098
EP2	DIE2_PCIE3_RX4P	16075.2	0.098
EN1	DIE2_PCIE3_RX5N	16527.545	0.1
EM2	DIE2_PCIE3_RX5P	16525.23	0.1
EK2	DIE2_PCIE3_RX6N	15066.526	0.091
EH2	DIE2_PCIE3_RX6P	15027.761	0.091
EG1	DIE2_PCIE3_RX7N	15402.844	0.093
EF2	DIE2_PCIE3_RX7P	15400.558	0.093
ED2	DIE2_PCIE3_RX8N	15092.008	0.092
EB2	DIE2_PCIE3_RX8P	15051.224	0.092
EA1	DIE2_PCIE3_RX9N	15708.277	0.095
DY2	DIE2_PCIE3_RX9P	15705.991	0.095

FH8	DIE2_PCIE3_TX0N	15396.468	0.093
FG7	DIE2_PCIE3_TX0P	15440.794	0.093
DV8	DIE2_PCIE3_TX10N	11686.147	0.071
DU7	DIE2_PCIE3_TX10P	11721.495	0.071
DR7	DIE2_PCIE3_TX11N	11817.397	0.072
DP8	DIE2_PCIE3_TX11P	11810.97	0.072
DM8	DIE2_PCIE3_TX12N	13246.806	0.08
DL7	DIE2_PCIE3_TX12P	13280.422	0.08
DJ7	DIE2_PCIE3_TX13N	13366.628	0.081
DH8	DIE2_PCIE3_TX13P	13360.171	0.081
DF8	DIE2_PCIE3_TX14N	15159.445	0.092
DE7	DIE2_PCIE3_TX14P	15165.167	0.092
DC7	DIE2_PCIE3_TX15N	14551.014	0.088
DB8	DIE2_PCIE3_TX15P	14548.729	0.088
FE7	DIE2_PCIE3_TX1N	15593.803	0.095
FD8	DIE2_PCIE3_TX1P	15546.275	0.095
FB8	DIE2_PCIE3_TX2N	14282.567	0.087
FA7	DIE2_PCIE3_TX2P	14257.85	0.087
EW7	DIE2_PCIE3_TX3N	13496.255	0.082
EV8	DIE2_PCIE3_TX3P	13489.827	0.082
ET8	DIE2_PCIE3_TX4N	11993.48	0.073
ER7	DIE2_PCIE3_TX4P	12023.887	0.073
EN7	DIE2_PCIE3_TX5N	11677.748	0.071
EM8	DIE2_PCIE3_TX5P	11671.321	0.071
EK8	DIE2_PCIE3_TX6N	11164.191	0.068
EJ7	DIE2_PCIE3_TX6P	11135.643	0.068
EG7	DIE2_PCIE3_TX7N	10759.437	0.065
EF8	DIE2_PCIE3_TX7P	10757.151	0.065
ED8	DIE2_PCIE3_TX8N	11086.743	0.067
EC7	DIE2_PCIE3_TX8P	11099.845	0.067
EA7	DIE2_PCIE3_TX9N	11040.953	0.067
DY8	DIE2_PCIE3_TX9P	11034.525	0.067
DH76	DIE2_PRG_SYSCLK_I0N	37390.685	0.227
DG77	DIE2_PRG_SYSCLK_I0P	37433.184	0.227
DE77	DIE2_PRG_SYSCLK_0N	37070.092	0.225
DD76	DIE2_PRG_SYSCLK_0P	37111.252	0.225
EK32	DIE2_SPI_CSN	27000.318	0.164
EF32	DIE2_SPI_HOLDN	25548.188	0.155
EH30	DIE2_SPI_SCK	27760.781	0.168
EF30	DIE2_SPI_SDI	26723.079	0.162
EK30	DIE2_SPI_SDO	28281.375	0.171
EH32	DIE2_SPI_WPN	25866.296	0.157
EG17	DIE2_SYSCLK	36760.248	0.223

EH36	DIE2_TDI	17181.071	0.104
EG39	DIE2_TDO	13616.565	0.083
EJ35	DIE2_UART0_RXD	24438.846	0.148
EG35	DIE2_UART0_TXD	24491.299	0.148
EF24	DIE3_2_CHIP_ID1	32936.521	0.2
EJ23	DIE3_2_CHIP_ID2	36563.99	0.222
EJ21	DIE3_2_CHIP_ID3	40281.466	0.244
EF62	DIE3_2_DOTESTN	33155.086	0.201
EG33	DIE3_2_ICCC_EN0	28693.168	0.174
EJ33	DIE3_2_ICCC_EN1	29870.297	0.181
EH24	DIE3_2_NMIN	38927.61	0.235
EG61	DIE3_2_SYSRESETN	39720.425	0.241
EF38	DIE3_2_TCK	23891.876	0.145
EH38	DIE3_2_TESTCLK	24447.117	0.148
EF36	DIE3_2_TMS	26605.851	0.161
EG41	DIE3_2_TRSTN	25069.222	0.152
EJ39	DIE3_2_TSELO	28343.872	0.172
EJ41	DIE3_2_TSEL1	25224.036	0.153
EK50	DIE3_CHIP_CONFIG0	17687.005	0.107
EK52	DIE3_CHIP_CONFIG1	20259.699	0.123
EH52	DIE3_CHIP_CONFIG2	18218.167	0.11
EF52	DIE3_CHIP_CONFIG3	17973.751	0.109
EJ53	DIE3_CHIP_CONFIG4	19364.617	0.117
EG53	DIE3_CHIP_CONFIG5	21976.155	0.133
EJ55	DIE3_CHIP_CONFIG6	21499.751	0.13
EG21	DIE3_CHIP_ID0	32742.472	0.198
EG55	DIE3_GPIO02	13438.982	0.081
EK56	DIE3_GPIO03	12536.091	0.076
EH56	DIE3_GPIO04	13100.875	0.079
EF56	DIE3_GPIO05	14708.144	0.089
EK58	DIE3_GPIO10	18622.381	0.113
EH58	DIE3_GPIO11	19813.152	0.12
EF58	DIE3_GPIO12	17628.9	0.107
EJ59	DIE3_GPIO13	17776.37	0.108
EG59	DIE3_GPIO14	16242.724	0.098
EJ61	DIE3_GPIO15	16539.927	0.1
EJ47	DIE3_I2CO_SCL	14301.048	0.087
EG47	DIE3_I2CO_SDA	9734.142	0.059
EJ49	DIE3_I2C1_SCL	10273.047	0.062
EG49	DIE3_I2C1_SDA	13281.765	0.081
EH50	DIE3_I2C2_SCL	15853.072	0.096
EF50	DIE3_I2C2_SDA	12741.754	0.077
GB40	DIE3_MCO_A00	32786.202	0.199

GA43	DIE3_MCO_A01	32790.998	0.199
GB44	DIE3_MCO_A02	32703.133	0.198
FY44	DIE3_MCO_A03	32794.522	0.199
FY46	DIE3_MCO_A04	32698.959	0.198
GA47	DIE3_MCO_A05	32702.017	0.198
GB46	DIE3_MCO_A06	32785.156	0.199
GB48	DIE3_MCO_A07	32867.811	0.199
FY48	DIE3_MCO_A08	32778.084	0.199
GE49	DIE3_MCO_A09	32759.426	0.199
GD38	DIE3_MCO_A10	32870.669	0.199
GD48	DIE3_MCO_A11	32703.736	0.198
GA49	DIE3_MCO_A12	32850.393	0.199
GA35	DIE3_MCO_A13	32819.954	0.199
GD34	DIE3_MCO_A17	32850.821	0.199
GA51	DIE3_MCO_ACTN	32832.113	0.199
GB50	DIE3_MCO_ALERTN	32699.405	0.198
GE39	DIE3_MCO_BA0	32860.392	0.199
GA39	DIE3_MCO_BA1	32824.515	0.199
GE51	DIE3_MCO_BG0	32731.486	0.198
GD50	DIE3_MCO_BG1	32772.149	0.199
GD36	DIE3_MCO_CASN	32756.857	0.199
GB58	DIE3_MCO_CB0	20890.985	0.127
GE57	DIE3_MCO_CB1	20983.477	0.127
GD54	DIE3_MCO_CB2	20883.51	0.127
FY54	DIE3_MCO_CB3	20847.922	0.126
FY58	DIE3_MCO_CB4	20836.465	0.126
GD58	DIE3_MCO_CB5	20836.461	0.126
GA55	DIE3_MCO_CB6	20801.564	0.126
GB54	DIE3_MCO_CB7	20917.289	0.127
GA33	DIE3_MCO_CID2	32802.842	0.199
GA41	DIE3_MCO_CKON	32723.464	0.198
GB42	DIE3_MCO_CKOP	32771.542	0.199
GE41	DIE3_MCO_CK1N	32662.862	0.198
GD42	DIE3_MCO_CK1P	32750.961	0.199
GB52	DIE3_MCO_CKE0	32853.554	0.199
GD52	DIE3_MCO_CKE1	32828.413	0.199
GB82	DIE3_MCO_DQ00	23257.189	0.141
GE81	DIE3_MCO_DQ01	23183.246	0.141
GD78	DIE3_MCO_DQ02	23156.209	0.14
GB78	DIE3_MCO_DQ03	23173.103	0.141
FY82	DIE3_MCO_DQ04	23166.516	0.14
GD82	DIE3_MCO_DQ05	23233.716	0.141
GA79	DIE3_MCO_DQ06	23298.817	0.141

FY78	DIE3_MCO_DQ07	23185.01	0.141
GB76	DIE3_MCO_DQ08	21552.735	0.131
GE75	DIE3_MCO_DQ09	21618.178	0.131
GD72	DIE3_MCO_DQ10	21635.938	0.131
GB72	DIE3_MCO_DQ11	21535.325	0.131
FY76	DIE3_MCO_DQ12	21501.381	0.13
GD76	DIE3_MCO_DQ13	21499.731	0.13
GA73	DIE3_MCO_DQ14	21600.348	0.131
FY72	DIE3_MCO_DQ15	21561.752	0.131
GB70	DIE3_MCO_DQ16	19970.184	0.121
GE69	DIE3_MCO_DQ17	19953.414	0.121
GD66	DIE3_MCO_DQ18	20000.262	0.121
GB66	DIE3_MCO_DQ19	19958.386	0.121
FY70	DIE3_MCO_DQ20	19922.774	0.121
GD70	DIE3_MCO_DQ21	20020.979	0.121
GA67	DIE3_MCO_DQ22	20013.941	0.121
FY66	DIE3_MCO_DQ23	19946.301	0.121
GB64	DIE3_MCO_DQ24	19542.438	0.119
GE63	DIE3_MCO_DQ25	19489.372	0.118
GD60	DIE3_MCO_DQ26	19405.72	0.118
GB60	DIE3_MCO_DQ27	19379.688	0.118
FY64	DIE3_MCO_DQ28	19381.846	0.118
GD64	DIE3_MCO_DQ29	19561.089	0.119
GA61	DIE3_MCO_DQ30	19512.046	0.118
FY60	DIE3_MCO_DQ31	19471.327	0.118
FY30	DIE3_MCO_DQ32	38195.559	0.232
GA29	DIE3_MCO_DQ33	38255.098	0.232
GD26	DIE3_MCO_DQ34	38285.148	0.232
FY26	DIE3_MCO_DQ35	38210.921	0.232
GB30	DIE3_MCO_DQ36	38292.881	0.232
GD30	DIE3_MCO_DQ37	38206.311	0.232
GE27	DIE3_MCO_DQ38	38281.706	0.232
GB26	DIE3_MCO_DQ39	38226.933	0.232
FY24	DIE3_MCO_DQ40	41541.058	0.252
GA23	DIE3_MCO_DQ41	41520.406	0.252
GD20	DIE3_MCO_DQ42	41515.529	0.252
FY20	DIE3_MCO_DQ43	41481.251	0.251
GB24	DIE3_MCO_DQ44	41569.833	0.252
GD24	DIE3_MCO_DQ45	41568.922	0.252
GE21	DIE3_MCO_DQ46	41511.652	0.252
GB20	DIE3_MCO_DQ47	41477.648	0.251
FY18	DIE3_MCO_DQ48	44508.631	0.27
GA17	DIE3_MCO_DQ49	44438.971	0.269

GD14	DIE3_MCO_DQ50	44464.832	0.27
FY14	DIE3_MCO_DQ51	44452.524	0.269
GB18	DIE3_MCO_DQ52	44457.224	0.269
GD18	DIE3_MCO_DQ53	44433.695	0.269
GE15	DIE3_MCO_DQ54	44480.337	0.27
GB14	DIE3_MCO_DQ55	44463.628	0.27
FY12	DIE3_MCO_DQ56	48132.39	0.292
GA11	DIE3_MCO_DQ57	48141.985	0.292
GD8	DIE3_MCO_DQ58	48184.878	0.292
FY8	DIE3_MCO_DQ59	48120.908	0.292
GB12	DIE3_MCO_DQ60	48167.722	0.292
GD12	DIE3_MCO_DQ61	48236.321	0.292
GE9	DIE3_MCO_DQ62	48134.759	0.292
GB8	DIE3_MCO_DQ63	48200.519	0.292
GD80	DIE3_MCO_DQS00N	23152.94	0.14
GE79	DIE3_MCO_DQS00P	23062.092	0.14
GD74	DIE3_MCO_DQS01N	21535.632	0.131
GE73	DIE3_MCO_DQS01P	21468.196	0.131
GD68	DIE3_MCO_DQS02N	19788.795	0.12
GE67	DIE3_MCO_DQS02P	19888.8	0.12
GD62	DIE3_MCO_DQS03N	19309.462	0.117
GE61	DIE3_MCO_DQS03P	19391.011	0.117
GB28	DIE3_MCO_DQS04N	38167.262	0.231
FY28	DIE3_MCO_DQS04P	38089.175	0.231
GB22	DIE3_MCO_DQS05N	41464.08	0.251
FY22	DIE3_MCO_DQS05P	41385.994	0.251
GB16	DIE3_MCO_DQS06N	44390.163	0.269
FY16	DIE3_MCO_DQS06P	44312.078	0.269
GB10	DIE3_MCO_DQS07N	48130.16	0.292
FY10	DIE3_MCO_DQS07P	48052.126	0.292
GD56	DIE3_MCO_DQS08N	20725.273	0.126
GE55	DIE3_MCO_DQS08P	20806.882	0.126
GB80	DIE3_MCO_DQS09N	23094.629	0.14
FY80	DIE3_MCO_DQS09P	23144.654	0.14
GB74	DIE3_MCO_DQS10N	21502.551	0.13
FY74	DIE3_MCO_DQS10P	21552.546	0.13
GB68	DIE3_MCO_DQS11N	19858.843	0.12
FY68	DIE3_MCO_DQS11P	19908.75	0.12
GB62	DIE3_MCO_DQS12N	19400.711	0.118
FY62	DIE3_MCO_DQS12P	19450.648	0.118
GD28	DIE3_MCO_DQS13N	38199.409	0.232
GE29	DIE3_MCO_DQS13P	38108.524	0.232
GD22	DIE3_MCO_DQS14N	41489.271	0.252

GE23	DIE3_MCO_DQS14P	41409.187	0.252
GD16	DIE3_MCO_DQS15N	44368.22	0.269
GE17	DIE3_MCO_DQS15P	44287.12	0.269
GD10	DIE3_MCO_DQS16N	48131.728	0.292
GE11	DIE3_MCO_DQS16P	48064.781	0.292
GB56	DIE3_MCO_DQS17N	20709.464	0.126
FY56	DIE3_MCO_DQS17P	20759.489	0.126
GB36	DIE3_MCO_ODT0	32700.647	0.198
GB34	DIE3_MCO_ODT1	32800.526	0.199
GD40	DIE3_MCO_PAR	32768.595	0.199
GB38	DIE3_MCO_RASN	32775.024	0.199
FY52	DIE3_MCO_RESETN	32852.123	0.199
GB32	DIE3_MCO_REXT	37493.701	0.227
GE37	DIE3_MCO_SCSN0	32801.36	0.199
GE35	DIE3_MCO_SCSN1	32835.102	0.199
GE33	DIE3_MCO_SCSN2	32817.446	0.199
GD32	DIE3_MCO_SCSN3	32797.691	0.199
GA37	DIE3_MCO_WEN	32825.104	0.199
EV40	DIE3_MC1_A00	27037.159	0.164
EU43	DIE3_MC1_A01	27040.291	0.164
FA43	DIE3_MC1_A02	27035.595	0.164
EV44	DIE3_MC1_A03	26947.844	0.163
EY44	DIE3_MC1_A04	27097.397	0.164
EV46	DIE3_MC1_A05	27048.281	0.164
EY46	DIE3_MC1_A06	26990.628	0.164
FA47	DIE3_MC1_A07	27067.571	0.164
EU47	DIE3_MC1_A08	26984.334	0.164
EV48	DIE3_MC1_A09	27114.337	0.164
EY38	DIE3_MC1_A10	26956.303	0.163
EY48	DIE3_MC1_A11	27037.42	0.164
EU49	DIE3_MC1_A12	27117.566	0.164
FA35	DIE3_MC1_A13	26959.648	0.163
EY34	DIE3_MC1_A17	26973.62	0.164
EU51	DIE3_MC1_ACTN	27105.791	0.164
FA49	DIE3_MC1_ALERTN	26978.024	0.164
FA39	DIE3_MC1_BA0	27104.617	0.164
EU39	DIE3_MC1_BA1	27049.683	0.164
EV50	DIE3_MC1_BG0	27024.144	0.164
EY50	DIE3_MC1_BG1	27061.42	0.164
EY36	DIE3_MC1_CASN	26973.579	0.164
EY58	DIE3_MC1_CB0	13027.684	0.079
FA57	DIE3_MC1_CB1	13193.718	0.08
EY54	DIE3_MC1_CB2	13100.56	0.08

EV54	DIE3_MC1_CB3	13193.91	0.08
ET58	DIE3_MC1_CB4	13060.472	0.079
EV58	DIE3_MC1_CB5	13034.078	0.079
ET54	DIE3_MC1_CB6	13110.287	0.08
EU55	DIE3_MC1_CB7	13035.695	0.079
FA33	DIE3_MC1_CID2	27117.795	0.164
EU41	DIE3_MC1_CK0N	26952.058	0.163
EV42	DIE3_MC1_CK0P	27035.129	0.163
FA41	DIE3_MC1_CK1N	26937.026	0.163
EY42	DIE3_MC1_CK1P	27017.194	0.163
FA51	DIE3_MC1_CKE0	26963.129	0.163
EY52	DIE3_MC1_CKE1	27118.82	0.164
ET74	DIE3_MC1_DQ00	13533.613	0.082
EU77	DIE3_MC1_DQ01	13597.133	0.082
EV72	DIE3_MC1_DQ02	13494.747	0.082
ET72	DIE3_MC1_DQ03	13501.012	0.082
ER75	DIE3_MC1_DQ04	13611.899	0.083
ET76	DIE3_MC1_DQ05	13580.548	0.082
EY72	DIE3_MC1_DQ06	13554.874	0.082
EY74	DIE3_MC1_DQ07	13445.767	0.082
FH76	DIE3_MC1_DQ08	17347.699	0.105
FJ75	DIE3_MC1_DQ09	17372.344	0.105
FH72	DIE3_MC1_DQ10	17182.904	0.104
FF72	DIE3_MC1_DQ11	17346.344	0.105
FD76	DIE3_MC1_DQ12	17248.811	0.105
FF76	DIE3_MC1_DQ13	17302.502	0.105
FD72	DIE3_MC1_DQ14	17194.874	0.104
FE73	DIE3_MC1_DQ15	17264.059	0.105
EY70	DIE3_MC1_DQ16	10581.663	0.064
FA69	DIE3_MC1_DQ17	10527.18	0.064
EY66	DIE3_MC1_DQ18	10416.278	0.063
EV66	DIE3_MC1_DQ19	10409.472	0.063
ET70	DIE3_MC1_DQ20	10559.415	0.064
EV70	DIE3_MC1_DQ21	10401.611	0.063
ET66	DIE3_MC1_DQ22	10393.049	0.063
EU67	DIE3_MC1_DQ23	10520.754	0.064
EY64	DIE3_MC1_DQ24	9938.75	0.06
FA63	DIE3_MC1_DQ25	9880.403	0.06
EY60	DIE3_MC1_DQ26	10022.957	0.061
EV60	DIE3_MC1_DQ27	9878.592	0.06
ET64	DIE3_MC1_DQ28	9850.503	0.06
EV64	DIE3_MC1_DQ29	9967.39	0.061
ET60	DIE3_MC1_DQ30	10010.578	0.061

EU61	DIE3_MC1_DQ31	9872.018	0.06
EY30	DIE3_MC1_DQ32	32549.691	0.197
FA29	DIE3_MC1_DQ33	32449.056	0.197
EY26	DIE3_MC1_DQ34	32490.467	0.197
EV26	DIE3_MC1_DQ35	32438.932	0.197
ET30	DIE3_MC1_DQ36	32625.296	0.198
EV30	DIE3_MC1_DQ37	32530.666	0.197
ET26	DIE3_MC1_DQ38	32478.015	0.197
EU27	DIE3_MC1_DQ39	32540.679	0.197
EY24	DIE3_MC1_DQ40	34023.246	0.206
FA23	DIE3_MC1_DQ41	33954.463	0.206
EY20	DIE3_MC1_DQ42	34044.152	0.206
EV20	DIE3_MC1_DQ43	33965.077	0.206
ET24	DIE3_MC1_DQ44	34042.022	0.206
EV24	DIE3_MC1_DQ45	34027.059	0.206
ET20	DIE3_MC1_DQ46	34009.169	0.206
EU21	DIE3_MC1_DQ47	34083.148	0.207
FH18	DIE3_MC1_DQ48	40546.526	0.246
FJ17	DIE3_MC1_DQ49	40476.439	0.245
FH14	DIE3_MC1_DQ50	40602.511	0.246
FF14	DIE3_MC1_DQ51	40427.113	0.245
FD18	DIE3_MC1_DQ52	40430.106	0.245
FF18	DIE3_MC1_DQ53	40595.201	0.246
FD14	DIE3_MC1_DQ54	40573.536	0.246
FE15	DIE3_MC1_DQ55	40473.499	0.245
EY18	DIE3_MC1_DQ56	37619.575	0.228
EY16	DIE3_MC1_DQ57	37628.371	0.228
ET16	DIE3_MC1_DQ58	37627.055	0.228
ER15	DIE3_MC1_DQ59	37655.642	0.228
ET18	DIE3_MC1_DQ60	37623.066	0.228
EV18	DIE3_MC1_DQ61	37768.148	0.229
ET14	DIE3_MC1_DQ62	37671.569	0.228
EU13	DIE3_MC1_DQ63	37683.637	0.228
EU73	DIE3_MC1_DQS00N	13404.479	0.081
EV74	DIE3_MC1_DQS00P	13504.656	0.081
FD74	DIE3_MC1_DQS01N	17228.195	0.104
FF74	DIE3_MC1_DQS01P	17191.876	0.104
ET68	DIE3_MC1_DQS02N	10433.958	0.063
EV68	DIE3_MC1_DQS02P	10397.639	0.063
ET62	DIE3_MC1_DQS03N	9751.429	0.059
EV62	DIE3_MC1_DQS03P	9815.687	0.059
ET28	DIE3_MC1_DQS04N	32350.238	0.196
EV28	DIE3_MC1_DQS04P	32438.153	0.196

ET22	DIE3_MC1_DQS05N	33836.951	0.205
EV22	DIE3_MC1_DQS05P	33940.78	0.205
FD16	DIE3_MC1_DQS06N	40365.392	0.245
FF16	DIE3_MC1_DQS06P	40434.88	0.245
EY14	DIE3_MC1_DQS07N	37575.326	0.228
EW13	DIE3_MC1_DQS07P	37642.225	0.228
ET56	DIE3_MC1_DQS08N	12939.145	0.079
EV56	DIE3_MC1_DQS08P	13024.698	0.079
EY76	DIE3_MC1_DQS09N	13445.38	0.082
EW77	DIE3_MC1_DQS09P	13365.261	0.082
FJ73	DIE3_MC1_DQS10N	17195.148	0.104
FH74	DIE3_MC1_DQS10P	17104.733	0.104
FA67	DIE3_MC1_DQS11N	10403.071	0.063
EY68	DIE3_MC1_DQS11P	10309.787	0.063
FA61	DIE3_MC1_DQS12N	9857.979	0.06
EY62	DIE3_MC1_DQS12P	9776.026	0.06
FA27	DIE3_MC1_DQS13N	32493.299	0.197
EY28	DIE3_MC1_DQS13P	32397.821	0.197
FA21	DIE3_MC1_DQS14N	34016.12	0.206
EY22	DIE3_MC1_DQS14P	33915.526	0.206
FJ15	DIE3_MC1_DQS15N	40438.407	0.245
FH16	DIE3_MC1_DQS15P	40344.353	0.245
EU17	DIE3_MC1_DQS16N	37628.636	0.228
EV16	DIE3_MC1_DQS16P	37553.141	0.228
FA55	DIE3_MC1_DQS17N	13035.079	0.079
EY56	DIE3_MC1_DQS17P	12940.394	0.079
EV36	DIE3_MC1_ODT0	27111.717	0.164
EV34	DIE3_MC1_ODT1	27050.792	0.164
EY40	DIE3_MC1_PAR	27090.186	0.164
EV38	DIE3_MC1_RASN	27039.92	0.164
EV52	DIE3_MC1_RESETN	26960.923	0.163
EV32	DIE3_MC1_REXT	29802.907	0.181
FA37	DIE3_MC1_SCSN0	27117.119	0.164
EU35	DIE3_MC1_SCSN1	26943.27	0.163
EU33	DIE3_MC1_SCSN2	27049.474	0.164
EY32	DIE3_MC1_SCSN3	27111.616	0.164
EU37	DIE3_MC1_WEN	27060.875	0.164
EJ71	DIE3_PCIE_REFRES	9417.105	0.057
FF88	DIE3_PCIEO_RXON	22583.012	0.137
FH88	DIE3_PCIEO_RXOP	22533.256	0.137
DT88	DIE3_PCIEO_RX10N	19955.732	0.121
DV88	DIE3_PCIEO_RX10P	19924.662	0.121
DP88	DIE3_PCIEO_RX11N	20824.42	0.126

DR89	DIE3_PCIE0_RX11P	20869.887	0.126
DK88	DIE3_PCIE0_RX12N	21533.245	0.131
DM88	DIE3_PCIE0_RX12P	21503.142	0.131
DH88	DIE3_PCIE0_RX13N	21831.798	0.132
DJ89	DIE3_PCIE0_RX13P	21848.796	0.132
DD88	DIE3_PCIE0_RX14N	22171.132	0.134
DF88	DIE3_PCIE0_RX14P	22141.492	0.134
DB88	DIE3_PCIE0_RX15N	22972.36	0.139
DC89	DIE3_PCIE0_RX15P	23009.431	0.139
FD88	DIE3_PCIE0_RX1N	21617.9	0.131
FE89	DIE3_PCIE0_RX1P	21627.386	0.131
EY88	DIE3_PCIE0_RX2N	20752.495	0.126
FB88	DIE3_PCIE0_RX2P	20743.565	0.126
EV88	DIE3_PCIE0_RX3N	20019.559	0.121
EW89	DIE3_PCIE0_RX3P	20071.08	0.121
EP88	DIE3_PCIE0_RX4N	19971.879	0.121
ET88	DIE3_PCIE0_RX4P	19942.238	0.121
EM88	DIE3_PCIE0_RX5N	19775.661	0.12
EN89	DIE3_PCIE0_RX5P	19827.806	0.12
EH88	DIE3_PCIE0_RX6N	19817.901	0.12
EK88	DIE3_PCIE0_RX6P	19779.976	0.12
EF88	DIE3_PCIE0_RX7N	19600.55	0.119
EG89	DIE3_PCIE0_RX7P	19602.551	0.119
EB88	DIE3_PCIE0_RX8N	19047.966	0.116
ED88	DIE3_PCIE0_RX8P	19018.325	0.116
DY88	DIE3_PCIE0_RX9N	19505.219	0.118
EA89	DIE3_PCIE0_RX9P	19522.217	0.118
FG83	DIE3_PCIE0_TX0N	18640.589	0.113
FH82	DIE3_PCIE0_TX0P	18670.333	0.113
DU83	DIE3_PCIE0_TX10N	15644.97	0.095
DV82	DIE3_PCIE0_TX10P	15694.211	0.095
DP82	DIE3_PCIE0_TX11N	15737.32	0.095
DR83	DIE3_PCIE0_TX11P	15777.265	0.095
DL83	DIE3_PCIE0_TX12N	16671.366	0.101
DM82	DIE3_PCIE0_TX12P	16715.162	0.101
DH82	DIE3_PCIE0_TX13N	16533.325	0.1
DJ83	DIE3_PCIE0_TX13P	16572.656	0.1
DE83	DIE3_PCIE0_TX14N	17352.737	0.105
DF82	DIE3_PCIE0_TX14P	17393.593	0.105
DB82	DIE3_PCIE0_TX15N	17781.725	0.108
DC83	DIE3_PCIE0_TX15P	17772.574	0.108
FD82	DIE3_PCIE0_TX1N	18268.705	0.111
FE83	DIE3_PCIE0_TX1P	18295.187	0.111

FA83	DIE3_PCIE0_TX2N	16381.517	0.099
FB82	DIE3_PCIE0_TX2P	16412.855	0.099
EV82	DIE3_PCIE0_TX3N	15704.029	0.095
EW83	DIE3_PCIE0_TX3P	15734.642	0.095
ER83	DIE3_PCIE0_TX4N	15089.07	0.092
ET82	DIE3_PCIE0_TX4P	15130.823	0.092
EM82	DIE3_PCIE0_TX5N	14920.613	0.091
EN83	DIE3_PCIE0_TX5P	14970.546	0.091
EJ83	DIE3_PCIE0_TX6N	14832.51	0.09
EK82	DIE3_PCIE0_TX6P	14862.346	0.09
EF82	DIE3_PCIE0_TX7N	14831.548	0.09
EG83	DIE3_PCIE0_TX7P	14859.239	0.09
EC83	DIE3_PCIE0_TX8N	15435.794	0.094
ED82	DIE3_PCIE0_TX8P	15480.128	0.094
DY82	DIE3_PCIE0_TX9N	15193.531	0.092
EA83	DIE3_PCIE0_TX9P	15241.157	0.092
DA85	DIE3_PCIE3_RX0N	12213.807	0.074
DB86	DIE3_PCIE3_RX0P	12265.001	0.074
EL85	DIE3_PCIE3_RX10N	18383.512	0.111
EM86	DIE3_PCIE3_RX10P	18434.854	0.111
EP86	DIE3_PCIE3_RX11N	19590.015	0.119
ER85	DIE3_PCIE3_RX11P	19546.724	0.119
EU85	DIE3_PCIE3_RX12N	20282.801	0.123
EV86	DIE3_PCIE3_RX12P	20321.156	0.123
EY86	DIE3_PCIE3_RX13N	21436.536	0.13
FA85	DIE3_PCIE3_RX13P	21405.392	0.13
FC85	DIE3_PCIE3_RX14N	22395.375	0.136
FD86	DIE3_PCIE3_RX14P	22434.375	0.136
FF86	DIE3_PCIE3_RX15N	23576.409	0.143
FG85	DIE3_PCIE3_RX15P	23552.046	0.143
DD86	DIE3_PCIE3_RX1N	12573.473	0.076
DE85	DIE3_PCIE3_RX1P	12531.842	0.076
DG85	DIE3_PCIE3_RX2N	12848.196	0.078
DH86	DIE3_PCIE3_RX2P	12879.925	0.078
DK86	DIE3_PCIE3_RX3N	13758.144	0.083
DL85	DIE3_PCIE3_RX3P	13727.444	0.083
DN85	DIE3_PCIE3_RX4N	13731.879	0.083
DP86	DIE3_PCIE3_RX4P	13747.901	0.083
DT86	DIE3_PCIE3_RX5N	14819.936	0.09
DU85	DIE3_PCIE3_RX5P	14778.238	0.09
DW85	DIE3_PCIE3_RX6N	15223.228	0.092
DY86	DIE3_PCIE3_RX6P	15261.671	0.092
EB86	DIE3_PCIE3_RX7N	16175.251	0.098

EC85	DIE3_PCIE3_RX7P	16171.753	0.098
EE85	DIE3_PCIE3_RX8N	16759.834	0.102
EF86	DIE3_PCIE3_RX8P	16801.819	0.102
EH86	DIE3_PCIE3_RX9N	18004.673	0.109
EJ85	DIE3_PCIE3_RX9P	17966.171	0.109
DA79	DIE3_PCIE3_TX0N	6944.544	0.042
DB80	DIE3_PCIE3_TX0P	6910.946	0.042
EL79	DIE3_PCIE3_TX10N	14048.519	0.085
EM80	DIE3_PCIE3_TX10P	14098.809	0.085
EP80	DIE3_PCIE3_TX11N	15472.119	0.094
ER79	DIE3_PCIE3_TX11P	15495.249	0.094
EU79	DIE3_PCIE3_TX12N	16207.062	0.098
EV80	DIE3_PCIE3_TX12P	16238.437	0.098
EY80	DIE3_PCIE3_TX13N	17651.101	0.107
FA79	DIE3_PCIE3_TX13P	17674.242	0.107
FC79	DIE3_PCIE3_TX14N	18185.765	0.11
FD80	DIE3_PCIE3_TX14P	18205.006	0.11
FF80	DIE3_PCIE3_TX15N	19808.3	0.12
FG79	DIE3_PCIE3_TX15P	19831.469	0.12
DD80	DIE3_PCIE3_TX1N	6814.209	0.041
DE79	DIE3_PCIE3_TX1P	6855.717	0.041
DG79	DIE3_PCIE3_TX2N	7352.824	0.045
DH80	DIE3_PCIE3_TX2P	7390.476	0.045
DK80	DIE3_PCIE3_TX3N	7594.23	0.046
DL79	DIE3_PCIE3_TX3P	7623.322	0.046
DN79	DIE3_PCIE3_TX4N	8560.903	0.052
DP80	DIE3_PCIE3_TX4P	8612.792	0.052
DT80	DIE3_PCIE3_TX5N	8914.65	0.054
DU79	DIE3_PCIE3_TX5P	8956.582	0.054
DW79	DIE3_PCIE3_TX6N	10267.495	0.062
DY80	DIE3_PCIE3_TX6P	10295.249	0.062
EB80	DIE3_PCIE3_TX7N	10849.139	0.066
EC79	DIE3_PCIE3_TX7P	10899.146	0.066
EE79	DIE3_PCIE3_TX8N	11900.148	0.072
EF80	DIE3_PCIE3_TX8P	11944.966	0.072
EH80	DIE3_PCIE3_TX9N	12808.856	0.078
EJ79	DIE3_PCIE3_TX9P	12850.861	0.078
DB76	DIE3_PRG_SYSCLK_I0N	47555.663	0.288
DA77	DIE3_PRG_SYSCLK_I0P	47591.154	0.288
EG71	DIE3_SE_GPIO00	34662.296	0.21
EF70	DIE3_SE_GPIO01	33814.618	0.205
EH70	DIE3_SE_GPIO02	34472.448	0.209
EK70	DIE3_SE_GPIO03	35768.394	0.217

EH68	DIE3_SE_I2C_SCL	34988.948	0.212
EF68	DIE3_SE_I2C_SDA	35362.317	0.214
EK64	DIE3_SE_QSPI_CLK	29049.202	0.176
EJ65	DIE3_SE_QSPI_CSN	30277.845	0.183
EF64	DIE3_SE_QSPI_I00	28381.095	0.172
EH64	DIE3_SE_QSPI_I01	28991.755	0.176
EG65	DIE3_SE_QSPI_I02	29164.103	0.177
EG67	DIE3_SE_QSPI_I03	31383.183	0.19
EJ67	DIE3_SE_UART0_RX	34082.205	0.207
EK68	DIE3_SE_UART0_TX	35561.137	0.216
EH44	DIE3_SPI_CSN	11479.335	0.07
EF46	DIE3_SPI_HOLDN	10811.752	0.066
EF44	DIE3_SPI_SCK	10112.664	0.061
EK46	DIE3_SPI_SDI	13283.345	0.081
EK44	DIE3_SPI_SDO	12743.086	0.077
EH46	DIE3_SPI_WPN	13043.7	0.079
EK42	DIE3_SYSCLK	11345.164	0.069
EK36	DIE3_TDI	23363.857	0.142
EK38	DIE3_TDO	21815.713	0.132
EH62	DIE3_UART0_RXD	21303.837	0.129
EK62	DIE3_UART0_TXD	19795.046	0.12

修订记录

版本号	更新内容
V1.0	发布版本

技术支持

可通过邮箱向我司提交芯片手册和产品使用的问题，并获取技术支持。

服务邮箱：service@loongson.cn

声明

本文档版权归龙芯中科技术股份有限公司所有，未经许可不得擅自实施传播等侵害版权人合法权益的行为。

本文档仅提供阶段性信息，可根据实际情况进行更新，恕不另行通知。如因文档使用不当造成的直接或间接损失，本公司不承担任何责任。

龙芯中科技术股份有限公司

Loongson Technology Corporation Limited

地址：北京市海淀区中关村环保科技示范园龙芯产业园 2 号楼

Building No.2, Loongson Industrial Park,

Zhongguancun Environmental Protection Park, Haidian District, Beijing

电话(Tel): 010-62546668

传真(Fax): 010-62600826